



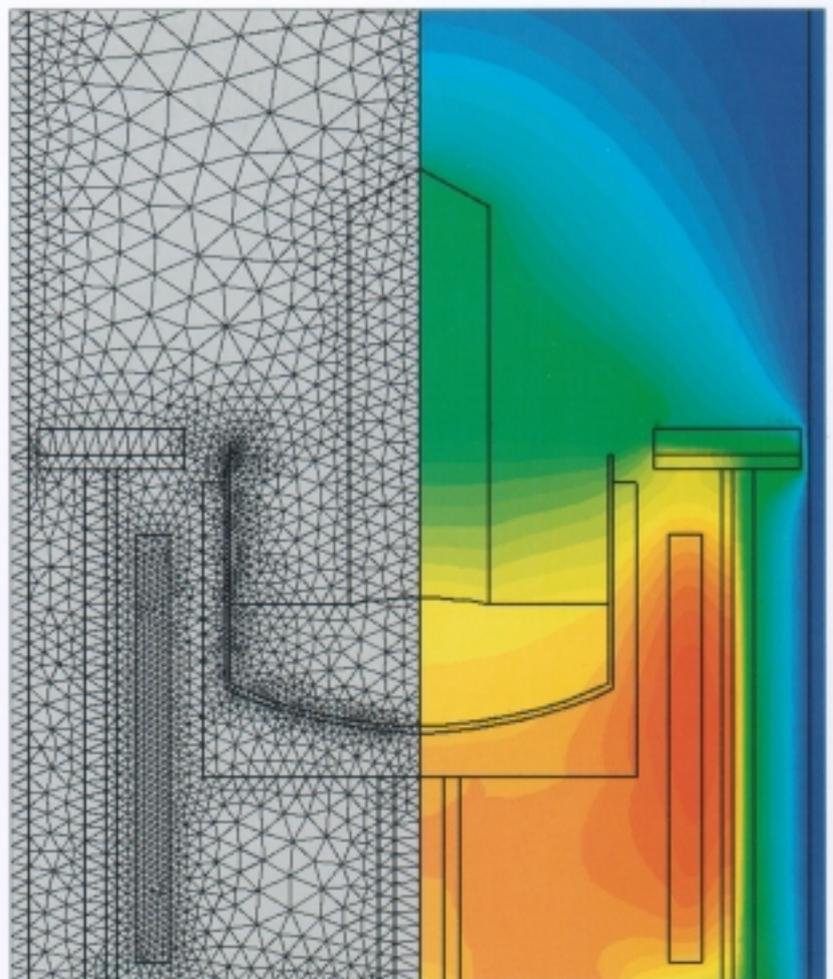
**Fraunhofer**

Institut  
Integrierte Schaltungen

Bereich Bauelementetechnologie

Leistungen und Ergebnisse  
Jahresbericht 2001

Achievements and Results  
Annual Report 2001





Impressum / Imprint

Herausgeber / Published by:

Fraunhofer-Institut für  
Integrierte Schaltungen  
Bereich Bauelementetechnologie  
Schottkystraße 10  
D-91058 Erlangen

Redaktion / Editing:

Richard Öchsner  
Heiner Ryssel

Gestaltung und Realisierung/

Layout and Setting:

Markus Pfeffer  
Richard Öchsner  
Lotta Okle  
Felicitas Coenen

Druck / Printed by:

Roland Heßler, Baiersdorf

Titelbild / Cover Photo:

Globale numerische Simulation der Kristallzucht von Silicium nach dem Czochralski-Verfahren mit dem Softwarepaket CrysVUn (linke Bildseite: numerisches Gitter, rechte Bildseite: berechnetes Temperaturfeld).

Global numerical simulation of silicon crystal growth by the Czochralski method, using the software package CrysVUn (left side: numerical grid, right side: calculated temperature field).

© Fraunhofer-Institut für Integrierte Schaltungen, Erlangen 2002

Alle Rechte vorbehalten. Nachdruck nur mit Genehmigung des Instituts.

All Rights reserved. Reproduction only with express written authorization.

Leistungen und Ergebnisse  
Jahresbericht 2001

Achievements and Results  
Annual Report 2001

Fraunhofer Institut für  
Integrierte Schaltungen  
Bereich Bauelementetechnologie IIS-B

Fraunhofer Institute of  
Integrated Circuits  
Device Technology Division IIS-B

Institutsleitung / Director:  
Prof. Heiner Ryssel

Schottkystrasse 10  
D-91058 Erlangen  
Telefon / Phone: +49 (0) 9131 761-0  
Fax: +49 (0) 9131 761-390  
Email: [info@iis-b.fhg.de](mailto:info@iis-b.fhg.de)  
Internet: <http://www.iis-b.fhg.de>

# Vorwort

Das Jahr 2001 war ebenso erfolgreich wie das Jahr 2000 für das IIS-B. Wieder wurde ein Industrieertrag von über 50 % des Haushalts erreicht.

Seit der Gründung im Jahre 1985 ist es das Ziel des Institutes, die Halbleiterindustrie sowie Geräte- und Materialunternehmen durch Forschung und Entwicklung zu unterstützen sowie ein umfassendes Dienstleistungsangebot anzubieten. Dieses umfaßt Modellierung und Simulation von Fertigungsprozessen der Mikroelektronik, der Kristallzüchtung, Geräte- und Materialforschung sowie die Entwicklung neuer bzw. verbesserter Prozeßschritte. Eine breite Basis aus technischem und technologischem Know-how, dem Stand der Technik entsprechende Halbleiterfertigungsgeräte sowie innovative Entwicklungen, die auf einen dynamischen Markt abzielen, machen das IIS-B zu einem anerkannten und kompetenten Partner für Industrie sowie öffentliche Forschung und Entwicklung.

Das Institut verfügt über moderne Reinnräume, eine Vielzahl von Labors und industriekompatible Prozeßgeräte. Die enge Zusammenarbeit mit der Universität Erlangen-Nürnberg gewährleistet den Zugang zur Grundlagenforschung. Die Forschungs- und Entwicklungsaktivitäten sind darüber hinaus durch den Fraunhofer-Verbund Mikroelektronik koordiniert. Von besonderer Bedeutung ist die Zusammenarbeit mit unseren zahlreichen Partnern aus der Industrie. Die Leistungen innerhalb bilateraler Forschungs- und Entwicklungsverträge sind der Ausgangspunkt für Innovationen und die Reputation auf nationaler und internationaler Ebene.

Die bereits im letzten Jahresbericht erwähnte Mitarbeit des Instituts an der International Technology Roadmap for Semiconductors wurde im Jahr 2001 stark ausgedehnt, da im Gegensatz zum Vorjahr keine Fortschreibung des Dokuments sondern eine neue Fassung

anstand. Die engagierten Beiträge des IISB zu den Themen „Factory Integration“, „Yield Enhancement“ und „Modeling and Simulation“ fanden breite Anerkennung. Insbesondere wurde der am IIS-B für die Technologiesimulation zuständige Abteilungsleiter von der Industrie zur Chairperson für die "International Technology Working Group" "Modeling and Simulation" der ITRS für 2002 gewählt.

Die Abteilung Technologiesimulation baute den wirtschaftlichen und wissenschaftlichen Erfolg der Vorjahre weiter aus. Besondere Höhepunkte waren die Zuerkennung des Georg-Waeber-Innovationspreises 2001 des Förderkreises für Mikroelektronik an den Gruppenleiter Dr. Erdmann, der in einem der Fachberichte erläuterte herausragende Erfolg der ESPRIT „User Group“ UPPER, die nach Akquisition zweier neuer EU-Vorhaben gleichzeitige Koordination von vier EU-Verbundprojekten sowie der oben bereits erwähnte Erfolg bei der ITRS. Neben dem erfolgreich fortgesetzten Aufbau des neuen Arbeitsgebiets Lithographiesimulation wurde mit der Simulation von Verbindungsstrukturen ein weiteres wegen seiner Industrierelevanz zukunftsträchtiges Thema begonnen.

Die Abteilung Halbleiterfertigungsgeräte und Materialien forscht und entwickelt auf den Gebieten neuartiger Geräte und Komponenten im Bereich Geräteautomatisierung, Fertigungstechnik, Kontamination und Materialien. Mit dem erfolgreichen Abschluß mehrerer Großprojekte im Bereich 300 mm-Technologie konnten vor allem integrierte Meßverfahren zur Einsatzreife in einer Pilotfertigung gebracht und im Produktionsumfeld getestet werden. Auch im internationalen Rahmen stießen die konzipierten und realisierten Verfahren der integrierten Metrologie zur CD-Messung und zur Partikelanalyse im Beladebereich von 300 mm-Prozeßanlagen auf großes Interesse. Im

Berichtszeitraum wurden diese Arbeiten unter dem Aspekt der "advanced process control (APC)" in Eigenforschungsvorhaben weiter vorangetrieben und in den Rahmen eines industriegeführten Projekt-Clusters strukturiert. Ebenfalls große internationale Beachtung fand das gemeinsam mit SEMATECH bearbeitete Projekt zur Evaluierung von FOUPs (front opening unified pods) und deren Reinigungsverfahren. Zur Vertiefung der internationalen Zusammenarbeit konnte neuerlich ein großes Investitionsvorhaben beim BMBF eingeworben werden. Es dient der Ergänzung der vorhandenen 300 mm-Meßtechnik und Analytik. Der 2000 beschaffte industriekompatible 300 mm-Anlagenpark konnte abschließend in Betrieb genommen werden und im Rahmen der 300 mm-Testplattform seiner Bestimmung der Unterstützung heimischer Industrie zugeführt werden. Im neuen Schwerpunkt Wafer-Reclaim konnten auf Anhieb weltweite Spitzenleistungen in F&E erzielt werden. Dieser personelle und finanzielle Kraftakt des IIS-B führte bereits 2001 zum umfangreichsten neuen industriellen Auftragsforschungsbereich, nicht zuletzt aber auch zu nahezu 30 neuen High-Tech-Arbeitsplätzen bei neu gegründeten Unternehmen im Umfeld des Institutes.

Das Geschäftsfeld Leistungselektronik hat sich 2001 mit einer Reihe größerer Industrieprojekte und einem weiteren personellen Aufbau weiter erfolgreich entwickelt. Besonders erfreulich sind die angelaufenen Kooperationen mit mehreren Automobilherstellern und deren Zulieferern im Zusammenhang mit der Entwicklung von Leistungselektronik für hybride Antriebe. Auf diesem Gebiet sehen wir ein großes Zukunftspotential in der leistungselektronischen Systemintegration. Der Begriff Integration wird dabei auch am Institut künftig weit über eine monolithische Integration hinaus gehen und insbesondere die mechatronische Integration von

# Preface

2001 was again a very successful year for the IIS-B and the industrial return of the Institute was also more than 50 % of the budget.

Since the institute was established in 1985, the mission is to support IC manufacturers as well as the suppliers of equipment and materials by providing R&D and services on a broad scale. This covers modeling and simulation, crystal growth processes as well as key micro-electronic manufacturing processes, equipment and materials research, and development of advanced processing steps. A sound basis of knowledge and skill, state-of-the-art processing equipment and innovative developments targeting at a dynamic R&D market make IIS-B a well-recognized and competent partner for industry and public R&D.

Supported by industry, the "Förderkreis für die Mikroelektronik", the Bavarian State, and by the German BMBF, the institute has established advanced cleanroom facilities, laboratories, and industry-compatible processing equipment. Close cooperation with the University of Erlangen-Nuremberg provides access to basic research. Furthermore, the R&D activities are closely coordinated with the Fraunhofer Alliance of Microelectronics. Most important, the cooperation with our numerous industrial partners has to be acknowledged. The achievements made within the scope of bilateral R&D contracts are the most important sources of innovation and international reputation.

The contribution of the institute to the preparation of the International Technology Roadmap for Semiconductors was already mentioned in the preceding report. In 2001, the activity was considerably extended, because in contrast to 2000 not only an update but a new version of the roadmap was written. The contributions of the institute to the topics „Factory Integration“, Yield Enhancement“ and „Modeling

and Simulation“ were widely acknowledged. Moreover, the head of the Technology Simulation department of IIS-B was elected chairperson for the „Modeling and Simulation“ „International Technology Working Group“ for 2002.

The "Technology Simulation" department extended the economic and scientific success of the preceding years. The most important highlights were the presentation of the award „Georg-Waeber Innovationspreises 2001“ of the „Förderkreises für Mikroelektronik“ to the group leader Dr. Erdmann, the outstanding success of the ESPRIT User Group UPPER - outlined in one of the contributions to this annual report -, the simultaneous coordination of 4 EC projects which followed the approval of two new IST projects, and the success in the ITRS activities mentioned above. Besides the successfully continued establishment of the new area of lithography simulation, also work on the simulation of interconnects has been started, which is another area of large and further growing industrial relevance.

The department "Semiconductor Manufacturing Equipment and Materials" works on research and development in the fields of novel equipment and components in the domain of equipment automation, manufacturing technique, contamination, and materials. By successfully completing several major projects in the field of 300 mm-technology, above all integrated measurement techniques could be applied in pilot manufacturing lines and were tested within the manufacturing environment. The designed and realized techniques of integrated metrology for CD measuring and particle analysis in load stations of 300 mm-process tools were of great interest internationally. During the period covered by this report, these activities were further promoted in in-house research projects under the

aspect of advanced process control (APC) and patterned into the frame of an industry-run project cluster. The project on the evaluation of FOUPs (front opening unified pods) and FOUP cleaning procedures, realized by IIS-B together with SEMATECH, attracted huge attention worldwide as well. To intensify international collaboration, a new large-scale investment project was prepared with the BMBF to supplement the existing 300 mm-metrology and analytics. The industry compatible equipment for 300 mm-wafers that was acquired in 2000 could go into operation and was given over to domestic industry within the framework of the 300 mm-testing platform. Within the scope of the new focal activity wafer reclaim, worldwide top performances in R&D could be achieved right away. It was already in 2001 that the burden regarding personnel and finances carried by IIS-B lead to the most comprehensive new sector of industrial contract research and almost 30 new jobs were created in newly established companies in the high-tech business.

The business field of "Power Electronics" has developed successfully with several large industry funded projects and a further staff expansion in 2001. Particularly interesting are the cooperations with several automobile manufacturers and suppliers on the development of power electronics for hybrid traction systems. In this field we see an enormous future potential for power electronic system integration. The concept of integration goes far beyond a monolithic integration and includes especially the integration of semiconductor devices, passive components and mechanics in the form of mechatronic system solutions.

The further expansion to a "Center of Competence for Power Electronics" will be carried out in close cooperation with small and medium-sized companies

Halbleiterbauelementen, passiven Komponenten und Mechanik im Sinne mechatronischer Systemlösungen beinhalten.

Der weitere Ausbau zu einem Kompetenzzentrum für Leistungselektronik soll in enger Vernetzung mit KMUs und der Industrie erfolgen. Als ein erster Schritt dazu wurde zusammen mit der Stadt Nürnberg und der IHK-Mittelfranken ein Unternehmensnetzwerk Leistungselektronik (NICE) ins Leben gerufen, an dem sich mittlerweile mehr als 40 Unternehmen beteiligt haben. Darüber hinaus konnte im Rahmen von zwei Workshops und Messeauftritten auf der PCIM und SPS/IPC/DRIVES erfolgreiche Öffentlichkeitsarbeit betrieben werden.

Die Abteilung Technologie untersuchte und entwickelte zusammen mit der ETH Zürich, im Auftrag von International SEMATECH, Hoch-Epsilon-Dielektrika für "Deep Submicron" Bauelemente. Das IIS-B arbeitet weiterhin verstärkt an der Entwicklung geeigneter Abscheidungsverfahren dielektrischer Schichten mittels metallorganischer Dampfphasenabscheidung. Auf dem Gebiet der SiC-Bauelemente wurden erfolgreich SiC-Schottkydioden hergestellt und charakterisiert. Weiterführende Experimente bei der Herstellung von Dioden auf SiC können inzwischen bei extrem hohen Temperaturen durchgeführt werden. Im Bereich der Ionenimplantation auf SiC konnte die langjährige Fachkenntnis auf Produktionsprozesse erweitert und dadurch das Auftragsvolumen deutlich gesteigert werden. Zur Entwicklung von fortschrittlichen Smart Power-Bauelementen werden die dazu notwendigen Schlüsselprozessschritte zur Erzeugung von dielektrisch isolierten Inseln untersucht und optimiert. Zur Verifizierung werden laterale integrierbare Leistungsbauelemente, wie z.B. LDMOS gefertigt. Die Aktivitäten zur Halbleiteranalyse entwickelten sich hin zur Nanoanalyse und Nano-

technologie. Das IIS-B wurde speziell durch seine führenden Arbeiten zur lokalen Materialbearbeitung mittels Ionen- und Elektronenstrahlen zu einem gefragten Partner auf dem Gebiet der Nanotechnik und konnte seine Arbeiten zu neuen Rastersonden ausbauen.

Das Fraunhofer Institut IIS-B hat im Jahr 2001 seine Position als weltweit anerkanntes Kompetenzzentrum auf dem Gebiet der Kristallzüchtung konsolidiert. In den traditionellen Arbeitsgebieten der experimentellen Kristallzüchtung von Silicium, III-V Halbleiter und Fluoridkristalle trugen die F&E-Leistungen des IIS-B zur Stärkung der Marktposition seiner industriellen Partner bei. Deren Vertrauen in das IIS-B ist daraus ersichtlich, daß alle Kooperationen mit dem IIS-B trotz der angespannten Lage auf dem Halbleitermarkt auf nahezu dem gleichen Niveau wie in den Vorjahren fortgesetzt wurden.

Auf dem Gebiet der numerischen Modellierung von Kristallzüchtungsprozessen hat das IIS-B seine weltweit führende Position weiter ausbauen können. Dies wird durch die Tatsache unterstrichen, daß im Jahr 2001 mehr als 20 neue Lizenzverträge über die vom IIS-B entwickelten Softwareprodukte mit weltweit führenden Firmen und Forschungsinstituten abgeschlossen wurden. Die wissenschaftlichen F&E-Ergebnisse des IIS-B auf dem Gebiet der Kristallzüchtung wurden 2001 durch die internationale Organisation der Kristallzüchtung (IOCG) geehrt. Das IOCG zeichnete Herrn Prof. Dr. Georg Müller, den Leiter der Abteilung Kristallzüchtung, mit dem Laudise-Preis für seine herausragenden Beiträge im Feld der Kristallzüchtung aus. Der Laudise Preis ist der weltweit höchste Anerkennung im Bereich der Kristallzüchtung. Darüber hinaus hat die Abteilung Kristallzüchtung ihre Aktivitäten in 2001 auf neue Forschungsgebiete ausgedehnt. Zum Beispiel wurden F&E-Vorhaben zur

Oxidkristallzüchtung und zur Galliumnitridkristallzüchtung sowie zu mehr grundlagenorientierten Themen im Bereich der Metallurgie begonnen.

Die erfolgreiche Arbeit im IIS-B während des abgelaufenen Zeitraums war nur möglich durch Unterstützung von staatlicher Seite, durch die Auftraggeber aus Industrie und öffentlichen Einrichtungen sowie durch den unermüdlischen Einsatz der Mitarbeiter des IIS-B.



Erlangen, Mai 2002

Prof. Dr. Heiner Ryssel

and the industry. As a first step, an enterprise network of power electronics (NICE) has been started together with the city of Nuremberg and the IHK (local chamber of commerce). In the meantime, more than 40 companies have joined this network. With two workshops and fair appearances on the PCIM and SPS/IPC/DRIVES, successful public relations work could be done.

During 2001, the "Technology" Department together with ETH Zürich developed novel high-k dielectrics for deep sub-micron devices on behalf of International SEMATECH. Furthermore, the development of appropriate deposition methods for dielectric layers using metal-organic chemical vapor deposition was strengthened. In the field of SiC-semiconductors, SiC-Schottky devices have been successfully manufactured and characterized. Annealing steps up to extreme high temperatures for the manufacturing of SiC-devices are now available at IIS-B. Based on long-standing experience in ion implantation on SiC, the projects volume increased significantly. For the development of progressive smart-power devices, necessary key process steps for the creation of dielectric isolated islands were investigated and optimized. To verify it, integratable lateral power devices, e.g. LDMOS, were manufactured. Activities in the analysis of semiconductors evolved to nano-analysis and nano-technology. The work on processing scanning probes were extended and especially due to its leading-edge work on local material processing using ion beams and electron beams IIS-B has become a well-accepted partner in the field of nano-technology.

In 2001, the Fraunhofer Institute IIS-B has consolidated its position as world wide acknowledged research institution in the field of crystal growth. In its traditional fields of experimental crystal growth of silicon and III-V semiconduc-

tors as well as of fluoride crystals, the R&D merits of the IIS-B contributed to the maintenance of the market position of its industrial partners. Their confidence in the IIS-B is evident from the fact that all cooperations were continued on the same level despite of the economic contractions of the global semiconductor market.

In the field of numerical modeling of crystal growth processes, IIS-B has considerably extended its position as world leading competence center. This is underlined by the fact that in 2001 more than 20 license contracts about the software products developed at IIS-B were concluded world wide leading companies and research institutions. The scientific R&D results of IIS-B in the field of crystal growth were honored by the International Organization of Crystal Growth (IOCG) in 2001. The IOCG granted the world wide highest award in the field of crystal growth, the Laudise Price, to Prof. Dr. Georg Müller, head of the department Crystal Growth, for his outstanding contributions in this area. Furthermore, the department crystal growth extended its activities to new research areas in 2001. For example it started research on oxide crystal growth and on bulk growth of nitrides as well as on fundamental metallurgical problems like the influence of convection on the microstructure formation in technical aluminum alloys during solidification.

The successful activities undertaken last year were only possible through the support provided by the cooperation with our customers from the public and the private sector as well as the untiring efforts of the employees of IIS-B.

Erlangen, Mai 2002



Prof. Dr. Heiner Ryssel

# Leistungen und Ergebnisse Jahresbericht 2001

## Das Institut im Profil

|  |    |
|--|----|
| Ziele .....  | 10 |
| Kurzportrait .....   | 10 |
| Arbeitsschwerpunkte .....  | 12 |
| Kompetenzen und Anwendungen .....                                    | 12 |
| Kooperation mit dem Lehrstuhl für<br>Elektronische Bauelemente ..... | 12 |
| Kuratorium .....   | 16 |

## Das Forschungs- und Dienstleistungsangebot

|  |    |
|--|----|
| Institutsspezifische Angebote zur<br>Vertragsforschung ..... | 18 |
| Apparative Ausstattung .....                                 | 20 |
| Kontakt und weitere Informationen .....                      | 24 |

## Das Institut in Zahlen

|                              |    |
|------------------------------|----|
| Mitarbeiterentwicklung ..... | 26 |
| Betriebshaushalt .....       | 26 |

## Die Fraunhofer-Gesellschaft auf einen Blick

|   |    |
|---|----|
| Die Forschungsorganisation .....                                    | 28 |
| Die Forschungsgebiete .....   | 28 |
| Die Zielgruppen .....   | 28 |
| Das Leistungsangebot .....  | 28 |
| Die Vorteile der Vertragsforschung .....                            | 30 |
| Der Weg zur Zusammenarbeit mit der<br>Fraunhofer-Gesellschaft ..... | 30 |

## Fraunhofer-Verbund

|   |    |
|---|----|
| Mikroelektronik .....                           | 32 |
| Die Standorte der Forschungseinrichtungen ..... | 33 |

## Technologiesimulation

|   |    |
|---|----|
| Schwerpunkte, Trends und Potentiale<br>der Abteilung Technologiesimulation .....                          | 34 |
| Industrielle Spezifikationen für die Prozeßsimulation - ESPRIT User Group<br>UPPER und ITRS Roadmap ..... | 36 |
| Simulation energiesparender CMOS-Bauelemente .....  | 40 |
| Kalibrierung von Modellparametern für<br>die Simulation der optischen Lithographie .....                  | 42 |

# Achievements and Results

## Annual Report 2001

### Profile of the Institute

|   |    |
|---|----|
| Objectives .....  | 11 |
| Brief Portrait .....                                    | 11 |
| Major Fields of Activity .....                          | 13 |
| Areas of<br>Competence and Applications .....           | 13 |
| Cooperation with the Chair of Electron<br>Devices ..... | 13 |
| Advisory Board .....                                    | 17 |

### Research and Services

|                                    |    |
|------------------------------------|----|
| Contract Research Services .....   | 19 |
| Facilities .....                   | 21 |
| Contact and Further Information .. | 25 |

### Representative Figures

|                         |    |
|-------------------------|----|
| Staff Development ..... | 26 |
| Budget .....            | 26 |

### The Fraunhofer-Gesellschaft at a Glance

|  |    |
|--|----|
| The Research Organization .....                            | 29 |
| The Research Fields .....                                  | 29 |
| The Research Clients .....                                 | 29 |
| The Range of Services .....                                | 29 |
| The Advantages of<br>Contract Research .....               | 29 |
| Working Together with the<br>Fraunhofer-Gesellschaft ..... | 31 |
| Fraunhofer Alliance Microelectronics<br>.....              | 32 |
| Locations of the Research Institutes                       | 33 |

### Technology Simulation

|  |    |
|--|----|
| Focal Areas of Research and Develop-<br>ment, Trends and Potentials of the De-<br>partment of Technology Simulation<br>..... | 35 |
| Industrial Specifications for Process Si-<br>mulation - ESPRIT User Group UPPER<br>and ITRS Roadmap .....                    | 37 |
| Simulation of Low Power CMOS<br>Devices .....  | 41 |
| Calibration of Model Parameters for<br>Optical Lithography Simulation .....  | 43 |

## Halbleiter-Fertigungsgeräte und Materialien

Schwerpunkte, Trends und Potentiale der Abteilung Halbleiter-Fertigungsgeräte und Materialien ..... 46

HandMon-ISPM: Überwachung von Handhabungssystemen in Beladestationen von Öfen ..... 48

EuSIC: Ein Informationsnetzwerk zur Innovation und Standardisierung bei APC und Fab-Integration ..... 52

Weltweite Evaluierung der Reinigung von 300 mm Front Opening Unified Pods in Zusammenarbeit mit International Sematech ..... 56

Aufbau und Inbetriebnahme einer 300 mm-Reclaim-Prozeßlinie ..... 60

## Technologie

Schwerpunkte, Trends und Potentiale der Abteilung Technologie ..... 64

Trenchätzprozeß ..... 66

Entwicklung von Teststrukturen zur Untersuchung von Aufladungseffekten während der Ionenimplantation .... 68

Siliciumcarbid-Schottky-Dioden mit unterschiedlicher Randfeldbegrenzung ..... 72

Optische Schichtdickenmessung mittels Auswertung von Beugungsmustern ..... 74

## Kristallzüchtung

Schwerpunkte, Trends und Potentiale der Abteilung Kristallzüchtung ..... 76

300 mm Silicium Czochralski Kristallzüchtung ..... 78

Hochwertige  $\text{CaF}_2$ -Kristalle für die Anwendung in der DUV-Lithographie ..... 80

Modellierung von Erstarrungsphänomenen in technischen Legierungen unter Mikrogravitation ..... 84

Prozeß- und Defektmodellierung bei der Halbleiterkristallzüchtung ..... 86

## Leistungselektronik

Schwerpunkte, Trends und Potentiale der Abteilung Leistungselektronische Systeme ..... 88

Unternehmensnetzwerk Leistungselektronik ..... 90

Dezentrale Stromversorgung für Leichtbauroboter ..... 92

Kostenoptimierte Frequenzumrichter ..... 94

Thermische Modellierung von integrierten UmrichterMotoren ..... 96

## Namen, Daten, Ereignisse

Ereignisse ..... 98

Gastwissenschaftler ..... 100

Patenterteilungen ..... 101

Mitarbeit in Fachgremien, Fachverbänden und Komitees ..... 101

Veranstaltete Konferenzen und Workshops ..... 103

Messebeteiligungen ..... 105

## Wissenschaftliche Veröffentlichungen

Promotionen ..... 106

Herausgegebene Bücher / Buchbeiträge ..... 114

Veröffentlichungen ..... 114

Vorträge ..... 117

Studienarbeiten ..... 121

Diplomarbeiten ..... 121

## Semiconductor Manufacturing Equipment and Materials

Focal Areas of Research and Development, Trends and Potentials of the Department of Semiconductor Manufacturing Equipment and Materials .... 47

HandMon-ISPM: Handling Monitoring in a Loading Station of a Furnace .. 49

EuSIC: An Information Network for Innovation and Standardization in APC and Factory Integration ..... 53

Global Evaluation of 300 mm Front Opening Unified Pod Cleaning in Cooperation with International Sematech ..... 57

Installation and Start-up of a 300 mm Reclaim Process Line ..... 61

## Process Technology

Focal Areas of Research and Development, Trends and Potentials of the Department of Process Technology ... 65

Trench Etch Process ..... 67

Evaluation of Test Structures for the Investigation of Charging Effects during Ion Implantation ..... 69

Schottky Diodes with Different Edge Termination on Silicon Carbide ..... 73

Optical Film Thickness Measurement by Diffraction Pattern Analysis ..... 75

## Crystal Growth

Focal Areas of Research and Development, Trends and Potentials of the Department of Crystal Growth ..... 77

300 mm Silicon Czochralski Crystal Growth ..... 79

High Quality CaF<sub>2</sub> Crystals for Application in DUV Lithography ..... 81

Modeling of Solidification Phenomena in Technical Alloys under Microgravity ..... 85

Process and Defect Modeling in Semiconductor Crystal Growth ..... 87

## Power Electronics

Focal Areas of Research and Development, Trends and Potentials of the Department of Power Electronic Systems ..... 89

Business Network Power Electronics ..... 91

Distributed Power Supply for Lightweight Robots ..... 93

Cost-Efficient Frequency Converter ..... 95

Thermal Modelling of Integrated Inverter Motors ..... 97

## Important Names, Data, Events

Events ..... 99

Guest Scientists ..... 100

Patents ..... 101

Participation in Committees ..... 101

Conferences and Workshops ..... 103

Fairs and Exhibitions ..... 105

## Scientific Publications

PhD Theses ..... 106

Edited Books / Contributions to Books ..... 114

Journal Papers and Conference Proceedings ..... 114

Presentations ..... 117

Theses ..... 121

Diploma Theses ..... 121

# Das Institut im Profil

## Ziele

Das Fraunhofer-Institut für Integrierte Schaltungen IIS, Bereich Bauelementetechnologie, hat die Aufgabe, gemeinsam mit der Industrie neue Halbleiter-Fertigungsgeräte und -verfahren zu entwickeln und Simulationswerkzeuge zur Beschreibung moderner mikroelektronischer Fertigungsschritte bereitzustellen. Als Kompetenzzentrum für Leistungselektronik entwickelt das IIS-B darüber hinaus leistungselektronische Bauelemente und Systeme - von Einzeldioden bis hin zu kompletten Prototypen für Schaltnetzteile, Frequenzumrichter u.v.a.m.

## Kurzportrait

Das IIS-B gliedert sich in fünf Abteilungen und arbeitet auf den meisten Gebieten eng mit dem Lehrstuhl für Elektronische Bauelemente sowie bei der Kristallzüchtung mit dem Lehrstuhl Werkstoffe der Elektrotechnik zusammen. Die Struktur zeigt das Organigramm in Fig. 1.

Die Institutsleitung des IIS-B wird durch ein Kuratorium, das Direktorium, den Institutsleitungsausschuß und den Arbeitsschutzausschuß beraten. Dem Institutsleitungsausschuß gehören neben den Abteilungs- und stellvertretenden Abteilungsleitern, die Infrastrukturleitung, die Verwaltungsleitung und die gewählten Vertreter des wissenschaftlich-technischen Rates an. Das Direktorium besteht aus der Institutsleitung

und allen Abteilungsleitern. Seit 1994 gibt es einen Betriebsrat, der entsprechend dem Betriebsverfassungsgesetz an den Entscheidungen beteiligt wird.

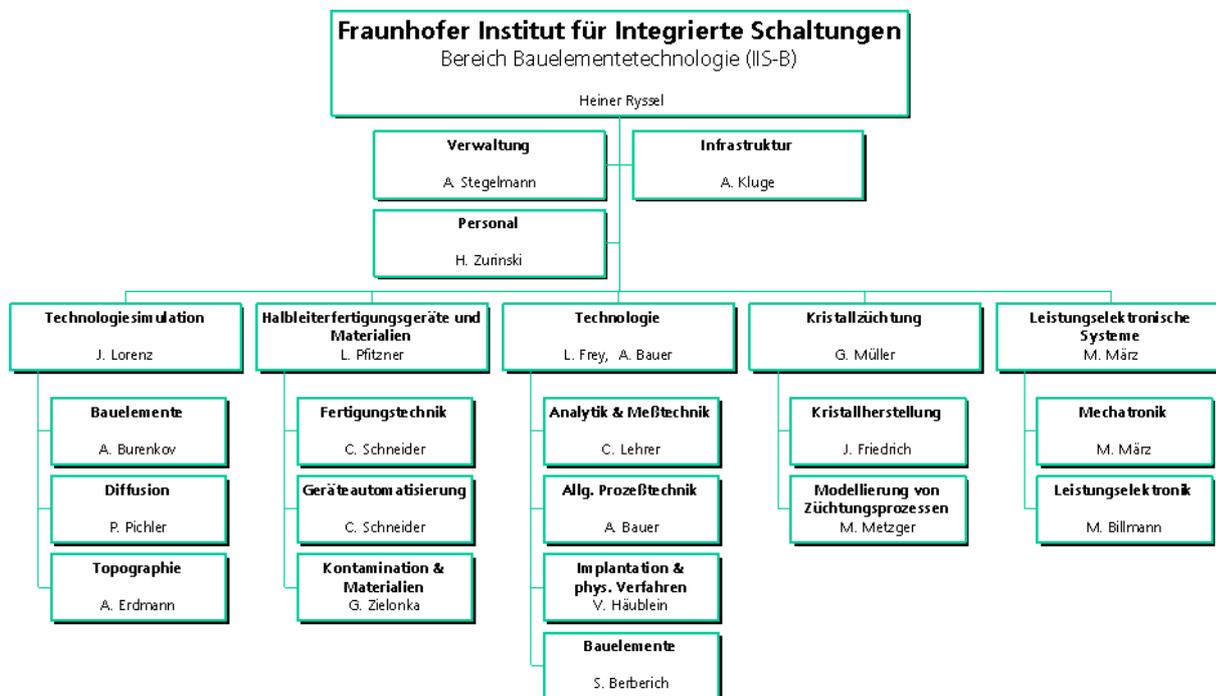


Fig. 1: Organigramm des Fraunhofer-Instituts für Integrierte Schaltungen, Bereich Bauelementetechnologie.

# Profile of the Institute

## Objectives

Together with its industrial partners, the Device Technology Department of the Institute of Integrated Circuits (IIS-B) is responsible for developing new equipment and processes in semiconductor manufacturing, as well as to provide simulation tools to characterize the process steps involved in modern microelectronics manufacturing. As a center of competence for power electronics, the IIS-B develops power electronic devices and systems - from discrete diodes up to complex prototypes for switch-mode power supplies, drives etc.

## Brief Portrait

IIS-B consists of five departments and closely cooperates with the Chair of Electron Devices and the Chair of Electronic Materials in the field of crystal growth. Fig. 1 shows the organizational structure.

The director of IIS-B is consulted by an Advisory Board, the board of directors, the Institute Executive Committee, as well as by the Workplace Safety Committee. The Institute Executive Committee includes the department heads and vice department heads, the infrastructure manager, the administration manager, and the elected representatives of the Technical Research Board. The board of directors consists of the director of IIS-B and the heads of all departments. Since 1994, a Betriebsrat (works

council) participates in decisions according to the Betriebsverfassungsgesetz (works council constitution act).

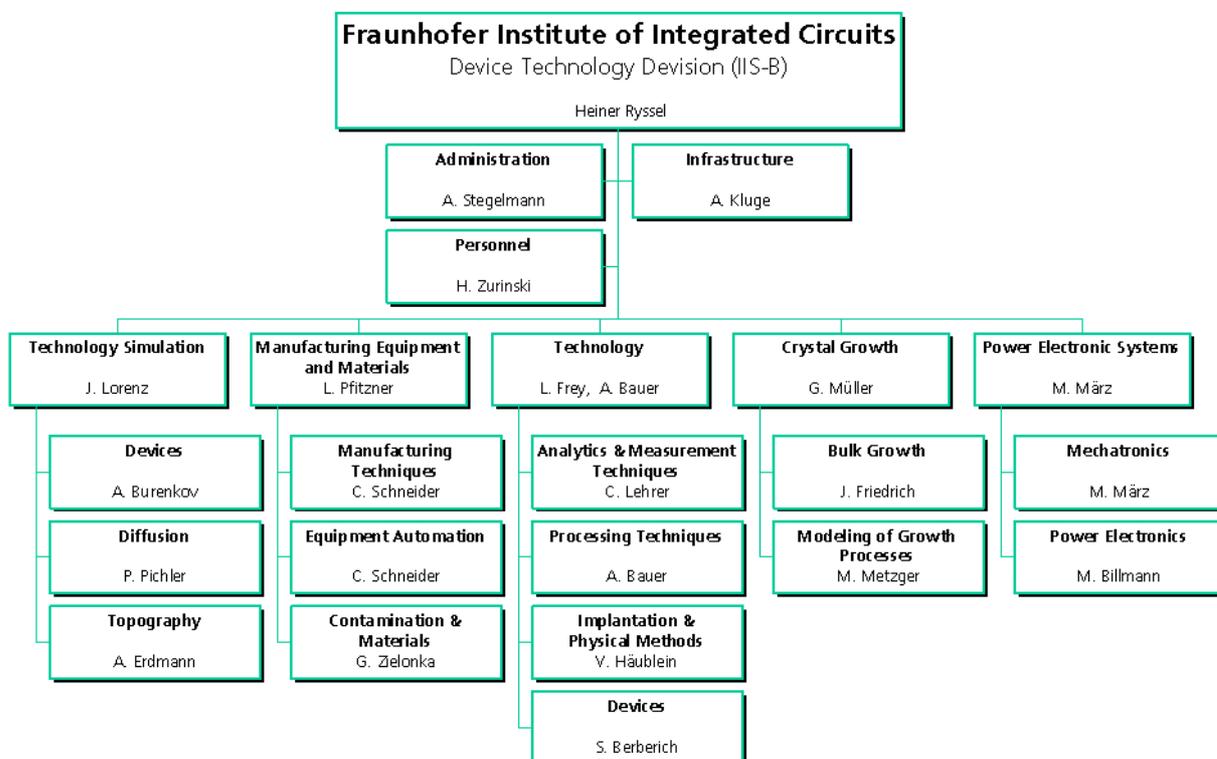


Fig. 1: Organizational Structure of the Fraunhofer Institute of Integrated Circuits, Device Technology Division.

## Arbeitsschwerpunkte

Im Arbeitsgebiet Technologiesimulation werden leistungsfähige Simulationsprogramme zur Optimierung von Einzelprozessen und Prozeßfolgen in der Halbleitertechnologie entwickelt.

Im Arbeitsgebiet Halbleiter-Fertigungsgeräte und Materialien werden Firmen bei der Entwicklung und Verbesserung neuer Fertigungsgeräte, Materialien und der zugehörigen Prozesse unterstützt (durch Integration von in situ-Meßtechniken und durch Minimierung der Kontamination). Ein weiteres Gebiet der Forschungsaktivität ist die Halbleiterfertigungstechnik.

Neue technologische Prozesse und Herstellungsmethoden für die VLSI- und ULSI-Technologie und für moderne Leistungsbaulemente werden im Arbeitsgebiet Technologie entwickelt. Höchstaufauflösende Meß- und Analysemethoden erlauben dabei Verunreinigungen geringster Konzentrationen in Gasen, Chemikalien und auf Siliciumscheiben sowie ihre Wirkung auf die elektrischen Eigenschaften von Bauelementen zu erfassen.

Im Arbeitsgebiet Kristallzüchtung werden Anlagen und Prozesse zur Herstellung von Kristallen für die Mikroelektronik, Optoelektronik, Kommunikationstechnologie, Photovoltaik und für die Mikrolithographie entwickelt und optimiert. Dazu werden Simulationsprogramme zur Berechnung von Hochtemperaturanlagen und -prozessen sowie Meßtechniken zur Bestimmung des Stoff- und Wärmetransportes in Kristallzüchtungsprozessen entwickelt und eingesetzt.

Einen weiteren Arbeitsschwerpunkt bildet die Leistungselektronik. Im Rahmen dieses Schwerpunkts werden innovative Lösungen zur monolithischen,

hybriden und mechatronischen Systemintegration von Leistungswandlern aller Art wie Schaltnetzteile, Frequenzumrichter usw. entwickelt.

Die Finanzierung erfolgt etwa zu gleichen Teilen durch öffentliche Projekte und Aufträge aus der Halbleiter- und Halbleitergeräte-Industrie. Der Bereich des Instituts beschäftigt 100 feste Mitarbeiter. Fast 5000 m<sup>2</sup> Büro- und Laborfläche stehen zur Bearbeitung von Forschungsaufträgen zur Verfügung. Ferner besteht die Möglichkeit, das Reinraumlabor des Lehrstuhls für Elektronische Bauelemente (Prof. Heiner Rysse) der Universität Erlangen-Nürnberg zu nutzen.

## Kompetenzen und Anwendungen

Die Kompetenzen und Anwendungen der anerkannten Forschungstätigkeit des Fraunhofer-Institutes für Integrierte Schaltungen, Bereich Bauelementetechnologie, zeigt Fig 2.

## Kooperation mit dem Lehrstuhl für Elektronische Bauelemente

Das IIS-B und der Lehrstuhl Elektronische Bauelemente, Universität Erlangen-Nürnberg, betreiben im Rahmen eines Kooperationsvertrages nicht nur gemeinsam Labore, sondern sind auch bei Ausbildung und Forschung gemeinsam tätig. So beteiligen sich die Mitarbeiter des IIS-B bei Praktika für Studenten und umgekehrt wird die Berufsausbildung zum „Mikrotechnologen“ im IIS-B durch Mitarbeiter des Lehrstuhls für Elektronische Bauelemente unterstützt.

Der Lehrstuhl ist daneben in mehreren Forschungsrichtungen mit grundlegenden Vorfeldarbeiten tätig, die auch für das IIS-B von großem Interesse sind. Dazu gehören Projekte zu „Neuen Di-

elektrika“ und „Metal Gate“, „SiGe-Gateelektroden“, „SiC“ und „Aktoren“.

## Major Fields of Activity

The Department of Technology Simulation develops high-performance simulation tools for optimizing single processes and process sequences in semiconductor technology.

The Department of Semiconductor Manufacturing Equipment and Materials supports industrial companies in developing and upgrading new manufacturing equipment, materials and relevant processes (e.g. by integrating *in situ* measurement techniques and by minimizing contamination). Research in semiconductor manufacturing technology is an additional field of activity.

New technological processes and manufacturing methods for both VLSI and ULSI technology as well as for advanced power devices are being developed by the Department of Process Technology. High-resolution metrology and analytics allow the detection of impurities of extremely low concentration levels in gases, chemicals, and on silicon wafer surfaces as well as the determination of their impact on the electrical properties of the devices.

Together with its industrial partners, the Department of Crystal Growth develops and optimizes equipment and processes for the growth of crystals to be used in microelectronics, optoelectronics, communication technology, photovoltaic and microlithography. Thereby, simulation programs for modeling of high temperature equipment and processes as well as measuring techniques for determining the mass and heat transport in crystal growth processes are developed and applied.

Power electronics is another major field of activity. Innovative solutions for monolithic, hybrid or mechatronic system integration of all kinds of power

converters - such as switch-mode power supplies or drive inverters - are developed in this context.

The budget of the Institute is obtained almost equally from public project funding and from contract research performed for the semiconductor and semiconductor equipment industry. IIS-B has a permanent staff of 100 people. Nearly 5.000 m<sup>2</sup> of office and laboratory space provide ample room to perform contract research. Moreover, the staff can use the cleanroom building belonging to the Chair of Electron Devices (University of Erlangen-Nuremberg). Both institutions are headed by Prof. Heiner Ryssel.

## Areas of Competence and Applications

The technological expertise and applications offered by the Fraunhofer Institute of Integrated Circuits, Device Technology Division, known for its efficient and internationally renowned contract research activities, are illustrated in fig. 2.

## Cooperation with the Chair of Electron Devices

IIS-B and the Chair of Electron Devices, University of Erlangen-Nuremberg, do not only operate joint laboratories in the framework of a cooperation contract, but moreover are also working together in education and research. Employees of IIS-B promote student practical training and the professional training as "Mikrotechnologen" at IIS-B is being supported by employees of the Chair of Electron Devices.

Furthermore, the Chair of Electron Devices does preliminary basic research work in several areas. This work, which is of great interest to IIS-B as well, com-

prises projects regarding "new dielectrics" and "metal gate", "SiGe gate electrodes", "SiC", and "actors".

Wissenschaftlich-technische Kernkompetenz

# IIS-B

F & E-Produkte

|   | Prozeßsimulation | Mathematische Algorithmen | Programmierung komplexer Systeme | Halbleiterprozeßtechnik | <i>in situ</i> / on line-Meßtechnik | Gerätekonstruktion (mech., elektr., prozeßtech.) | Halbleiter- u. Bauelementemeßtechnik | Analytik (chem., phys. Kontamination) | Schichttechniken | Kristallzüchtung | Ionenstrahltechniken | Reinigung | Teststrukturen | Bauelementephysik | Leistungselektronik (LE) | Thermische Systemanalyse | LE-Meßtechnik |
|---|------------------|---------------------------|----------------------------------|-------------------------|-------------------------------------|--|--------------------------------------|---------------------------------------|------------------|------------------|----------------------|-----------|----------------|-------------------|--------------------------|--------------------------|---------------|
| Physikalische Modelle f. Einzelprozesse u. Strukturen | •                |                           | •                                | •                       |                                     |  | •                                    | •                                     | •                | •                |                      |           | •              |                   |                          | •                        |               |
| Rechenprogramm zur Prozeßsimulation                   |                  | •                         | •                                |                         |                                     |  |                                      |                                       |                  | •                |                      |           |                | •                 |                          |                          |               |
| Gerätesimulation                                      |                  |                           | •                                | •                       | •                                   |  |                                      |                                       | •                | •                |                      |           | •              |                   | •                        |                          | •             |
| Geräteentwicklung                                     |                  |                           | •                                | •                       | •                                   | •  |                                      | •                                     |                  | •                |                      |           |                |                   | •                        | •                        | •             |
| Gerätequalifizierung                                  |                  |                           |                                  | •                       |                                     |  | •                                    | •                                     |                  | •                |                      |           | •              |                   |                          | •                        | •             |
| Prozeßautomatisierung                                 | •                | •                         | •                                | •                       | •                                   | •  |                                      |                                       |                  | •                |                      |           |                |                   |                          |                          | •             |
| Materialienqualifizierung                             |                  |                           |                                  | •                       | •                                   |  |                                      | •                                     |                  |                  |                      | •         | •              |                   | •                        | •                        |               |
| Reinraumtechnik                                       | •                |                           |                                  |                         |                                     |  | •                                    | •                                     |                  |                  |                      | •         |                |                   |                          |                          |               |
| Normung   |                  |                           |                                  | •                       | •                                   | •  | •                                    | •                                     |                  |                  |                      | •         | •              |                   |                          |                          | •             |
| Prozeßentwicklung                                     | •                |                           |                                  | •                       | •                                   |  | •                                    | •                                     | •                | •                | •                    | •         | •              | •                 |                          |                          | •             |
| Analytische Verfahren                                 |                  |                           |                                  |                         |                                     | •  |                                      | •                                     |                  | •                |                      |           |                |                   |                          | •                        |               |
| Bauelemente der Mikrosystemtechnik                    | •                |                           |                                  | •                       |                                     |  | •                                    | •                                     | •                |                  | •                    | •         | •              | •                 |                          |                          |               |
| Lebensdauerengineering                                | •                |                           |                                  | •                       |                                     |  | •                                    |                                       |                  |                  | •                    |           |                |                   |                          |                          |               |
| Chippreparatur/Maskenreparatur                        |                  |                           |                                  | •                       |                                     |  | •                                    |                                       | •                |                  | •                    |           |                |                   |                          |                          |               |
| Sensorentwicklung                                     | •                |                           |                                  | •                       |                                     |  | •                                    | •                                     | •                | •                | •                    | •         | •              | •                 |                          |                          |               |
| Schaltungs- und Systementwicklung                     |                  |                           |                                  |                         |                                     |  |                                      |                                       |                  |                  |                      |           |                |                   | •                        | •                        | •             |

Fig. 2: Wissenschaftlich-technische Kernkompetenz des FhG-IIS, Bereich Bauelementetechnologie.

Competencies and Applications

# IIS-B

R & D Products

|                                      | Process Simulation | Mathematical Algorithms | Programming of Complex Systems | Semiconductor Physics | <i>in situ</i> / on line Metrology | Equipment Design (mech., electrical, technolog.) | Semiconductor and Device Metrology | Analytics (Chemical and Physical Contamination) | Thin-film Technologies | Crystal Growth | Ion Beam Technologies | Cleaning | Test Structures | Device Physics | Power Electronics (PE) | Thermal System Analysis | PE Metrology |
|--------------------------------------|--------------------|-------------------------|--------------------------------|-----------------------|------------------------------------|--|------------------------------------|---|------------------------|----------------|-----------------------|----------|-----------------|----------------|------------------------|-------------------------|--------------|
| Physical Models for Single Processes | •                  |                         | •                              | •                     |                                    |  | •                                  | •   | •                      | •              | •                     |          | •               |                |                        | •                       |              |
| Process Simulation Software          |                    | •                       | •                              |                       |                                    |  |                                    |   |                        | •              |                       |          |                 | •              |                        |                         |              |
| Equipment Simulation                 |                    |                         | •                              | •                     | •                                  |  |                                    |   | •                      | •              |                       |          | •               |                | •                      |                         | •            |
| Equipment Development                |                    |                         | •                              | •                     | •                                  | •  |                                    | •   |                        | •              |                       |          |                 |                | •                      | •                       | •            |
| Equipment Qualification              |                    |                         |                                | •                     |                                    |  | •                                  | •   |                        | •              |                       |          | •               |                |                        | •                       | •            |
| Process Automation                   | •                  | •                       | •                              | •                     | •                                  | •  |                                    |   |                        | •              |                       |          |                 |                |                        |                         | •            |
| Materials Qualification              |                    |                         |                                | •                     | •                                  |  |                                    | •   |                        |                |                       |          | •               | •              |                        | •                       |              |
| Cleanroom Technology                 | •                  |                         |                                |                       |                                    |  | •                                  | •   |                        |                |                       | •        |                 |                |                        |                         |              |
| Standardization                      |                    |                         |                                | •                     | •                                  | •  | •                                  | •   |                        |                |                       | •        | •               |                |                        |                         | •            |
| Process Development                  | •                  |                         |                                | •                     | •                                  |  | •                                  | •   | •                      | •              | •                     | •        | •               | •              |                        |                         | •            |
| Analytic Techniques                  |                    |                         |                                |                       |                                    | •  |                                    | •   |                        | •              |                       |          |                 |                |                        | •                       |              |
| Microsystems Technology              | •                  |                         |                                | •                     |                                    |  | •                                  | •   | •                      |                | •                     | •        | •               | •              |                        |                         |              |
| Lifetime Engineering                 | •                  |                         |                                | •                     |                                    |  | •                                  |   |                        |                | •                     |          |                 |                |                        |                         |              |
| Chip Repair / Mask Repair            |                    |                         |                                | •                     |                                    |  | •                                  |   | •                      |                | •                     |          |                 |                |                        |                         |              |
| Sensor Development                   | •                  |                         |                                | •                     |                                    |  | •                                  | •   | •                      | •              | •                     | •        | •               | •              |                        |                         |              |
| Circuit and System Engineering       |                    |                         |                                |                       |                                    |  |                                    |   |                        |                |                       |          |                 |                | •                      | •                       | •            |

Fig. 2: Competencies and Applications of the FhG-IIS-B.

**██████████**  
Kuratorium

Die Institutsleitungen von IIS-A und IIS-B werden durch ein gemeinsames Kuratorium beraten, dessen Mitglieder aus Wirtschaft und Wissenschaft stammen:

Prof. Dr. rer. nat. Nikolaus Fiebiger  
Geschäftsführer der Bayerischen  
Forschungstiftung  
(Vorsitzender des Kuratoriums)

Dr.-Ing. Hans-Georg Betz  
STEAG Industrie AG  
(Stellvertretender Vorsitzender)

Dr. sc. techn. h.c. Dietrich Ernst  
1. Vorsitzender des Förder- und Freun-  
deskreises für den Ausbau der Mikro-  
elektronik an der Friedrich-Alexander-  
Universität Erlangen-Nürnberg

Prof. Dr.-Ing. Wolfram H. Glauert  
Friedrich-Alexander-Universität  
Erlangen-Nürnberg  
Lehrstuhl für Rechnergestützten Schal-  
tungsentwurf

Jürgen Großkreutz  
Ministerialdirigent  
Bayerisches Staatsministerium für  
Wissenschaft, Forschung und Kunst

Klaus Jasper  
Ministerialdirigent  
Bayerisches Staatsministerium für Wirt-  
schaft, Verkehr und Technologie

Dr. Hans-Georg Junginger  
Sony Europe GmbH  
Chief Technology Officer  
Executive Vice President

Dr. Franz Neppi  
Infineon AG  
Senior Vice President  
Corporate Development

Prof. Dr.-Ing. habil.  
Hans Jörg Werrmann  
Deutsche Forschungsanstalt für Luft-  
und Raumfahrt e. V. - DLR

Prof. Dr. Albrecht Winnacker  
Friedrich-Alexander-Universität  
Erlangen-Nürnberg  
Institut für Werkstoffwissenschaften 6

Dr. Markus Zügel  
Industrieberatung  
Halbleitertechnologie

██████████  
Advisory Board

IIS-B is consulted by an Advisory Board, whose members come from industry and research.

Prof. Dr. rer. nat. Nikolaus Fiebiger  
Managing Director of the Bavarian Research Foundation  
(Chairman of the Advisory Board)

Dr.-Ing. Hans-Georg Betz  
STEAG Industrie AG  
(Vice Chairman)

Dr. sc. techn. h.c. Dietrich Ernst  
Chairman of the „Förder- und Freundeskreis für den Ausbau der Mikroelektronik“ at the Friedrich-Alexander-University of Erlangen-Nuremberg

Prof. Dr.-Ing. Wolfram H. Glauert  
Friedrich-Alexander-University of Erlangen-Nuremberg  
Chair of Integrated System Design  
Automation

Jürgen Großkreutz  
Ministerialdirigent  
Bavarian State Ministry of Science, Research and the Arts

Klaus Jasper  
Ministerialdirigent  
Bavarian State Ministry of Commerce, Transportation and Technology

Dr. Hans-Georg Junginger  
Sony Europe GmbH  
Chief Technology Officer  
Executive Vice President

Dr. Franz Neppi  
Infineon AG  
Senior Vice President  
Corporate Development

Prof. Dr.-Ing. habil.  
Hans Jörg Werrmann  
German Aerospace Center (DLR)

Prof. Dr. Albrecht Winnacker  
Friedrich-Alexander-University of Erlangen-Nuremberg  
Institute for Material Science 6

Dr. Markus Zügel  
Semiconductor Technologies,  
Industrial Consultant

# Das Forschungs- und Dienstleistungsangebot

## Institutsspezifische Angebote zur Vertragsforschung

Die Arbeitsschwerpunkte des IIS-B liegen auf dem Gebiet der Simulation der Technologie mikroelektronischer Bauelemente sowie der Herstellungsverfahren von Halbleitermaterialien, der Entwicklung neuer Halbleiterfertigungsgeräte und Materialien sowie der Entwicklung neuer Prozeßschritte und Verfahren zur Herstellung höchst- und ultrahochintegrierter Schaltkreise und der Entwicklung von Bauelementen der Mikrosystemtechnik.

Im Bereich der Technologiesimulation werden leistungsfähige Simulationsprogramme zur kostengünstigen und zügigen Bauelemententwicklung erstellt, die beispielsweise eine zweidimensionale Vorausberechnung der Ergebnisse der Technologieprozesse gestatten. Neben der Programmerstellung umfassen diese Arbeiten umfangreiche experimentelle Untersuchungen zur Aufstellung von verbesserten physikalischen Modellen. Mit den entwickelten Programmen stehen der Halbleiterindustrie und der Forschung Werkzeuge zur Verfügung, die die Simulation aller wesentlichen Prozeßschritte wie Lithographie, Ionenimplantation, Diffusion, Ätzen und Schichtabscheidung gestatten, wobei durch die modulare Struktur der Programme eine Anpassung an spezifische Anforderungen des jeweiligen Nutzers ermöglicht werden kann.

Ein weiterer Schwerpunkt des IIS-B befaßt sich mit der Entwicklung und Erprobung von Halbleiterfertigungsgeräten und Materialien. Die enge Verbindung zwischen Gerätetechnik, chemisch-physikalischer Verfahrenstechnik und Bauelementetechnologie ist hier von herausragender Bedeutung. Die Abteilung bietet interdisziplinäre Forschungs- und Entwicklungsleistungen

ausgehend von einem breiten Know-how und Erfahrungen im Bereich Gebäudetechnik, neue Regelungs- und Steuerungsverfahren, Meßtechnik, chemische Verfahren, Softwareengineering und Fertigungstechnik an. Durch die Anwendung von neuen Simulations- und Entwicklungswerkzeugen können Systemlösungen für Fertigungsgeräte- und Materialhersteller sowie für Halbleiterhersteller entwickelt werden. Beispiele für erfolgreiche, neue Entwicklungen sind: Gerätequalifizierung für ultrareine Prozessierung, Meßtechnik für integrierte Qualitätskontrolle, neue Gerätekonzepte und die Integration von Feed-forward- und Feedback-Regelungen in Fertigungssteuerungen. Die Entwicklungen tragen den steigenden Anforderungen nach schneller Anwendung in ULSI-Fertigungslinien und einer erhöhten Zuverlässigkeit und Produktivität Rechnung. Deshalb verfügt die Abteilung über eine leistungsfähige Analytik zur Charakterisierung von Geräten, Komponenten und Materialien.

Der Arbeitsschwerpunkt Technologie befaßt sich mit Entwicklung von neuen Prozeßschritten und Verfahren für höchstintegrierte Schaltungen, der Qualifizierung von Gasen und Chemikalien anhand von Testprozessen und der Entwicklung von Bauelementestrukturen der Mikrosystemtechnik. In Zusammenarbeit mit dem Lehrstuhl für Elektronische Bauelemente wird dafür ein Reinraum betrieben, welcher die Durchführung der wichtigsten Prozeßschritte auf Siliciumscheiben von 100 bis 150 mm Durchmesser ermöglicht. Für zukünftige VLSI- und ULSI-Schaltkreise werden Einzelprozesse entwickelt. Insbesondere werden umfangreiche Arbeiten auf den Gebieten der Erzeugung dünner dielektrischer Schichten mittels Kurzzeitprozessen (RTP, RTN) und chemischer Dampfphasenabscheidung unter Verwendung metallorganischer Precursormaterialien sowie der Implantation von Dopanden

bei Nieder- und Hochenergie durchgeführt. Darüberhinaus laufen Arbeiten auf den Gebieten der Oberflächenmodifikation von Metallen und Kunststoffen.

Entwicklungen aus den oben genannten Forschungsschwerpunkten der Abteilung für Bauelementetechnologie werden unterstützt durch meßtechnische Untersuchungen. Zu einem besonderen Schwerpunkt hat sich hier die Analytik von Spurenverunreinigungen auf Siliciumscheiben, in Prozeßchemikalien und in Gasen durch TXRF, AAS, VPD-AAS und ICP-MS bzw. HRICP-MS und API-MS entwickelt. Daneben werden die klassischen Meßverfahren wie MOS-, I(U)-, C(U)-, Schichtwiderstands-, Beweglichkeits-, Dotierungsprofil-, Halleffektmessungen, REM- und TEM-Untersuchungen sowie energiedispersive Röntgenanalyse, aber auch Bestimmung von Linienbreiten, Schichtdicken, Scheibenebenheit und prozeßinduziertem Scheibenverzug angewendet.

Die Abteilung Kristallzüchtung bietet basierend auf ihrem Know-how aus der Kristallzüchtung und den langjährigen Erfahrungen der Mitarbeiter im Anlagenbau, in der Meßtechnik und in der Computersimulation vielfältige Forschungs- und Entwicklungsleistungen an. Dazu zählt insbesondere die Entwicklung und Optimierung von Anlagen und Prozessen für die Züchtung von Kristallen für die Mikroelektronik, Optoelektronik, Kommunikationstechnologie, Photovoltaik und für die Mikrolithographie. Die Strategie ist dabei, durch sowohl experimentelle als auch theoretische Studien den Zusammenhang zwischen den Prozeßbedingungen und den Kristalleigenschaften bzw. Kristalldefekten zu identifizieren und zu quantifizieren. Dazu verfügt die Abteilung über leistungsfähige, benutzerfreundliche Simulationsprogramme, die die Berechnung des globalen Wärme- und Stofftransports in Hochtempera-

## Contract Research Services

The focal areas of the Institute are technology simulations for advanced manufacturing processes, development of new semiconductor manufacturing equipment and materials, new process steps and methods for manufacturing very-large-scale-integration and ultra-large-scale-integration circuits, and devices for microsystems technology.

In the domain of technology simulation, high-performance simulation tools for a cost-effective and rapid device development are developed. These tools allow, for example, a two-dimensional prediction of results to be obtained from technology processes. Apart from the development of software, these activities comprise extensive experimental investigations for designing improved physical models. With the programs developed, the semiconductor industry as well as universities and research centers have tools at their disposal allowing the simulation of all essential process steps, such as lithography, ion implantation, diffusion, etching, and layer deposition. Thus, the modular structure of these tools enables their adaptation to the specific requirements of their respective users.

The second key activity of IIS-B is the development and testing of semiconductor manufacturing equipment and materials. Most businesses active in this domain have evolved from mechanical engineering or chemical companies and are small or medium-sized. In this context, the close interrelation between equipment technology, physical-chemical process engineering, and device technology is of outstanding importance. The department provides interdisciplinary R&D services, and a wide range of know-how and skills including mechanical engineering, novel control concepts, metrology, chemical engi-

neering, software engineering, and manufacturing techniques. Using advanced simulation tools and the latest technological developments, the department is able to provide system solutions for the benefit of E&M suppliers as well as for IC manufacturers. Recent examples for advanced developments are equipment characterization methods for ultraclean processing, metrology for integrated quality control, novel equipment concepts, and integration of feedback and feed-forward controls into IC factories. Development of new manufacturing tools takes into account the increasing demand for immediate applicability in ULSI production lines and for enhanced reliability and productivity. The present focus of the department is, therefore, on providing complementary analytical characterization of equipment, components, and materials to provide the latest measurement and control techniques to be integrated into equipment being modular measurement systems and the integration of novel monitoring strategy into IC manufacturing.

The Process Technology Department works on the development of new process steps and methods for VLSI circuits, the qualification of gases and chemicals by means of test processes, as well as on the development of device structures in microsystems technology. For this purpose, IIS-B and the Chair of Electron Devices maintain joint cleanroom facilities. This allows the implementation of the most important process steps performed out on silicon wafers with diameters from 100 to 150 mm. Individual processes are developed for future VLSI and ULSI circuits. Special activities are focused on generating thin dielectric layers by means of rapid processes (RTP, RTN) and chemical vapor deposition using organo-metallic precursor materials, as well as low- and high-energy implantation of dopants. Moreover, research

endeavors are being pursued in the domain of surface modification of metals and plastics.

Developments achieved in the above-mentioned key areas are supported by metrological services. Analysis of trace impurities on silicon wafers, in process chemicals and gases through TXRF, AAS, VPD-AAS, and ICP-MS or HRICP-MS and API-MS has evolved into a major field of activity. Apart from that, classical testing methods, such as MOS, I-V, C-V, sheet resistance, mobility, doping profile, and Hall effect measurements as well as SEM & TEM investigations, energy-dispersive X-ray analysis, the determination of feature size, layer thickness, wafer planarity, and process-induced wafer warp are performed.

The Department Crystal Growth provides various R&D services which are based on its know-how in crystal growth and solidification as well as on the profound experiences of its co-workers in mechanical engineering, process analysis and computer simulation. R&D services are especially the development and optimization of equipment and processes for melt growth of crystals to be used in microelectronics, optoelectronics, communication technology, photovoltaic and microlithography. Thereby, the strategy is to contribute a identification and quantification of the relation of process conditions on crystal properties and defects by experimental and theoretical studies.

For this purpose, the department is provided with highly efficient user friendly simulation programs, which are especially suitable for heat and mass transport calculations in high temperature equipment with complex geometry. These computer codes are continuously further developed in close cooperation with industry with regard to

turanlagen mit komplexer Geometrie erlauben. Diese Programme werden in enger Kooperation mit den industriellen Nutzern in Hinblick auf neue oder verbesserte physikalische Modelle, auf Benutzerfreundlichkeit und auf effizientere numerische Algorithmen weiterentwickelt. Es sind darüber hinaus umfangreiche experimentelle Erfahrungen im Bereich der Entwicklung und Anwendung von Meßtechniken zur Bestimmung des Wärme- und Stofftransports in Kristallzüchtungsanlagen vorhanden. Zusätzlich stehen durch die enge Zusammenarbeit mit dem Institut für Werkstoffwissenschaften, Lehrstuhl Werkstoffe der Elektrotechnik, zahlreiche Verfahren zur elektrischen und optischen Charakterisierung von Kristallen zur Verfügung.

Das Arbeitsgebiet der Leistungselektronik umfaßt die Bauelemente, Schaltungs- und Systementwicklung für alle Felder der Leistungselektronik mit Schwerpunkten in den Bereichen Industrie- und Automobilelektronik. Unterstützt werden Firmen in der anwendungsorientierten Vorlaufforschung sowie bei der Entwicklung von Prototypen und Kleinserien. Besonderes Augenmerk gilt der mechatronischen Systemintegration, d.h. der Integration von Leistungselektronik, Mikroelektronik, Sensorik und Mechanik. Weitere Themenfelder sind die elektrische und thermische Systemanalyse, Hochtemperaturrelektrotechnik, Ansteuerschaltungen für Leistungsbauelemente, innovative Lösungen zur Energie-Einsparung und Wirkungsgradoptimierung, leistungselektronische Meßtechnik, Bauteilcharakterisierung und Modellbildung.

Durch einen Kooperationsvertrag zwischen der FhG und der Friedrich-Alexander-Universität Erlangen-Nürnberg ist das IIS-B sehr eng mit dem Lehrstuhl für Elektronische Bauelemente sowie mit dem Institut für Werkstoffwissenschaften, Lehrstuhl Werkstoffe der

Elektrotechnik, verknüpft. Dies ermöglicht die gemeinsame Nutzung vorhandener Forschungseinrichtungen, Abstimmung der Forschungsaktivitäten und anwendungsorientierte Lehre und Ausbildung auf dem Gebiet der Technologie der Mikroelektronik.

Nicht nur über die Zugehörigkeit zum Fraunhofer-Verbund Mikroelektronik und der Einbindung in die Technische Fakultät der Universität Erlangen-Nürnberg, sondern auch über die Verbindung zu zahlreichen Lehrstühlen und Instituten anderer Universitäten, Forschungseinrichtungen und Organisationen in Deutschland, im europäischen Ausland, in Nordamerika, Japan und China wird die wissenschaftliche Forschungsbasis auf dem Gebiet der Herstellung und der Technologie der Mikroelektronik verbreitert und langfristig gesichert.

#### Apparative Ausstattung

Das Institut für Integrierte Schaltungen, Bereich Bauelementetechnologie, verfügt über eine Fläche von 4780 m<sup>2</sup>, davon 2620 m<sup>2</sup> Büro- und Sonderflächen sowie 1590 m<sup>2</sup> Laborräume. Gemeinsam mit dem Lehrstuhl für Elektronische Bauelemente wird die Reinraumhalle der Universität mit 600 m<sup>2</sup> genutzt.

Bei der Auswahl und Beschaffung der Technologiegeräte wurde besonderer Wert auf die industriekompatible Ausstattung des Halbleiterlabors gelegt. Die Prozeßgeräte ermöglichen durchgängig die Bearbeitung und meßtechnische Auswertung von Siliciumscheiben bis 150 mm Durchmesser, auch die Scheibenhandhabung von Kassette zu Kassette entspricht dem in der Industrie geforderten Standard.

Im einzelnen stehen folgende Großgeräte zur Verfügung:

#### Technologiegeräte

- Oxidation: 3-Stock- und 4-Stocköfen, 300 mm-Vertikalöfen, Kurzzeitoxidation, Rohrreinigungsanlage
- Dotierung: 5 Ionenimplantationsanlagen einschließlich einer Hochenergieimplantationsanlage bis zu 6 MeV, Diffusions- und Temperöfen, Kurzzeitausheilapparaturen
- Schichtabscheidung: LPCVD von SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, Ta<sub>2</sub>O<sub>5</sub>, Polysilicium, SIPOS, Elektronenstrahlverdampfung, Widerstandsverdampfung und induktiver Verdampfer, Sputteranlage für hochschmelzende Metalle, Gold und Aluminium, Epitaxieanlage
- Ätztechnik: Plasma- und RIE-Trockenätzer für SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, Silicium, Aluminium, Lackveraschung, Naßätzbänke für alle wesentlichen Reinigungs- und Ätzschritte
- Lithographie: Projektions- und Proximity-Belichtungsgeräte, automatische Lackstraße für Belag und Entwickeln
- 2 Bonder (Hand und Automatik), Verkapselung
- Reinnräume der Klasse 100 für die Entwicklung, Erprobung, Vorqualifikation und Montage von Halbleiterfertigungsgeräten mit
  - MESG-kompatibler Clusterplattform mit XPS-Meßmodul
  - Versuchsstand für Partikelmessung
  - Versuchsstand für Plasmadiagnostik
  - Vertikalofen mit *in situ*-Schichtdickenmeßtechnik
- Siliciumscheibenmarker und Mehrkammerprozeßanlagen
- Kristallziehenanlagen: 5 Hochdruckofenanlagen, 1 Mehrzonenofenanlage für Hochvakuum bzw. Reaktivgase, mehrere Mehrzonenöfen u.a. für spezielle Einsatzgebiete (Magnetfelder, Zentrifuge)
- Diverse Magnetsysteme für statische und zeitabhängige Magnetfelder

new or improved physical models, to an easier way to use the programs, and to more efficient algorithms. Furthermore, profound experimental experience exists in the development and application of process analysis, especially for the determination of the heat and mass transport in crystal growth equipment. In addition, numerous methods for electrical and optical characterization of crystals are available due to a close collaboration with the Institute of Electrical Engineering Materials.

The department of Power Electronic Systems is engaged in circuit and system engineering for all fields of power electronics with main emphasis on industrial and automotive electronics. We support our partners in application-oriented research projects, in circuit design and prototype engineering. A focus is on mechatronic system integration, i.e. the integration of power electronics, microelectronics, remote sensing, and mechanics. Further topics are electrical and thermal system engineering, high-temperature electronics, driver circuits, innovative solutions for energy saving and efficiency optimization, measuring techniques for power electronics, device characterization and modeling.

Through a cooperation contract between the Fraunhofer-Gesellschaft and the Friedrich-Alexander University of Erlangen-Nuremberg, IIS-B and the Chair of Electron Devices as well as the Department of Material Science, Institute for Electrical Engineering Materials maintain a close link enabling them to share available R&D infrastructure and equipment as well as to coordinate research activities and application-oriented teaching and professional training in the domain of microelectronics.

Not only by its membership of the Fraunhofer Alliance Microelectronics and its incorporation into the Engineer-

ing Faculty of the University of Erlangen-Nuremberg, but also by its connections to numerous chairs and institutes of other universities, research institutions, and organizations in Germany as well as in other European countries, in North America, Japan, and China, the basis for scientific research in the field of the technology and fabrication of microelectronic products is enlarged and guaranteed in the long run.

#### Facilities

The Institute of Integrated Circuits, Device Technology Division, has a total of 4,780 m<sup>2</sup> of floor space at its disposal; 2,620 m<sup>2</sup> for offices and special purposes and 1,590 m<sup>2</sup> of laboratory space. In addition, 600 m<sup>2</sup> of cleanroom space are shared with the Chair of Electron Devices (University of Erlangen-Nuremberg).

Great importance was attached to the compatibility of the semiconductor laboratory equipment with industry standards. The entire equipment enables processes and metrological evaluation of silicon wafers with a diameter of up to 150 mm. Also the cassette-to-cassette wafer handling meets the high standards required by the semiconductor industry.

The IIS-B has the following large-scale equipment at its disposal:

#### Processing Equipment

- Oxidation: 3-stage and 4-stage furnaces, 300 mm vertical furnace, rapid thermal oxidation, tube cleaning system
- Doping: 5 ion implanters, including a high-energy implanter (up to 6 MeV), diffusion and annealing furnaces, rapid thermal annealing units
- Layer deposition: LPCVD of SiO<sub>2</sub>,

Si<sub>3</sub>N<sub>4</sub>, Ta<sub>2</sub>O<sub>5</sub>, polysilicon, SIPOS, electron beam evaporation, resistance evaporation, and inductive evaporator, sputtering system for refractory metals, gold, and aluminum, epitaxy system

- Etching methods: plasma and RIE dry etcher for SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, silicon, aluminum, resist ashing, wet benches for all essential cleaning and etching steps
- Lithography: projection and proximity exposure systems, automatic wafer track for coating and developing
- 2 bonders (manual and automatic), packaging
- Class 100 cleanrooms for the development, testing, prequalification, and mounting of semiconductor manufacturing equipment with
  - MESC-compatible cluster platform with XPS measurement module
  - Test set-up for particle measurements
  - Test set-up for plasma diagnostics
  - Vertical furnace with *in situ* layer thickness metrology
- Silicon wafer marker and integrated vacuum processing tools
- Facilities for crystal growth: 5 high pressure furnaces, 1 multi zone furnace for high vacuum and reactive atmosphere, several multi zone furnaces, among other things for special applications (magnetic fields, centrifuge)
- S Several magnets for steady and time-dependent magnetic fields
- centrifuge (3 m in diameter, up to 250 rpm)
- Wire saw and polishing machine (max. 3")
- Layer deposition: 2 evaporation systems, 2 sputter systems (max. 6"), 2 Liquid Phase Epitaxy facilities

#### Electrical Metrology

- Sheet resistance (four-point probe)
- Profile of carrier concentration and mobility (Hall measuring set, spread-

- Zentrifuge (3 m Durchmesser, bis zu 250 U/min)
- Drahtsäge und Poliermaschine (max 3")
- Schichtabscheidung: 2 Aufdampf- anlagen, 2 Sputteranlagen (max. 6"), zwei Flüssigphasenepitaxiean- lagen

#### Elektrische Meßtechnik

- Schichtwiderstand (Vierspitzenmeß- platz, Teststrukturen)
- Profile von Ladungsträgerkonzent- ration und -beweglichkeit (Hall- Meßplatz, Spreading-Resistance)
- Diffusionslänge und Lebensdauer von Minoritätsladungsträgern (Elec- trolytical Metal Tracer (ELYMAT), Surface Photovoltage (SPV), Microwave Photocurrent Decay ( $\mu$ W-PCD))
- Oxidladungs- und Grenzflächen- zustandsdichte (hoch- und nie- derfrequente Kapazitäts-Span- nungs-Messung, Thermo-Streß)
- Trap-Konzentration (Deep Level Transient Spectroscopy (DLTS))
- I(U)- und C(U)-Messungen mit manuellen oder automatischen Scheibenprobern
- Prüfkartenfertigungsplatz
- Solarmeßplatz
- Hall-Effekt (Temperaturabhängig 15 K - 650 K)
- Widerstandsmapping (Vierspitzen und Spreading Resistance)
- C(U), DLTS, TSC und PICTS für Mes- sung von flachen und tiefen Stör- stellen
- Photolumineszenz (14 K, 300 K), IR- Absorption
- Oszilloskope (bis 10GS/s)
- IR-Thermographie
- Zth-Meßplatz
- normgerechte Burst/Surge-Genera- toren
- Netzleistungs- und Oberwellen-Ana- lysator
- Klimatestkammer
- Lastwechselfesteinrichtung

- Impedanzanalysator

#### Geometrische Charakterisierung

- Scheibendicke und -verbiegung (kapazitiv)
- Schichtdicken (optisch mit Ellipso- meter oder Interferometer, mecha- nisch mit Profilometer, schnelles Interferometer für *in situ*-Messun- gen, Spektralellipsometer (*in situ, ex situ*))
- Strukturbreiten (Rasterelektronenmi- kroskop, Laserrastermikroskop)
- Partikelkontamination (für struktu- rierte und nicht strukturierte Schei- ben)
- Elektronenoptische Untersuchungen (Transmissions- und Rasterelek- tronmikroskop mit digitaler Bild- verarbeitung, Probenpräparation)
- Mechanische Spannungen in dün- nen Schichten
- Interferometer

#### Analytik

- Rasterelektronenmikroskop (REM) mit energiedispersiver Röntgen- strahlanalyse (EDX)
- Rasterkraftmikroskop (AFM)
- Feldemissions-Rasterelektronen- mikroskop
- Sekundärionen-Massenspektrome- ter (SIMS)
- Flugzeit-Sekundärionen-Massen- spektrometer (ToF-SIMS)
- Neutralteilchen-Massenspektrome- ter (SNMS)
- Rutherford-Rückstreu-Spektrometer (RBS)
- Photoelektronen-Spektrometer (XPS)
- Atomabsorptionsspektrometer (AAS mit VPD)
- Transmissionselektronenmikroskop (TEM)
- Totalreflexions-Röntgenfluoreszenz- Analyse (TXRF)
- Hochempfindliche Röntgendiffrakto- meter (HR-XRD)

- Optische Emissionsspektroskopie mit induktiv gekoppeltem Plasma (ICP-OES)
- UV / VIS / NIR Spektrometer
- Atmosphärendruckionisations- Massenspektrometer (APIMS)
- Kontaktwinkelmeßgerät
- Magnetsektorfeldmassenspektro- meter
- ICP-Massenspektrometer (ICP-MS)
- Hochempfindliches ICP-Massenspek- trometer (HR-ICP-MS)
- Flüssigchromatograph (LC)
- TOC-/DOC-Meßgeräte
- Partikelzähler für flüssige und gasförmige Medien und zur Über- wachung der Reinraumqualität
- Feinfokusionenstrahlanlagen
- Thermowellenmeßtechnik
- optisches System zur Halbleiter- scheibeninspektion und Klassifikati- on
- Gaschromatograph-Massenspektro- meter mit Thermodesorption (TD)-GC-MS
- Kalometrie, Thermodynamik (DTA und DSC)

Am IIS-B können folgende Prozeßschrit- te und Analytik auf 300 mm-Scheiben durchgeführt werden:

#### Prozesse

- Oxidation
- Ionenimplantation
- Reinigung
- Naßätzen
- Aufdampfen (Metallisierung)
- Lithographie (bis zu 10  $\mu$ m)
- Polieren
- Waferreclaim

#### Meßtechnik

- Schichtdickenmessung (Spektral- und Einwellenellipsometrie, Interferometrie)
- Thermowellenanalyse
- Vapor Phase Decomposition (VPD) mit und ohne automatischen Trop-

- ing resistance)
- Diffusion length and lifetime of minority carriers (Electrolytical Metal Tracer (ELYMAT), Surface photovoltage (SPV), Microwave photocurrent decay ( $\mu$ W-PCD))
- Oxide-charge and interface-state density (high- and low-frequency capacitance voltage measurement, thermal stress)
- Trap density (Deep Level Transient Spectroscopy (DLTS))
- I-V and C-V measurements with manual or automatic wafer probers
- Test card assembly
- Solar measurement set-up
- Hall effect (temperature-dependent 15 K - 650 K)
- Resistivity mappings (four point probe and spreading resistance)
- C(U), DLTS, TSC und PICTS for measurement of shallow and deep levels
- Photoluminescence (14 K, 300 K), IR absorption
- Oscilloscopes (up to 10GS/s)
- Thermal imaging system
- Zth measurement equipment
- Burst and surge pulse sources
- Three-phase power meter with line harmonic analyzer
- Climatic test cabinet
- Power cycling test equipment
- impedance analyzer

#### Geometric Characterization

- Wafer thickness and bow (capacitive)
- Layer thickness (optically with ellipsometer or interferometer, mechanically with profilometer, rapid interferometer for *in situ* measurements, spectral ellipsometer (*in situ*, *ex situ*))
- Feature size (scanning electron microscope, laser scanning microscope)
- Transmission and scanning electron microscopy with digital image processing, sample preparation
- Mechanical stress in thin films

- Particle contamination (patterned and unpatterned)
- Interferometer

#### Analytics

- Scanning electron microscope (SEM) with energy-dispersive X-ray analysis (EDX)
- Atomic force microscope (AFM)
- Field-emission scanning electron microscope
- Secondary ion mass spectroscopy (SIMS)
- Time-of-flight secondary ion mass spectroscopy (ToF-SIMS)
- Secondary neutral mass spectroscopy (SNMS)
- Rutherford backscattering spectroscopy (RBS)
- X-ray photoelectron spectroscopy (XPS)
- Atomic absorption spectroscopy (AAS with VPD)
- Transmission electron microscope (TEM)
- Total-reflection X-ray fluorescence analysis (TXRF)
- High-resolution X-ray diffractometer (HR-XRD)
- Optical emission spectroscopy with inductively coupled plasma (ICP-OES)
- UV / VIS / NIR spectrometer
- Atmospheric pressure ionization mass spectrography (APIMS)
- Contact angle measurement tool
- Magnetic sector field mass spectrography
- ICP mass spectrography (ICP-MS)
- High-resolution ICP mass spectrography (HRICP-MS)
- Liquid chromatography (LC)
- TOC / DOC measurement tools
- Particle counter for liquid and gaseous media and for monitoring cleanroom quality
- Focused ion beam systems
- Thermal wave metrology
- Optical system for wafer inspection and classification

- Gas chromatography mass spectrometer with thermo-desorption (TD)-GC-MS
- Calometry, thermodynamics (DTA and DSC)

At IIS-B, the following process steps and analytics can be performed for 300 mm wafers:

#### Processing

- Oxidation
- Ion implantation
- Cleaning
- Wet etching
- Deposition (metallization)
- Lithography (down to 10  $\mu$ m)
- Polishing
- Waferreclaim

#### Metrology

- Layer thickness (single-wavelength and spectral ellipsometer, interferometer)
- Thermal wave metrology
- Vapor phased decomposition (VPD) with or without automatic droplet scanner
- Atomic absorption spectroscopy (AAS with VPD)
- ICP mass spectrometry (ICP-MS)
- Optical emission spectroscopy with inductively coupled plasma (ICP-OES)
- Gas chromatography mass spectrometer with thermo-desorption (TD)-GC-MS
- Total-reflection X-ray fluorescence analysis (TXRF)
- Diffusion length and lifetime of minority carriers (Electrolytical Metal Tracer (ELYMAT))
- Particle counter
- Fourier transformation infrared spectroscopy (TTIR)
- thermo-desorption
- defect inspection
- microscope with digital image processing

#### fenscanner

- Atomabsorptionsspektroskopie (AAS)
- ICP-Massenspektrometrie
- Optische Emissionsspektroskopie (ICP-OES)
- Gaschromatograph-Massenspektrometrie (GC-MS)
- Totalreflexions-Röntgenfluoreszenz-Analyse (TXRF)
- Diffusionslänge und Lebensdauer von Minoritätsladungsträger mit Electrolytical Metal Tracer (ELYMAT)
- Partikelmessungen
- Fouriertransformations-Infrarot-Spektroskopie (FTIR)
- Thermodesorption
- Defektinspektion
- Mikroskop mit digitaler Bildverarbeitung

#### Softwareausstattung

- Schaltungssimulatoren Pspice, Simplorer
- Flotherm (3D thermische FEA)

#### Rechner

- DEC Alpha Workstations, leistungsfähige Workstations für 3D-Prozeß- und Bauelementesimulation, Arbeitsplatz- und Steuerrechner
- Halbleiterfertigungsgeräteentwicklung
  - Fuzzyentwicklungssystem
  - Entwicklungssysteme für Gerätsteuerung

#### Kontakt und weitere Informationen

##### Öffentlichkeitsarbeit

Dr. Eberhard Bär  
Telefon: +49 (0) 9131 761-217  
Fax: +49 (0) 9131 761-212  
Email: baer@iis-b.fhg.de

Dr. Jochen Friedrich  
Telefon: +49 (0) 9131 761-344  
Fax: +49 (0) 9131 761-390  
Email: jochen.friedrich@iis-b.fhg.de

Christoph Lehrer  
Telefon: +49 (0) 9131 761-146  
Fax: +49 (0) 9131 761-312  
Email: lehrer@iis-b.fhg.de

Dr. Martin März  
Telefon: +49 (0) 9131 761-310  
Fax: +49 (0) 9131 761-312  
Email: martin.maerz@iis-b.fhg.de

Dr. Claus Schneider  
Telefon: +49 (0) 9131 761-161  
Fax: +49 (0) 9131 761-112  
Email: info@iis-b.fhg.de

#### Technologiesimulation

Dr. Jürgen Lorenz  
Telefon: +49 (0) 9131 761-211  
Fax: +49 (0) 9131 761-212  
Email: lorenz@iis-b.fhg.de

#### Halbleiter-Fertigungsgeräte und Materialien

Dr. Lothar Pfitzner  
Telefon: +49 (0) 9131 761-111  
Fax: +49 (0) 9131 761-112  
Email: pfitzner@iis-b.fhg.de

#### Technologie

Dr. Lothar Frey  
Telefon: +49 (0) 9131 761-320  
Fax: +49 (0) 9131 761-312  
Email: frey@iis-b.fhg.de

Dr. Anton Bauer  
Telefon: +49 (0) 9131 761-308  
Fax: +49 (0) 9131 761-312  
Email: anton.bauer@iis-b.fhg.de

#### Kristallzüchtung

Prof. Georg Müller  
Telefon: +49 (0) 9131 852-7636  
Fax: +49 (0) 9131 852-8495  
Email: georg.mueller@iis-b.fhg.de

Dr. Jochen Friedrich  
Telefon: +49 (0) 9131 761-344  
Fax: +49 (0) 9131 761-390  
Email: jochen.friedrich@iis-b.fhg.de

#### Leistungselektronische Systeme

Dr. Martin März  
Telefon: +49 (0) 9131 761-310  
Fax: +49 (0) 9131 761-312  
Email: martin.maerz@iis-b.fhg.de

## Software Tools

- Circuit simulation tools Pspice, Simplorer
- 3-D thermal FEA

## Computers

- DEC alpha workstations, High-capacity workstations for 3D process and device simulation, PCs, and control computers
- Development tools for equipment control
  - Fuzzy development system
  - Development systems for equipment control


  
Contact and Further Information

## Public Relations

Dr. Eberhard Bär  
 Phone: +49 (0) 9131 761-217  
 Fax: +49 (0) 9131 761-212  
 Email: baer@iis-b.fhg.de

Dr. Jochen Friedrich  
 Phone: +49 (0) 9131 761-344  
 Fax: +49 (0) 9131 761-390  
 Email: jochen.friedrich@iis-b.fhg.de

Christoph Lehrer  
 Phone: +49 (0) 9131 761-146  
 Fax: +49 (0) 9131 761-312  
 Email: lehrer@iis-b.fhg.de

Dr. Martin März  
 Phone: +49 (0) 9131 761-310  
 Fax: +49 (0) 9131 761-312  
 Email: martin.maerz@iis-b.fhg.de

Dr. Claus Schneider  
 Phone: +49 (0) 9131 761-161  
 Fax: +49 (0) 9131 761-112  
 Email: info@iis-b.fhg.de

## Technology Simulation

Dr. Jürgen Lorenz  
 Phone: +49 (0) 9131 761-210  
 Fax: +49 (0) 9131 761-212  
 Email: lorenz@iis-b.fhg.de

## Semiconductor Manufacturing Equipment and Materials

Dr. Lothar Pfitzner  
 Phone: +49 (0) 9131 761-110  
 Fax: +49 (0) 9131 761-112  
 Email: pfitzner@iis-b.fhg.de

## Process Technology

Dr. Lothar Frey  
 Phone: +49 (0) 9131 761-320  
 Fax: +49 (0) 9131 761-312  
 Email: frey@iis-b.fhg.de

Dr. Anton Bauer  
 Phone: +49 (0) 9131 761-308  
 Fax: +49 (0) 9131 761-312  
 Email: anton.bauer@iis-b.fhg.de

## Crystal Growth

Prof. Georg Müller  
 Phone: +49 (0) 9131 852-7636  
 Fax: +49 (0) 9131 852-8495  
 Email: georg.mueller@iis-b.fhg.de

Dr. Jochen Friedrich  
 Phone: +49 (0) 9131 761-344  
 Fax: +49 (0) 9131 761-390  
 Email: jochen.friedrich@iis-b.fhg.de

## Power Electronic Systems

Dr. Martin März  
 Phone: +49 (0) 9131 761-310  
 Fax: +49 (0) 9131 761-312  
 Email: martin.maerz@iis-b.fhg.de

## Mitarbeiterentwicklung

2001 beschäftigte das IIS-B 100 Mitarbeiter. Fig. 3 zeigt die Entwicklung des Personalstandes seit 1991.

## Staff Development

In 2001, IIS-B had 100 employees. Fig. 3 shows the staff development since 1991.

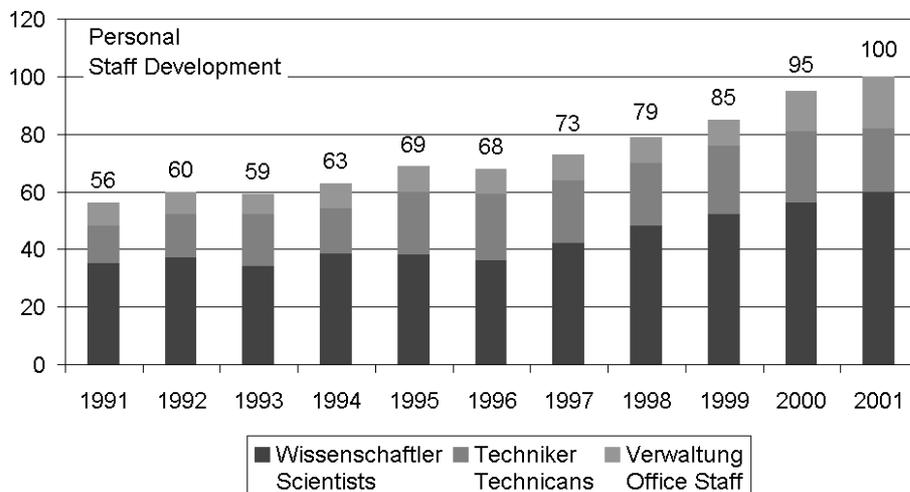


Fig. 3: Personalentwicklung 1991 - 2001;  
Staff development 1991 - 2001.

## Betriebshaushalt

Fig. 4 und Fig. 5 sollen eine schnelle Orientierung über die wichtigsten Kennziffern bei Aufwand und Finanzierung des IIS-B schaffen.

## Budget

Fig. 4 and Fig. 5 give a quick overview of the most important representative figures in terms of funding and investments of IIS-B.

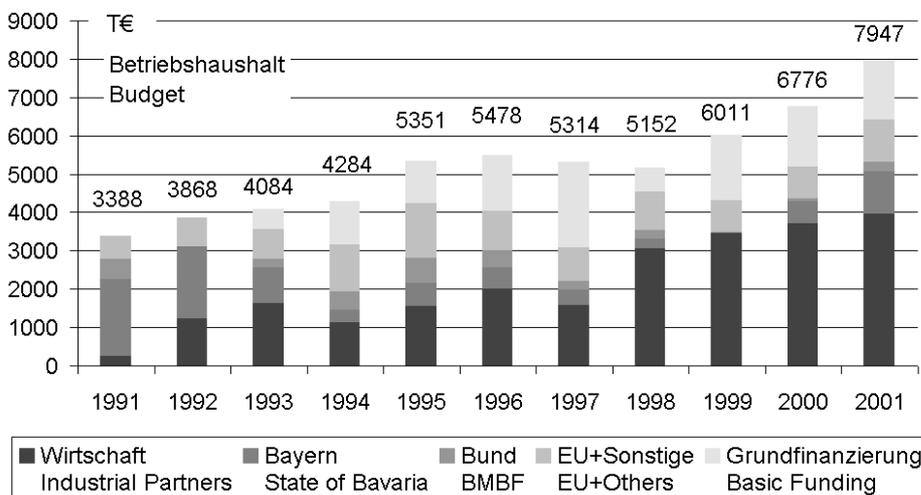


Fig. 4: Entwicklung des Betriebshaushaltes;  
Budget development IIS-B.

# Representative Figures

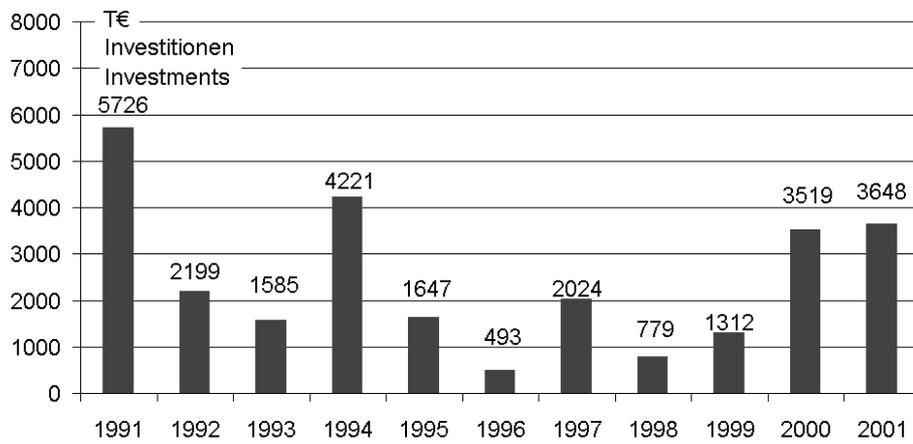


Fig. 5: Entwicklung des Investitionshaushaltes;  
Development of investments.

# Die Fraunhofer-Gesellschaft auf einen Blick

## Die Forschungsorganisation

Die Fraunhofer-Gesellschaft ist die führende Trägerorganisation für Einrichtungen der angewandten Forschung in Deutschland. Sie betreibt Vertragsforschung für die Industrie, für Dienstleistungsunternehmen und die öffentliche Hand. Für Kunden aus der Wirtschaft werden einsatzreife Lösungen technischer und organisatorischer Probleme rasch und kostengünstig erarbeitet.

Im Rahmen der Technologieprogramme der Europäischen Union wirkt die Fraunhofer-Gesellschaft in Industriekonsortien an der Lösung technischer Fragen zur Verbesserung der Wettbewerbsfähigkeit der europäischen Wirtschaft mit.

Eine weitere wichtige Aufgabe der Fraunhofer-Gesellschaft ist die strategische Forschung: Im Auftrag und mit Förderung durch Ministerien und Behörden des Bundes und der Länder werden zukunftsrelevante Forschungsprojekte durchgeführt, die zu Innovationen im öffentlichen Nachfragebereich und in Schlüsseltechnologien beitragen. Dazu gehören die Forschungsgebiete Kommunikation, Energie, Mikroelektronik, Produktion, Verkehr und Umwelt.

Die Globalisierung von Wirtschaft und Forschung macht eine internationale Zusammenarbeit unerlässlich. Niederlassungen der Fraunhofer-Institute in Europa, in den USA und in Asien sorgen daher für Kontakt zu den wichtigsten gegenwärtigen und zukünftigen Wirtschaftsräumen.

Die Fraunhofer-Gesellschaft betreibt derzeit 56 Forschungseinrichtungen an Standorten in der gesamten Bundesrepublik. Rund 11 000 Mitarbeiterinnen und Mitarbeiter, überwiegend mit natur- oder ingenieurwissenschaftlicher

Ausbildung, bearbeiten das jährliche Forschungsvolumen von rund 900 Millionen Euro. Davon fallen mehr als 750 Millionen Euro auf den Leistungsbereich Vertragsforschung. Rund zwei Drittel dieses Leistungsbereichs erwirtschaftet die Fraunhofer-Gesellschaft aus Aufträgen der Industrie und öffentlich finanzierten Forschungsprojekten. Ein Drittel wird von Bund und Ländern beigesteuert, um damit den Instituten die Möglichkeit zu geben, Problemlösungen vorzubereiten, die erst in fünf oder zehn Jahren für Wirtschaft und Gesellschaft aktuell werden.

Die Fraunhofer-Wissenschaftler sind auf differenzierte Forschungsaufgaben aus einem breiten Spektrum von Forschungsfeldern spezialisiert. Wenn Systemlösungen gefragt sind, arbeiten mehrere Institute interdisziplinär zusammen.

Mitglieder der 1949 gegründeten und als gemeinnützig anerkannten Fraunhofer-Gesellschaft sind namhafte Unternehmen und private Förderer. Von ihnen wird die bedarfsorientierte Entwicklung der Fraunhofer-Gesellschaft mitgestaltet. Ihren Namen verdankt die Gesellschaft dem als Forscher, Erfinder und Unternehmer gleichermaßen erfolgreichen Münchner Gelehrten Joseph von Fraunhofer (1787-1826).

Die Gesamtaufwendungen der Fraunhofer-Gesellschaft 2000 betragen rund 781 Millionen Euro, davon 650 Millionen im Leistungsbereich Vertragsforschung. Hier erwirtschaftete sie etwa zwei Drittel aus Aufträgen der Industrie und aus öffentlich finanzierten Forschungsprojekten. Mehr als 50 Prozent der Aufträge aus der Wirtschaft stammen von kleinen und mittleren Unternehmen.

## Die Forschungsgebiete

Die Schwerpunkte der Forschungs- und Entwicklungsarbeit an den Fraunhofer-Instituten sind acht Forschungsgebieten zugeordnet:

- Werkstofftechnik, Bauteilverhalten
- Produktionstechnik, Fertigungstechnologie
- Informations- und Kommunikationstechnik
- Mikroelektronik, Mikrosystemtechnik
- Sensorsysteme und Prüftechnik
- Verfahrenstechnik
- Energie- und Bautechnik, Umwelt- und Gesundheitsforschung
- Technisch-ökonomische Studien, Informationsvermittlung

## Die Zielgruppen

Die Fraunhofer-Gesellschaft ist sowohl der Wirtschaft und dem einzelnen Unternehmen als auch der Gesellschaft verpflichtet. Zielgruppen und damit Nutznießer der Forschung der Fraunhofer-Gesellschaft sind:

- Die Wirtschaft: Kleine, mittlere und große Unternehmen in der Industrie und im Dienstleistungssektor profitieren durch die Auftragsforschung. Die Fraunhofer-Gesellschaft entwickelt konkret umsetzbare, innovative Lösungen und trägt zur breiten Anwendung neuer Technologien bei. Für kleine und mittlere Unternehmen ohne eigene F&E-Abteilung ist die Fraunhofer-Gesellschaft wichtiger Lieferant für innovatives Know-how.
- Staat und Gesellschaft: Im Auftrag von Bund und Ländern werden strategische Forschungsprojekte durchgeführt. Sie dienen der Förderung von Spitzen- und Schlüsseltechnologien oder Innovationen auf Gebieten, die von besonderem öffentli-

# The Fraunhofer-Gesellschaft at a Glance

## The Research Organization

The Fraunhofer-Gesellschaft is the leading organization for institutes of applied research in Europe, undertaking contract research on behalf of industry, the service sector and the government. Commissioned by customers in industry, it provides rapid, economical and immediately applicable solutions to technical and organizational problems. Within the framework of the European Union's technology programs, the Fraunhofer-Gesellschaft is actively involved in industrial consortiums which seek technical solutions to improve the competitiveness of European industry

The Fraunhofer-Gesellschaft also assumes a major role in strategic research: Commissioned and funded by Federal and Laender ministries and governments, the organization undertakes future-oriented research projects which contribute to the development of innovations in spheres of major public concern and in key technologies. Typical research fields include communications, energy, microelectronics, manufacturing, transport and the environment.

The global alignment of industry and research has made international collaboration imperative. Furthermore, affiliate Fraunhofer institutes in Europe, in the USA and in Asia ensure contact to the most important current and future economic markets.

At present, the organization maintains 56 research establishments at locations throughout Germany. A staff of some 11,000, the majority of whom are qualified scientists and engineers, generate the annual research volume of around 900 million euro. Of this amount, over 750 million euro is derived from contract research. Research contracts on behalf of industry and publicly financed research projects generate approxi-

mately two thirds of the Fraunhofer-Gesellschaft's contract revenue. One third is contributed by the Federal and Länder governments, as a means of enabling the institutes to work on solutions to problems that are expected to attain economic and social relevance in the next five to ten years.

Fraunhofer scientists specialize in complex research tasks involving a broad spectrum of research fields. When required, several institutes pool their interdisciplinary expertise to develop system solutions.

The Fraunhofer-Gesellschaft was founded in 1949 and is a recognized non-profit organization. Its members include wellknown companies and private patrons who contribute to the promotion of its application-oriented policy.

The organization takes its name from Joseph von Fraunhofer (1787-1826), the successful Munich researcher, inventor and entrepreneur.

The total expenditure of the Fraunhofer-Gesellschaft in 2000 was around 781 billion Euro. Two-thirds of this was derived from industrial contracts and publicly funded research projects. More than 50 percent of contracts from industry came from small and medium-sized companies.

## The Research Fields

The focal research and development activities at the Fraunhofer Institutes are grouped into eight focal fields, with the respective Institutes listed accordingly:

- Materials technology, component behavior
- Production technology, manufacturing engineering

- Information and communications technology
- Microelectronics, microsystems technology
- Sensor systems, testing technology
- Process technology
- Energy and building technology, environmental and health research
- Technical and economic studies, information transfer

## The Research Clients

The Fraunhofer-Gesellschaft maintains an obligation to serve industry, its partner companies, and society at large. Target groups and thus beneficiaries of research conducted by the Fraunhofer-Gesellschaft are:

- Industry: Small, medium-sized and multinational companies in industry and in the service sector all profit from contract research. The Fraunhofer-Gesellschaft develops technical and organizational solutions which can be implemented in practice, and promotes applications for new technologies. The Fraunhofer-Gesellschaft is a vital supplier of innovative know-how to small and medium-sized companies who do not maintain their own in-house R&D departments.
- Government and Society: Strategic research projects are carried out under contract to national and regional government. They serve to promote the implementation of cutting-edge technology and innovations in fields of particular public interest, such as environmental protection, energy conservation and health. The Fraunhofer-Gesellschaft furthermore participates in technology programmes supported by the European Union.

chem Interesse sind, wie Umweltschutz, Energietechniken und Gesundheitsvorsorge. Im Rahmen der Europäischen Union beteiligt sich die Fraunhofer-Gesellschaft an den entsprechenden Technologieprogrammen.

### Das Leistungsangebot

Wer wirtschaftlichen Erfolg sucht, muß neue Ideen entwickeln und rasch in Produkte umsetzen. Der schnelle Informationstransfer zählt zu den wichtigsten Zielen der Unternehmenspolitik der Fraunhofer-Gesellschaft. Unternehmen aller Größen und Branchen nutzen die Fraunhofer-Institute als externe High-Tech-Labors für praktisch alle Arten von Entwicklungsaufgaben, für spezielle Dienstleistungen und als kompetente Berater in organisatorischen und strategischen Fragen. Professionelles Projektmanagement und Verfahren des Qualitätsmanagements führen zu konkreten Ergebnissen, die sich in der Praxis bewähren.

### Die Vorteile der Vertragsforschung

Die Fraunhofer-Gesellschaft entwickelt in acht Forschungsgebieten Produkte und Verfahren bis zur Anwendungsreife. Dabei werden in direktem Kontakt mit dem Auftraggeber individuelle Lösungen erstellt. Durch die Zusammenarbeit aller Institute stehen den Auftraggebern der Fraunhofer-Gesellschaft zahlreiche Experten mit einem breiten Kompetenzspektrum zur Verfügung. Gemeinsame Qualitätsstandards und das professionelle Projektmanagement der Fraunhofer-Institute sorgen für verlässliche Ergebnisse der Forschungsaufträge.

Modernste Laborausstattungen machen die Fraunhofer-Gesellschaft für Unternehmen aller Größen und Branchen attraktiv. Neben der Zuverlässig-

keit einer starken Gemeinschaft sprechen auch wirtschaftliche Vorteile für die Zusammenarbeit, denn die kostenintensive Vorlaufforschung bringt die Fraunhofer-Gesellschaft bereits als Startkapital in die Partnerschaft ein.

Die Wege zur Zusammenarbeit mit der Fraunhofer-Gesellschaft

Fraunhofer-Gesellschaft  
Hauptabteilung Forschung und Kommunikation  
Telefon: +49 (0) 89/12 05-577 / 544  
Fax: +49 (0) 89/12 05-317  
Email: gorzaw@zv.fhg.de  
Email: behlau@zv.fhg.de

Die zentrale Anschrift lautet:

Fraunhofer-Gesellschaft zur Förderung der angewandten Forschung e. V.  
Postfach 19 03 39  
D-80603 München  
Leonrodstraße 54  
D-80636 München  
Telefon: +49 (0) 89/12 05-01  
Fax: +49 (0) 89/12 05-317  
Internet: <http://www.fhg.de/>

Dem Vorstand gehören an:

Prof. Dr.-Ing. Dr. h. c. mult.  
Hans-Jürgen Warnecke  
(Präsident)  
Dr. Dirk-Meints Polter  
(Vorstand Personal und Recht)  
Prof. Dr. Dennis Tschritzis  
(Vorstand Wissensmanagement und Startups/Beteiligungen)  
Dr. Hans-Ulrich Wiese  
(Vorstand Finanzen)

Ihre Ansprechpartner in der Abteilung für Presse und Öffentlichkeitsarbeit:

Dr. Ingo Heinemann  
(Öffentlichkeitsarbeit)  
Telefon: +49 (0) 89/12 05-277 / 278  
Email: heinemann@zv.fhg.de  
Franz Miller  
(Presse)  
Telefon: +49 (0) 89/12 05-533  
Email: miller@zv.fhg.de

## The Range of Services

Commercial success depends on new ideas rapidly implemented as marketable products. One of the primary policy objectives of the Fraunhofer-Gesellschaft is improved information transfer. Companies of all sizes and from all sectors of industry use the Fraunhofer Institutes as external high-tech laboratories for virtually all kinds of development work, for special services, and as expert consultants on organizational and strategic questions. Professional project management and processes of quality management lead to concrete results of genuine market value.

## The Advantages of Contract Research

The Fraunhofer-Gesellschaft develops products and processes through to market implementation in eight focal research fields. Individual solutions are generated in close cooperation with the industrial partner. The cooperation of all Fraunhofer Institutes ensures industrial partners the necessary expertise across a wide spectrum of disciplines. Common standards of quality and the professional project management of the Fraunhofer Institutes guarantee reliable results from research contracts.

The latest laboratory equipment makes the Fraunhofer-Gesellschaft attractive to companies of all sizes and from all sectors of industry. In addition to the reliability of this powerful association, economic benefits also speak for collaboration; cost-intensive preparatory research by the Fraunhofer-Gesellschaft represents the investment capital it makes available to any partnership.

## Working together with the Fraunhofer-Gesellschaft

Research and Communications Division  
Phone: +49 (0) 89 1205-577 / 544  
Fax: +49 (0) 89 1205-317  
Email: gorzaw@zv.fhg.de  
Email: behlau@zv.fhg.de

The central address is:

Fraunhofer-Gesellschaft zur Foerderung  
der Angewandten Forschung e.V.  
Postfach 19 03 39  
D-80603 Muenchen  
Leonrodstrasse 54  
D-80636 Muenchen  
Phone: +49 (0) 89 1205-01  
Fax: +49 (0) 89 1205-317  
Internet: <http://www.fhg.de/>

The Members of the Executive Board:

Prof. Hans Jürgen Warnecke  
(President)  
Dr. Dirk-Meints Polter  
(Personnel, Legal Department, International Relations)  
Prof. Dr. Dennis Tsichritzis  
(Knowledge Management and Startups / Joint Ventures)  
Dr. Hans-Ulrich Wiese  
(Accounting Department)

Press and Public Relations:

Dr. Ingo Heinemann  
(Public Relations)  
Phone: +49 (0) 89 1205-277 / 278  
Email: heinemann@zv.fhg.de  
Franz Miller  
(Press)  
Phone: +49 (0) 89 1205-533  
Email: miller@zv.fhg.de

## Fraunhofer-Verbund Mikroelektronik

Der Fraunhofer-Verbund Mikroelektronik V $\mu$ E koordiniert seit 1996 die Aktivitäten der auf den Gebieten Mikroelektronik und Mikrointegration tätigen Fraunhofer-Institute. Seine Aufgabe besteht dabei im frühzeitigen Erkennen neuer Trends bei mikroelektronischen Anwendungen und deren Berücksichtigung bei der strategischen Weiterentwicklung der Verbundinstitute. Dies geschieht vorwiegend in Form gemeinsamer Themenschwerpunkte und Projekte. Auf diesem Wege kann der Verbund insbesondere innovativen mittelständischen Unternehmen rechtzeitig zukunftsweisende Forschung und anwendungsorientierte innovative Entwicklungen anbieten und so entscheidend zu deren Wettbewerbsfähigkeit beitragen, z. B. widmet sich der Verbund den aktuellen Themen ubiquitärer Elektronik und Systeme. Die Geschäftsstelle des Fraunhofer-Verbunds Mikroelektronik fungiert als zentrales

Koordinierungsbüro für sieben Verbundinstitute. Sie berät und unterstützt das Direktorium des Verbunds Mikroelektronik bei Fragen der inhaltlichen Abstimmung und der fachlichen Zukunftplanung. Zentrale Aufgabe ist die Erarbeitung von Strategien und Roadmaps für die Verbundinstitute sowie die Koordinierung ihrer Umsetzung. Darüber hinaus ist die Geschäftsstelle für zentrales Marketing und institutsübergreifende Öffentlichkeitsarbeit zuständig.

## Fraunhofer Alliance Microelectronics

The Fraunhofer Microelectronics Alliance V $\mu$ E coordinates the activities of the Fraunhofer institutes working in the fields of microelectronics and microintegration. Its purpose is to recognize and anticipate new trends in microelectronics applications and to incorporate them in the future strategic plans of the member institutes. This is generally done by defining joint

focal areas of research and through joint projects. This method of working enables the cooperating institutes to offer their customers, in particular innovative small and medium-sized firms, access to cutting-edge research and innovative developments in applications at an extremely early stage, thus giving them a distinct competitive advantage. The office of the Fraunhofer Microelectronics Alliance serves as a central liaison point for the seven member institutes. Acting in an advisory function, it provides support to the steering committee of the Microelectronics Alliance in matters related to the coordination of research content and the planning of future work. The office's main function is to draw up strategies and roadmaps for the member institutes and to coordinate their implementation. A further aspect of its work is central marketing and cross-institute public relations work.

Die beteiligten Institute sind:  
The member institutes are:

| Fraunhofer-Institut / Fraunhofer Institute  | Ort / Location                                 | Leitung / Director  |
|---|--|---|
| Angewandte Festkörper Physik IAF /<br>Applied Solid State Physics IAF   | Freiburg                                       | Prof. Dr. Günter Weimann  |
| Integrierte Schaltungen, Bereich Angewandte Elektronik IIS-A /<br>Integrated Circuits, Applied Electronics Division IIS-A | Erlangen, Nürnberg, Fürth<br>Dresden, Ilmenau  | Prof. Dr. Heinz Gerhäuser                                       |
| Integrierte Schaltungen, Bereich Bauelementetechnologie IIS-B /<br>Integrated Circuits, Device Technology Division IIS-B  | Erlangen                                       | Prof. Dr. Heiner Rysse  |
| Mikroelektronische Schaltungen und Systeme IMS /<br>Microelectronic Circuits and Systems IMS                              | Duisburg<br>Dresden                            | Prof. Dr. Peter Jung<br>Prof. Dr. Günter Zimmer                 |
| Siliciumtechnologie ISIT /<br>Silicon technology ISIT   | Itzehoe  | Prof. Dr. Anton Heuberger                                       |
| Systeme der Kommunikationstechnik ESK /<br>Communications Systems ESK   | München  | Prof. Dr. Ingolf Ruge   |
| Zuverlässigkeit und Mikrointegration IZM /<br>Reliability and Microintegration IZM  | Berlin, München, Teltow<br>Chemnitz, Paderborn | Prof. Dr. Herbert Reichl<br>Vorsitzender des Verbundes/Chairman |

Die Standorte der Forschungseinrichtungen

Locations of the Research Facilities

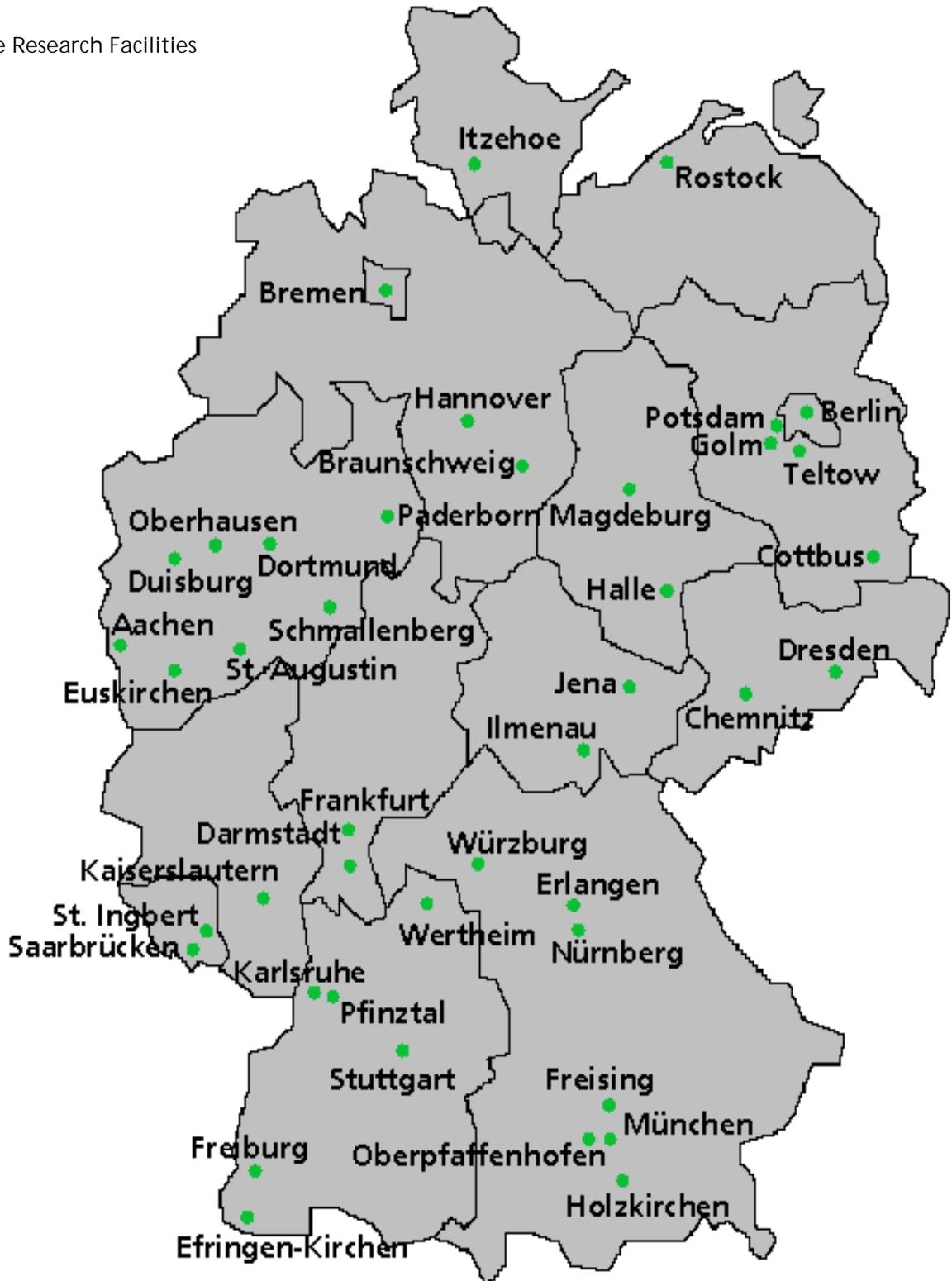


Fig. 6: Die Standorte der Forschungseinrichtungen;  
Locations of the Research Institutes in Germany.

Schwerpunkte, Trends und Potentiale der Abteilung Technologiesimulation

Dieser Jahresbericht beginnt genauso wie der des Vorjahres: Auch das Jahr 2001 war für die Abteilung Technologiesimulation eines der erfolgreichsten seit Gründung des Instituts und der Abteilung. Im folgenden soll die Entwicklung in 2001 mit der bereits sehr guten Situation in 2000 verglichen werden.

Auch in 2001 gelang es, den im vorigen Bericht erwähnten sehr hohen Finanzierungsanteil durch externe Projekte - mit überwiegendem Industrieanteil - wiederum zu erreichen und weiter auszubauen.

Der erfolgreiche Aufbau des neuen Arbeitsgebiets Lithographiesimulation konnte fortgesetzt werden: Mittlerweile arbeiten fünf Wissenschaftler an industriell stark nachgefragten Themen zur Simulation der Belichtung und Lackentwicklung. Neben dem wirtschaftlichen Erfolg finden die Arbeiten - ebenso wie andere Aktivitäten der Abteilung - auch breite wissenschaftliche Anerkennung durch Kooperationspartner und auf Konferenzen. Besonders erfreulich ist, daß dem zuständigen Gruppenleiter, Herrn Dr. Erdmann, zusammen mit dem Leiter des Kooperationspartners SIGMA-C, Herrn Dr. Kalus, der Georg Waeber Innovationspreis 2001 des Förderkreises für Mikroelektronik für ihre Arbeiten zur rigorosen elektromagnetischen Feldsimulation zur realistischen Beschreibung von Topographieeffekten in der optischen Lithographie zuerkannt wurde. Der internationale Stellenwert der Arbeiten wird auch durch die Einladung unterstrichen, auf der weltweit führenden Konferenz zur Lithographie, der SPIE Microlithography, im März 2002 einen Kurs

zum Thema Lithographiesimulation zu veranstalten.

Als weiterer Schwerpunkt im Bereich der Topographiesimulation wurde in 2001 mit der Simulation von Verbindungsstrukturen begonnen. Hierbei baut das IIS-B auf seine Erfahrungen bei der Simulation von Abscheide- und Ätzprozessen auf. Zusammen mit Partnern aus Österreich und der Schweiz konnte das IST Projekt MULSIC zur sogenannten Back-End-Simulation akquiriert werden, bei dem erstmalig Verbindungsstrukturen von ihrer Herstellung über die elektrischen Eigenschaften bis hin zum Verhalten auf Schaltungsebene simuliert werden sollen.

Besonders erfolgreich arbeitete das IIS-B in 2001 auch mit der Industrie hinsichtlich Spezifikation für die Technologiesimulation zusammen: Über die hervorragenden Ergebnisse der in 2001 abgeschlossenen ESPRIT „User Group“ UPPER sowie die Mitarbeit der Abteilung an der „International Technology Roadmap for Semiconductors“ wird im folgenden in einem separaten Beitrag berichtet.

In 2001 veranstaltete die Abteilung die Jahrestagung des IIS-B zum Themenschwerpunkt Technologiesimulation. Die Veranstaltung war mit fast 60 Teilnehmern gut besucht und stieß aufgrund der Qualität der Fachvorträge von externen Referenten bzw. aus dem Institut auf reges Interesse.

Durch die von der Abteilung aktiv betriebene Kooperation auf europäischer Ebene und insbesondere aufgrund der industriellen Spezifikationen aus UPPER gelang es der Abteilung in 2001 wiederum, auf zentralen Themengebieten der Technologiesimulation europäische Verbundprojekte zu initiieren und zu akquirieren: Neben dem bereits erwähnten Projekt MULSIC begann im September 2001 auch das IST Projekt

FRENDTECH zu prädiktiven Modellen für die sogenannte Front-End-Prozesssimulation. Zusammen mit UPPER und dem im letzten Jahresbericht erwähnten IST Projekt MAGIC\_FEAT koordinierte die Abteilung in 2001 zeitgleich bis zu vier europäische Verbundprojekte. UPPER wurde Ende 2001 mit sehr großem Erfolg abgeschlossen, ein Nachfolgeprojekt wurde auf Wunsch der industriellen Partner Anfang 2002 bei der EU beantragt. Dies belegt nachhaltig die zentrale Rolle der Abteilung auf dem Gebiet der Technologiesimulation in Europa. Auch dieser Erfolg war und ist nur möglich durch das Engagement aller Mitarbeiter und insbesondere durch die langjährige Erfahrung zentraler Know-How Träger, die es erlaubt, jedem der Projekte einen anderen erfahrenen Koordinator aus der Abteilung zuzuordnen.

Durch die enge Kooperation mit der Industrie, die insbesondere bei der Lithographiesimulation, bei UPPER und der ITRS deutlich wird, die zentrale Rolle in zahlreichen Verbundprojekten und die Kompetenz der Mitarbeiter ist die Abteilung für die kommenden Jahre bestens aufgestellt. Diese Ausgangslage soll, zusammen mit dezidierten Aktivitäten der Vorlaufforschung zum Ausbau des Arbeitsgebiets, für das weitere Wachstum der Abteilung genutzt werden.

Ansprechpartner

Dr. Jürgen Lorenz  
Telefon: +49 (0) 9131 761-210  
Email: [lorenz@iis-b.fhg.de](mailto:lorenz@iis-b.fhg.de)

## Focal Areas of Research and Development, Trends and Potentials of the Department of Technology Simulation

This annual report begins similar to the preceding one: For the department Technology Simulation 2001 was also one of the most successful years since the foundation of the institute and of the department. In the following, the development in 2001 is compared with the already very good situation in 2000.

In 2001, the costs of the department were again covered to a very large extent by external projects - for the most part from industry.

The successful establishment of the new area of lithography simulation was continued: Meanwhile, five scientists work on industrially requested topics in the field of illumination and resist development. Besides their economic success the R&D activities are also - similar to other activities of the department - widely acknowledged by cooperation partners and at conferences. The „Georg Waeber Innovationspreis 2001“ of the „Förderkreises für Mikroelektronik“ for 2001 has been awarded to the group leader in charge of these activities, Dr. Erdmann, and the director of the cooperation partner SIGMA-C, Dr. Kalus, for their work on the rigorous electromagnetic simulation for the realistic description of topography effects in optical lithography. The international reputation of these activities is also highlighted by the invitation to give a short course on lithography simulation at the SPIE Microlithography, the worldwide leading conference on lithography.

As a further core topic in topography simulation in 2001 the simulation of interconnects has been started. These

activities of IIS-B are built upon its preceding work on the simulation of deposition and etching. Together with partners from Austria and Switzerland the IST project MULSIC on the so-called back-end simulation was acquired, in which for the first time interconnects shall be simulated from their fabrication through their electrical properties to their behavior on circuit level.

Also the cooperation with industry in the field of specifications for technology simulation has been especially successful: The excellent results of the ESPRIT User Group UPPER, finished in 2001, and the contributions of the department to the International Technology Roadmap for Semiconductors are summarized in a separate chapter below.

In 2001, the department organized the „Jahrestagung“ (annual workshop) of the institute with technology simulation as the central topic. Nearly 60 attendees acknowledged the high-quality presentations given by external speakers and staff members.

The cooperation on an European level pushed forward by the department for years together with the industrial specifications from UPPER enabled the department to again initiate and acquire compound projects on key topics within the field of technology simulation: Besides the project MULSIC mentioned above, in September 2001 also the IST project FRENDECH on the development of predictive models for front-end process simulation could be started. Together with UPPER and the IST project MAGIC\_FEAT, mentioned in the preceding report, the department simultaneously coordinated up to four European compound projects in 2001. UPPER was finalized at the end of 2001 with very large success, and a follow-up proposal was submitted to the EC at the beginning of 2002, following

the request from the industrial partners. This strongly demonstrates the central role of the department in the field of technology simulation in Europe. This success has only been possible through the commitment of all staff members and especially through the long-lasting experience of scientists with key knowledge. This allows to allocate to each of the projects a different experienced coordinator from the department.

Because of the close cooperation with industry, which is especially apparent in the field of lithography simulation, in UPPER and in the ITRS activities, because of the central role of the department in numerous compound projects, and because of the competencies of the staff members the department is well prepared for the challenges of future years. This excellent starting point shall, together with some dedicated advance research to extend the field of work, be exploited for the future growth of the department.

## Contact

Dr. Jürgen Lorenz  
Phone: +49 (0) 9131 761-210  
Email: [lorenz@iis-b.fhg.de](mailto:lorenz@iis-b.fhg.de)

# Industrielle Spezifikationen für die Prozeßsimulation - ESPRIT User Group UPPER und ITRS Roadmap

Damit die Technologiesimulation möglichst effizient und wirksam zum Fortschritt in der Mikroelektronik beitragen kann, muß mit der Entwicklung der von der Industrie benötigten physikalischen Modelle und Simulationsprogramme rechtzeitig begonnen werden. Hierfür ist nicht nur eine hinreichende Förderung der entsprechenden Forschungsaktivitäten durch Industrie und öffentliche Auftraggeber notwendig, sondern darüber hinaus auch eine möglichst genaue Kenntnis der zukünftigen industriellen Anforderungen. Dies ist umso wichtiger, als die Entwicklung prädiktiver physikalischer Modelle und leistungsfähiger problemangepaßter Algorithmen sowie ihre Integration in kommerziell unterstützte Simulationsumgebungen einen Vorlauf von i.a. mehreren Jahren benötigt und industrielle Anforderungen somit typisch etwa drei Jahre bevor sie aktuell werden bekannt sein müssen.

Das IIS-B hat sich in der letzten Dekade eine zentrale Rolle in der europäischen Halbleiter-Technologiesimulation erarbeitet: Seit 1989 hat es sich an insgesamt 17 Projekten auf europäischer Ebene mit Arbeiten zur Entwicklung oder zur Anwendung der Technologiesimulation beteiligt. Hiervon fungierte bzw. fungiert es in acht Projekten als Koordinator. Aus dieser zentralen Rolle in der einschlägigen europäischen Forschung erwächst für das IIS-B sowohl die Verpflichtung als auch die Möglichkeit, neben dem wissenschaftlich-technischen Fortschritt auch die industrielle Ausrichtung der Arbeiten aktiv zu betreiben. Diese Anstrengungen, die auch ganz im Sinne der Mission der FhG liegen, stärken natürlich auch die Marktposition und die Akquisitionsmöglichkeiten des Instituts.

Neben einer Reihe anderer Aktivitäten zu diesem Zweck initiierte das IIS-B im Jahre 1998 die ESPRIT "User Group"

UPPER ("User Group for Process Simulation European Research"). UPPER wurde vom Oktober 1998 bis Oktober 2001 von der EU als Begleitmaßnahme innerhalb des 4. Rahmenprogramms gefördert. Partner des IIS-B in UPPER waren die Halbleiterfirmen AMS (Österreich, jetzt: austriamicrosystems), GEC Marconi (Großbritannien; zwischenzeitlich GMMT), Philips (Niederlande), Siemens (Deutschland; jetzt: Infineon), STMicroelectronics (mit den F&E Zentren in Agrate, Italien, und Crolles, Frankreich), sowie die Softwarehäuser ISE AG (Schweiz) und SIGMA-C (Deutschland). Ziel dieser User Group war die Aufstellung gemeinsamer Spezifikationen der beteiligten Halbleiterfirmen für die Technologiesimulation, d.h. die Prozeß- und Gerätesimulation, sowie der Transfer dieser Spezifikationen in bestehende und zukünftige Forschungsprojekte. Entsprechend den Förderbedingungen für "User Groups" wurden bei den industriellen Partnern lediglich die für das Projekt nötigen Reisen gefördert, beim IIS-B als Koordinator zusätzlich der nötige Personaleinsatz nach dem Zusatzkostenmodell.

In UPPER wurden drei aufeinander aufbauende Sätze industrieller Spezifikationen für die Technologiesimulation erarbeitet. Hierzu wurden zunächst der Stand der Technik sowie die industriellen Anforderungen der beteiligten Firmen zusammengestellt. Ein gemeinsames Format für die Spezifikationen erleichterte dem IIS-B die Zusammenstellung der Beiträge der Partner und ermöglichte eine effiziente Diskussion und Konsolidierung der Spezifikationen im Konsortium. Während die ersten beiden Sätze von Spezifikationen zunächst nur innerhalb des Konsortiums zur Verfügung standen, wurde der dritte Satz als "First set of UPPER Top Priorities" über die WWW-Seite des Projekts, [http://www.iis-b.fhg.de/en/arb\\_geb/upper.htm](http://www.iis-b.fhg.de/en/arb_geb/upper.htm), veröffentlicht. Er diente auch bereits im Jahr 2000 als

Beitrag zur Diskussion über die "International Technology Roadmap for Semiconductors" (ITRS), auf die weiter unten eingegangen wird.

Zum Transfer der Spezifikationen in laufende Forschungsprojekte traten in UPPER beteiligte Firmen den "Industrial Advisory Boards" der vom IIS-B koordinierten ESPRIT Projekte PROMPT II und RAPID bei. Durch ihre auf den UPPER Spezifikationen beruhenden Beiträgen beeinflussten sie die Fortschreibung der Arbeitspläne dieser Projekte, um ihren Nutzen für die Industrie zu maximieren. Daneben wurden in UPPER prioritäre Themenbereiche für zusätzliche europäische F&E Projekte auf dem Gebiet der Technologiesimulation identifiziert und die Bildung entsprechender Projektkonsortia motiviert. Dies führte letztlich zu den seit Januar 2000 bzw. September 2001 laufenden IST-Projekten MAGIC\_FEAT zur Gittergeneration für die dreidimensionale Prozeßsimulation ([http://www.iis-b.fhg.de/en/arb\\_geb/magic\\_feat.html](http://www.iis-b.fhg.de/en/arb_geb/magic_feat.html)), FRENDETECH zu Modellen für die Front-End-Prozeßsimulation ([http://www.iis-b.fhg.de/en/arb\\_geb/frendtech.html](http://www.iis-b.fhg.de/en/arb_geb/frendtech.html)), sowie MULSIC für die Back-End-Simulation ([http://www.iis-b.fhg.de/en/arb\\_geb/mulsic.html](http://www.iis-b.fhg.de/en/arb_geb/mulsic.html)). In diesen Projekten fungiert das IIS-B jeweils auf Wunsch der Partner als Koordinator. Ebenso wie in den inzwischen erfolgreich abgeschlossenen Projekten PROMPT II und RAPID sind UPPER Firmen auch bei diesen drei neuen Projekten in den Industrial Advisory Boards vertreten. Außerdem leistete UPPER, wie weiter unten skizziert, insbesondere in 2001 wichtige Beiträge zur ITRS. Die User Group UPPER wurde im Oktober 2001 abgeschlossen. Auf dem "Final Review" Treffen im Dezember 2001 wurde ihr seitens der EU ein herausragender Erfolg bescheinigt. Auf Wunsch der industriellen Partner wird zur Zeit der Erstellung dieses Jahresberichts ein Nachfolgeprojekt durch das IIS-B bei der EU beantragt.

# Industrial Specifications for Process Simulation - ESPRIT User Group UPPER and ITRS Roadmap

In order to enable technology simulation to efficiently contribute to the progress in microelectronics the development of the models and simulation programs needed by industry must be started in time. This requires not only sufficient funding of the respective R&D activities by industry and public authorities but also an as good as possible knowledge of future industrial requirements. This is especially important because the development of predictive physical models and powerful problem-specific algorithms must be started well in time before their use. In turn, industrial requirements must be known typically three years in advance.

IIS-B increasingly played a central role within European technology simulation during the last decade. Since 1989 it has contributed to 17 projects at a European level with work on the development or application of technology simulation. Among these, IIS-B has acted as coordinator in 8 projects. This central role in the European research in the field results not only in the obligation but also in the possibility for IIS-B to promote the industrial focus of the work in the field, in addition to the technical progress. These efforts are consistent with the overall mission of FhG and also strengthen the market position of the institute.

Besides a number of other activities, IIS-B initiated the ESPRIT User Group UPPER („User group for Process Simulation European Research“) in 1998, which was supported by the EC from October 1998 to October 2001 as an accompanying measure in the Framework 4 program. Partner of IIS-B in UPPER were the semiconductor companies AMS (Austria; now austriamicrosystems), GEC Marconi (Great Britain; in the meantime GMMT), Philips (The Netherlands), Siemens (Germany; now: Infineon), STMicroelectronics (with the

R&D sites Agrate in Italy and Crolles in France), and the software houses ISE AG (Switzerland) and SIGMA-C (Germany). The overall objective of the User Group was the compilation of joint specifications for technology simulation, which means process and equipment simulation, of the semiconductor companies involved, and the transfer of these specifications to current and future research projects. According to the funding conditions for User Groups for the industrial partners only travelling required by the project was funded, whereas IIS-B as coordinator could also charge some labor at marginal costs.

Within UPPER three consecutive sets of industrial specifications were worked out. For this first the state-of-the-art and the internal requirements of the companies were established. A common format for the specifications simplified the compilation of a common draft by IIS-B from the contributions of the partners and enabled an efficient discussion and consolidation of the specifications within the consortium. Whereas the first two sets of specifications were initially only available within the consortium, the third set was published as „First set of UPPER Top Priorities“ via the WWW page of the project, [http://www.iis-b.fhg.de/en/arb\\_geb/upper.htm](http://www.iis-b.fhg.de/en/arb_geb/upper.htm). Already in 2000, this was used as input to the discussion on the International Technology Roadmap (ITRS) for Semiconductors, see below.

For the transfer of specifications to existing R&D projects, companies from UPPER joined the Industrial Advisory Boards of the ESPRIT projects PROMPT II and RAPID, coordinated by IIS-B. By their contributions based on the UPPER specifications they influenced the updates of the workplans of these projects in order to maximize their industrial use. Besides this, in UPPER priority areas for additional European R&D in

the field of technology simulation were identified, and the formation of the most suitable project consortia was promoted. In the end, this resulted in the IST projects MAGIC\_FEAT on three-dimensional mesh generation ([http://www.iis-b.fhg.de/en/arb\\_geb/magic\\_feat.html](http://www.iis-b.fhg.de/en/arb_geb/magic_feat.html)), FRENDETECH on models for front-end process simulation ([http://www.iis-b.fhg.de/en/arb\\_geb/frendtech.html](http://www.iis-b.fhg.de/en/arb_geb/frendtech.html)), and MULSIC on back-end simulation ([http://www.iis-b.fhg.de/en/arb\\_geb/mulsic.html](http://www.iis-b.fhg.de/en/arb_geb/mulsic.html)), which are being funded by the EC since January 2000 and September 2001, respectively. Following requests from partners, IIS-B acts as coordinator in each of these projects. Similar to the projects PROMPT II and RAPID which have in the meantime been successfully finished, UPPER companies also joined the Industrial User Boards of these projects. Additionally, UPPER made important contributions to the ITRS, as outlined below. UPPER was finalized in October 2001. At the final review meeting held in December 2001 the EC assessed the success of UPPER as outstanding. Following a request of the industrial partners at the time of editing this annual report, a follow-up project is being proposed to the EC by IIS-B.

It was already in 2000 that UPPER made first contributions to the discussions on the ITRS. With this strategy paper industry tries to maintain the exponential growth of microelectronics predicted decades ago by the famous Moore's law: For the next fifteen years the key figures to be reached are being defined as so-called technology nodes, specifying e.g. integration density, gate length, chip frequency, and costs per function. From this, the requirements on the twelve technology areas needed are extracted - from process integration to simulation as one of the so-called cross-cut technologies. Each of these technology areas is dealt with by a so-called International Technology

Bereits in 2000 leistete UPPER wie oben erwähnt erste Diskussionsbeiträge zur ITRS. Mit diesem Strategiepapier versucht die Industrie, das seit Dekaden durch das berühmte Moore'sche Gesetz vorhergesagte exponentielle Wachstum der Mikroelektronik abzusichern und weiterhin zu erreichen: Es werden jeweils für die nächsten fünf-zehn Jahre die zu erreichenden Schlüsselgrößen für die Mikroelektronik als sogenannte Technologieknoten definiert, u.a. durch Angabe von Integrationsgrad, Gatelängen, Taktfrequenzen, Kosten pro Bit usw. Hieraus werden dann die Anforderungen an die benötigten zwölf Technologiefelder abgeleitet – von der Prozeßintegration bis hin zur Simulation als einer der sogenannten Querschnittstechnologien. Diese Technologiefelder werden jeweils durch eine "International Technology Working Group" (ITWG) bearbeitet. Dieses gemeinsame Vorgehen der Industrie wurde erstmalig 1992 in den USA verfolgt und führte damals zur von der "Semiconductor Industry Association" erstellten "National Technology Roadmap for Semiconductors" (NTRS). In 1998 wurde diese industrielle Strategiediskussion auf die übrigen in der Mikroelektronik führenden Regionen Europa, Japan, Korea und Taiwan ausgeweitet, so daß seitdem die ITRS erstellt wird.

Der unmittelbare Erfolg von NTRS/ITRS besteht darin, daß eine Abstimmung der Zielgrößen für die vorwettbewerbliche Forschung erreicht wurde, die ihrerseits die prognostizierte Entwicklung in der Mikroelektronik in der letzten Dekade nicht nur ermöglicht sondern sogar übertroffen hat.

Seit 2000 sind auch die führenden europäischen Forschungseinrichtungen auf dem Gebiet der Mikroelektronik FhG, IMEC und LETI durch Experten an der Erstellung der ITRS beratend beteiligt. Wegen seiner Rolle in UPPER wurde der Abteilungsleiter Technologiesimulation des IIS-B von der europäischen Industrie gebeten, als Co-chairperson der europäischen Untergruppe der ITWG "Modeling and Simulation" zu fungieren. Er organisierte Beiträge von UPPER sowie eine breite Diskussion der in der ITWG erarbeiteten Entwürfe innerhalb von UPPER. Im Ergebnis leistete Europa einen sehr wesentlichen Beitrag zum Simulationskapitel der ITRS 2001, der auch seitens der ITRS breite Anerkennung fand (siehe <http://public.itrs.net>). Nachdem der bisherige Chairman der ITWG "Modeling and Simulation" Ende 2001 in den Ruhestand ging, wurde der IIS-B Vertreter von den Firmen zum neuen Leiter der ITWG ab 2002 bestimmt. Unseres Wis-

sens nach wird damit erstmalig eine ITWG von außerhalb der USA geleitet.

Fig. 1 zeigt einen Ausschnitt aus der Tabelle 103b der ITRS 2001: Von der ITRS wird für 2001 eine Kostenersparnis von 25% durch Einsatz der Simulation postuliert, und für 2003 werden 35% gefordert. Dies zeigt die große Bedeutung der Technologiesimulation für die Mikroelektronik. Die in Fig. 2 wiedergegebene Tabelle 102 der ITRS2001 gibt die kurzfristigen Schlüsselherausforderungen für die Simulation wieder, von denen ein großer Anteil bereits am IIS-B bearbeitet wird.

Die zukünftigen Arbeiten des IIS-B zu industriellen Spezifikationen u.a. innerhalb der ITRS dienen der weiteren Erhöhung des Nutzens der Technologiesimulation für die Halbleiterindustrie in Deutschland, Europa sowie weltweit und damit auch der weiteren Entwicklung des Arbeitsgebiets am Institut.

Ansprechpartner

Dr. Jürgen Lorenz  
Telefon: +49 (0) 9131 761-210  
Email: [lorenz@iis-b.fhg.de](mailto:lorenz@iis-b.fhg.de)

| Year of Production                                     | 2001          | 2002            | 2003          | 2004          | 2005         | 2006          | 2007           |
|--|---------------|-----------------|---------------|---------------|--------------|---------------|----------------|
| DRAM ½ PITCH (nm)                                      | 130           | 115             | 100           | 90            | 80           | 70            | 65             |
| MPU / ASIC ½ PITCH (nm)                                | 150           | 130             | 107           | 90            | 80           | 70            | 65             |
| Overall technology cost reduction target (due to TCAD) | 25%           |                 | 35%           |               |              | 40%           |                |
| <b>Lithography Modeling</b>                            |               |                 |               |               |              |               |                |
| Resist profile prediction accuracy                     | 10%<br>(13nm) | 10%<br>(11.5nm) | 10%<br>(10nm) | 10%<br>(9nm)  | 10%<br>(8nm) | 10%<br>(7nm)  | 10%<br>(6.5nm) |
| OPC model accuracy                                     | 5%<br>(6.5nm) | 5%<br>(5.8nm)   | 5%<br>(5nm)   | 5%<br>(4.5nm) | 5%<br>(4nm)  | 5%<br>(3.5nm) | 5%<br>(3.3nm)  |
| <b>Front End Process Modeling</b>                      |               |                 |               |               |              |               |                |
| Vertical junction depth simulation accuracy            | 5%<br>(6.5nm) | 5%<br>(5.8nm)   | 5%<br>(5nm)   | 5%<br>(4.5nm) | 5%<br>(4nm)  | 5%<br>(3.5nm) | 5%<br>(3.3nm)  |
| Lateral junction depth simulation accuracy             | 5%<br>(6.5nm) | 5%<br>(5.8nm)   | 5%<br>(5nm)   | 5%<br>(4.5nm) | 5%<br>(4nm)  | 5%<br>(3.5nm) | 5%<br>(3.3nm)  |
| Total source/drain series resistance (accuracy)        | 20%           | 20%             | 20%           | 20%           | 20%          | 20%           | 20%            |
| <b>Back end process/Equipment/Topography Modeling</b>  |               |                 |               |               |              |               |                |

White—Manufacturable Solutions Exist, and Are Being Optimized

Yellow—Manufacturable Solutions are Known

Red—Manufacturable Solutions are NOT Known

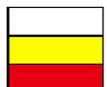


Fig. 1: Erste Zeilen der aus der Tabelle 103b der ITRS 2001;  
First lines of table 103b from ITRS2001: Modeling and Simulation Technology Requirements: Accuracy and Speed-Near-term.

Working Group (ITWG). This common approach by industry was first implemented in 1992 in the USA, leading to the „National Technology Roadmap for Semiconductors (NTRS)“ worked out by the „Semiconductor Industry Association“. In 1998 this industrial effort towards a common strategy was extended to include the other leading regions in the field of microelectronics, Europe, Japan, Korea, and Taiwan, giving rise to the ITRS. The direct success of NTRS/ITRS consists in the achievement of common goals for pre-competitive research. This, in turn, has enabled industry not only to reach the predicted development speed throughout the last decade, but even to accelerate compared with the predictions.

Since 2000 also the leading European research institutes in the field of microelectronics, FhG, IMEC and LETI, contribute through experts to the discussion on the ITRS. Due to his role in UPPER the department head for technology simulation at IIS-B was asked by industry to act as the co-chairperson for the European sub-group of the „Modeling and Simulation ITWG“. He organized contributions from UPPER to

the ITRS and a broad discussion within UPPER of the drafts worked out by the ITWG. As a result, Europe provided a very important contribution to the Modeling and Simulation chapter of the 2001 ITRS, which was also strongly acknowledged by the ITRS (see <http://public.itrs.net>). After the chairperson of the Modeling and Simulation ITWG went into early retirement at the end of 2001, the representative of FhG-IIS-B was elected by industry as new chairman of the ITWG beginning in 2002. To our knowledge this is the first time an ITWG is chaired from outside the USA.

Fig. 1 shows part of table 103b from ITRS 2001: For 2001 a cost reduction by 25% through the use of simulation is postulated, whereas for 2005 a cost reduction of 35% is requested. This highlights the large importance of simulation for microelectronics. Table 102 from the 2001 ITRS, shown in fig. 2, summarizes the short-term difficult challenges for simulation. A large part of these are currently already being addressed at IIS-B.

Future work of IIS-B on industrial specifications, among others within the ITRS, aims at the further increase of the benefits drawn from the use of simulation for the semiconductor industry in Germany, Europe, and throughout the world. In consequence, this will also support the development of the field of work for IIS-B.

**Contact**

Dr. Jürgen Lorenz  
 Phone: +49 (0) 9131 761-210  
 Email: [lorenz@iis-b.fhg.de](mailto:lorenz@iis-b.fhg.de)

| <i>Difficult Challenges ≥ 65 nm, Through 2007</i>                           | <i>Summary Of Issues</i>  |
|---|---|
| High-frequency Circuit Modeling (>5 GHz )                                   | Efficient simulation of full-chip interconnect delay<br>Accurate 3D interconnect model; inductance, transmission line models<br>High frequency circuit models including non-quasi-static, substrate noise and coupling<br>Parameter extraction without RF measurements  |
| Modeling of Ultra Shallow Dopant Distributions, Junctions, and Silicidation | Dopant models and parameters (damage, high- concentration, activation, metastable effects, diffusion, interface and silicide effects )<br>Characterization tools for these ultra shallow geometries and dopant levels   |
| Modeling Deposition and Etch Variations, Feature Variations across a Wafer  | Fundamental physical data (e.g., rate constants, cross sections, surface chemistry); reduced models for complex chemistry<br>Linked equipment / feature models<br>CMP ( full wafer and chip level, pattern dependent effects)<br>Next generation equipment/wafer models |
| Modeling of Lithography Technology  | Predictive resist models<br>Resolution enhancement techniques; mask synthesis (OPC, PSM )<br>248 nm versus 193 nm versus 157 nm evaluation and tradeoffs<br>Next-generation lithography system models   |
| Gate Stack Models for Ultra-Thin Dielectrics                                | Electrical and processing models for alternate gate dielectrics, and alternate gate materials (e.g., MeOx )<br>Model dielectric constant, surface states, reliability, breakdown, and tunneling from process/material conditions  |

Fig. 2: Tabelle 102 aus der 2001 ITRS;  
 Table 102 from ITRS 2001: Modeling and Simulation Difficult Challenges.

# Simulation energiesparen- der CMOS-Bauelemente

Die Bedeutung batteriebetriebener Elektronik hat sich in den letzten Jahren aufgrund des raschen Wachstums der mobilen Kommunikation enorm vergrößert und wird sich in der Zukunft noch weiter steigern. Da sich die Energiedichte von Batterien nicht mehr drastisch steigern lässt, kann die Betriebszeit zukünftiger Elektronikanwendungen nur durch eine Reduzierung des Energieverbrauchs hinreichend stark vergrößert werden. Aus diesem Grund muss die Halbleiterindustrie für Energiesparanwendungen spezielle Bauelemente entwickeln, deren Energieverbrauch unter Beachtung von Ruhe- und Aktivzeiten minimiert ist, ohne die Leistungsfähigkeit zu beschneiden. Bei der Entwicklung der für diese Bauelemente benötigten Prozessvarianten sind niedrige Entwicklungskosten und kurze Entwicklungszeiten für die Wettbewerbsfähigkeit eines Halbleiterherstellers zentrale Größen. Die Nutzung von TCAD Werkzeugen in der Prozeßentwicklung trägt diesen beiden Anforderungen Rechnung, da sie in vielen Fällen günstiger und schneller als die Produktion von Testwafern ist.

Die Gruppe Bauelemente am IIS-B hat sich für dieses Marktsegment neben der Implantationssimulation als weiteres Standbein die gekoppelte Prozeß- und Bauelementesimulation aufgebaut. Innerhalb dieses neuen Arbeitsgebiets wird ein Schwerpunkt auf die Simulation energiesparender CMOS-Elektronik gelegt. Die gekoppelte Simulation hat zum Ziel, eine vollständige Simulationskette zu erreichen, so dass man aus den Informationen über den Herstellungsprozess eines Transistors die Spice-Parameter dieses Transistors effizient und schnell berechnen kann.

Für die Prozeßsimulation wird am IIS-B bevorzugt das Programm DIOS unseres Kooperationspartners ISE AG verwendet, für die Bauelementesimulation

kommt das ISE-Werkzeug DESSIS zum Einsatz. Aus den mit DESSIS erzeugten Strom-Spannungs und Kapazitäts-Spannungs-Kurven können dann mit einem am IIS-B neu entwickelten Programm Spice-Parameter extrahiert werden. Das neue Werkzeug ist speziell für die Extraktion von Spice-Parametern aus Simulationen angepaßt. Es ermöglicht sowohl die manuelle als auch die automatische Optimierung von Parametern. Beide Formen der Anpassung können auch interaktiv im Wechsel durchgeführt werden. Die integrierte Visualisierung erlaubt es dem Benutzer, die Zwischenergebnisse der Optimierung selbst zu beurteilen und zu übernehmen oder gegebenenfalls zu verwerfen.

Das neue Programm kam bereits im Projekt "Energiesparelektronik" zum Einsatz, um die Spice-Parameter der Energiesparvariante des 0,6 µm Prozesses des Projektpartners AMS zu berechnen. Hierbei konnte eine sehr gute Übereinstimmung der mit Spice berechneten Strom-Spannungs-Kurven mit den durch den Bauelementesimulator DESSIS erzeugten Kurven erreicht werden.

Bei der Prozeßoptimierung ist es zu aufwendig, für jede Prozessvariante die Spice-Parameter zu erzeugen und die Leistungsfähigkeit der Prozessvariante aus mit Spice simulierten Testschaltungen zu entnehmen. Daher wurden am IIS-B Kenngrößen entwickelt, die den Energieverbrauch und die Schaltgeschwindigkeit auf Grundlage von wenigen Kennlinien des Bauelementesimulators mit hoher Genauigkeit vorher-sagen können. Aus den für mehrere Prozessvarianten vorliegenden Kenngrößen lassen sich dann mittels Interpolation sogenannte Response Surfaces erzeugen, aus denen die Abhängigkeit zum Beispiel der Schaltgeschwindigkeit von Prozeßparametern wie der Kanalimplantationsdosis direkt entnommen

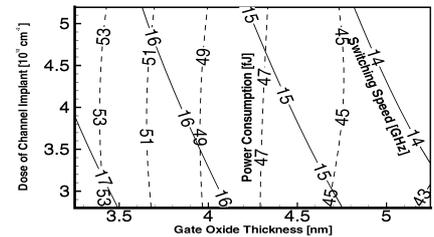


Fig. 1: Response Surface des neuen 0,25 µm Prozesses. Die Graphik zeigt die Schaltgeschwindigkeit und den Energieverbrauch eines low-high-low-Zyklus als Funktion der Dicke des Gateoxids und der Kanalimplantationsdosis; Response Surface of the new 0.25 µm process. The maximum inverter switching speed and the power consumption of an inverter in a low-high-low cycle as a function of gate oxide thickness and channel implant dose are shown.

werden kann. In Fig. 1 ist eine Response Surface eines bei einem Kooperationspartner neu zu implementierenden 0,25 µm Prozesses zu sehen, die zur Feineinstellung des Prozesses genutzt werden kann.

Der derzeitige Stand der Technik ist sowohl bei der Prozeß- als auch bei der Bauelementesimulation eine Berechnung in zwei Dimensionen. Die massive Miniaturisierung der Bauelemente erfordert jedoch für die Zukunft eine Simulation in drei Dimensionen. Die Gruppe Bauelemente am IIS-B beteiligt sich daher an der Entwicklung dreidimensionaler Prozeß- und Bauelementesimulatoren. Im Rahmen des "MAGIC\_FEAT" Projekts wird vom IIS-B unter anderem ein dreidimensionales Implantationsmodul weiterentwickelt. Das Modul ist in die dreidimensionale Version des Prozesssimulators DIOS integriert. Eine Entwicklungsversion von DIOS3D wurde benutzt, um den in Fig. 2 dargestellten 0,15 µm PMOS-Transistor zu simulieren.

## Ansprechpartner

Dr. Alexander Burenkov  
Phone: +49 (0) 9131 761-255  
Email: burenkov@iis-b.fhg.de

# Simulation of Low Power CMOS Devices

Due to the growth of mobile communications the importance of battery-powered electronics has been constantly increasing. As new battery technologies can only provide moderate growth in energy density, an increase of the operation time of such electronics can only be achieved by reducing the power consumption. For that reason, semiconductor industry is required to develop microelectronic devices which minimize the energy consumption without compromising performance. For this optimization, both stand-by and active times have to be considered. Low development costs and a short time to market are essential for the process variant needed for such devices to earn revenues. The application of TCAD tools for process development meets these requirements, because in many cases the use of such tools is cheaper and faster than the production of test wafers.

To start a new field of activity in this market segment the Devices Group at IIS-B has established in addition to the implantation simulation the coupled process and device simulation. Within this field of activity special emphasis is put on low power CMOS electronics. The main aim of this coupled simulation is to obtain a complete chain of simulation tools which allows the calculation of Spice parameters of a CMOS transistor using only the information of the device manufacturing process.

For process simulation, DIOS of our project partner ISE AG is the preferred tool, while the ISE tool DESSIS is the main tool for device simulation. The current-voltage and capacity-voltage curves obtained from DESSIS are then used to calculate Spice parameters. The tool used for this purpose has just recently been developed at IIS-B. It is especially adapted for parameter extraction from simulated data and permits

both manual and automatic optimization of the parameters. The tool allows an arbitrary sequence of both types of adaption, which can be interactively manipulated during data processing. The integrated visualization enables the user to assess the results of each optimization step, so that the optimized parameter set can be approved or rejected.

The new tool has already been used for the "Energiesparelektronik" project. The Spice parameters of a low power version of the 0.6  $\mu\text{m}$  process from the project partner AMS have been generated. An excellent agreement of the current-voltage curves calculated with Spice and the initial curves obtained from DESSIS has been achieved.

For process optimization it is too costly to calculate the Spice parameters for every process variation and test the properties using test circuits. Hence, figures of merit have been developed, which accurately predict the energy consumption and the switching speed of the devices of a particular process using only the DC characteristic curves of the device simulator. Only three characteristic curves, namely one of the drain current, one of the drain capacity and one of the gate capacity, are needed. The figures of merit of a set of process variations are then used to calculate the so-called response surfaces by interpolation. The response surface can then be used to get information about how for instance the switching speed of a device depends on the channel implant dose. In fig. 1 a response surface of a new 0.25  $\mu\text{m}$  process of a project partner is shown, which can be used to fine-tune the process.

Two dimensional simulations are state-of-the-art for both process and device simulations. However, the enormous reduction of device extensions in future

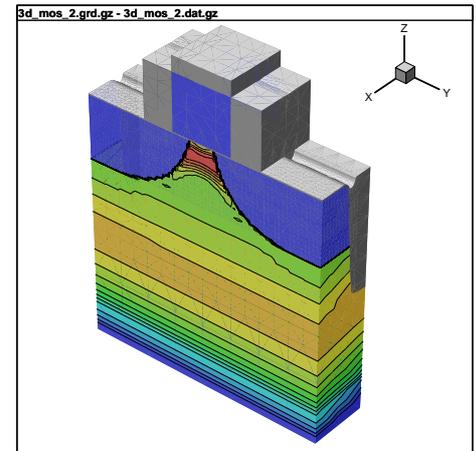


Fig. 2: Querschnitt einer dreidimensionalen Simulation eines 0,15  $\mu\text{m}$  PMOS Transistors. Auf der Querschnittsfläche ist die Nettodotierung des Transistors dargestellt. Auf der Rückseite des Transistors wird die sogenannte "Shallow Trench Isolation" sichtbar; Cross section of a 3D simulation of a 0.15  $\mu\text{m}$  PMOS transistor. The cross section shows the doping distribution in the middle of the transistor. At the backside of the transistor the shallow trench isolation is visible.

technology generations requires a three dimensional simulation. The Devices Group at IIS-B is, therefore, involved in the development of three dimensional TCAD tools. In the framework of the "MAGIC\_FEAT" project, the three dimensional implantation module developed earlier by IIS-B has been enhanced. The implantation module has been integrated in the three dimensional version of DIOS. A preliminary version of DIOS3D has been used to simulate a 0.15  $\mu\text{m}$  PMOS transistor, as can be seen in fig. 2.

## Contact

Dr. Alexander Burenkov  
Phone: +49 (0) 9131 761-255  
Email: burenkov@iis-b.fhg.de

# Kalibrierung von Modellparametern für die Simulation der optischen Lithographie

Die Simulation ist eine leistungsfähige Methode, um fotolithographische Abläufe zu verstehen und zu optimieren. Sie berechnet die Abbildung von Masken mit Hilfe von optischen Systemen und die physikalischen und chemischen Vorgänge im Photolack im voraus. Um die Ausbreitung von Licht während der Belichtung, die chemischen Veränderungen im Photolack während der Belichtung und des Backens und die partielle Entfernung des Photolacks während der Entwicklung zu beschreiben, werden verschiedene Modelle verwendet.

Die Fähigkeit eines Simulationsprogramms, Tendenzen des photolithographischen Prozesses vorzuberechnen und den Prozeß zu optimieren, hängt von den Simulationsmodellen und Parametern ab. Modellparameter müssen aus Experimenten extrahiert werden, weil die Parameter von den Prozeßbedingungen in der Produktion abhängen. Im Gegensatz zu etablierten Modellen mit fundierten Parametern gibt es physikalische und chemische Prozesse, die von mehr oder weniger empirischen Modellen und Parametern beschrieben werden. Vor allem die chemischen Reaktionen im Photolack während der Belichtung, des Backens und der Entwicklung sind schwer zugänglich und die Meßmethoden sehr ungenau. Kalibrierte Modelle können dem Prozessingenieur helfen, zeitaufwendige und teure Experimente einzusparen, oder Prozesse zu verbessern (z. B. die Gestaltung des Beleuchtungssystems und der Masken, die Analyse von Prozeßschritten oder die Verbesserung der physikalischen und chemischen Eigenschaften von Photolacken). Es wurde eine automatische Routine zur Kalibrierung von chemisch verstärkten konventionellen Photolacken entwickelt, die Modellparameter für die Simulation in der optischen Lithographie optimiert. Der Erfolg für die Anpassung von Para-

metern hängt von folgenden Punkten ab:

- 1) Auswahl geeigneter Modelle für die Simulation
- 2) Bestimmung geeigneter experimenteller Daten: Als experimentelle Daten können dienen:
  - a) Meßwerte aus einem Entwicklungsratenmonitor (DRM): Ein Photolack wird gleichförmig mit verschiedenen Dosen belichtet, anschließend wird die Abtragungsgeschwindigkeit während der Entwicklung bestimmt.
  - b) Linienbreite von Photolackprofilen - Kritische Abmessung ("Critical Dimension" - CD): Die Linienbreite an der Oberfläche oder dem Boden der Photolackprofile wird für verschiedene Dosen und Fokuseinstellungen (Focus Exposure Matrix) gemessen. Man kann interessante Informationen erhalten, wenn die Messungen für verschiedene Maskenstrukturen (verschiedene Linien und Spalten Verhältnisse) durchgeführt werden.
  - c) Gemessene Photolackprofile mit einem Elektronenrastermikroskop (REM). Die Bilder von Profilen können mit einem Bildverarbeitungspro-

gramm bearbeitet werden und die Ergebnisse werden weiter verwendet, um die simulierten den experimentellen Profilen anzupassen.

- 3) Die Verknüpfung von Simulation und Experiment: Die mögliche Anwendung eines Simulationsmodells kann mit einem Vergleich zwischen simulierten und geeigneten experimentellen Daten beurteilt werden. DRM Meßwerte sind sehr einfach und aus diesem Grund ist eine genaue Bestimmung der Modellparameter nicht möglich. Für die Optimierung besser geeignet sind verschiedene Focus Belichtungs-Matrizen ("Focus Exposure Matrix" - FEM). Am genauesten ist die Verwendung von Photolackprofilen. Die Form der gemessenen Profile beinhaltet die meiste Information über den Prozeß und ist eine hervorragende Methode um Modellparameter anzupassen.

Wir definieren eine Zielfunktion, die es uns erlaubt, verschiedene experimentelle Meßwerte mit simulierten Daten zu vergleichen, um die Differenz zwischen gemessenen und simulierten Daten automatisch zu minimieren. Die Funktion

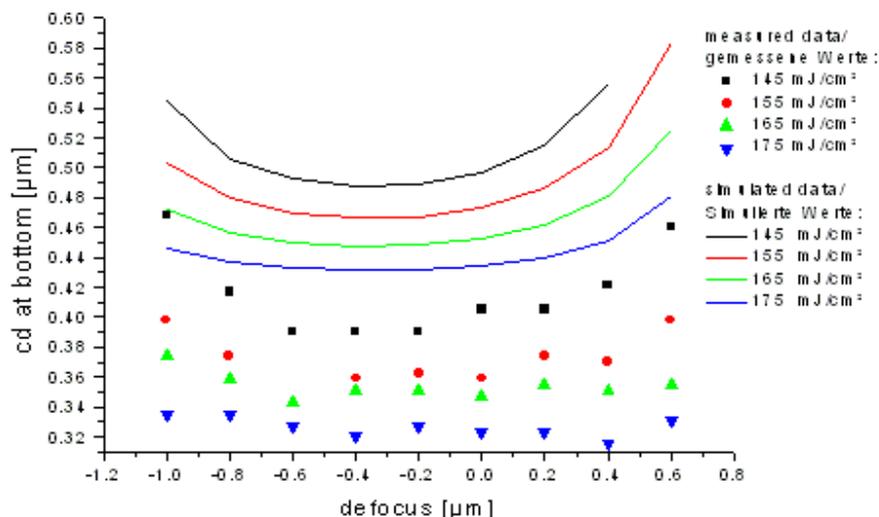


Fig. 1: FEM (dichte Linien) vor der Optimierung; FEM (dense lines) before optimization.

# Calibration of Model Parameters for Optical Lithography Simulation

Simulation is a powerful method to understand and optimize optical lithography processes. It predicts the imaging of masks with projection optics and the physical and chemical processes within the resist. Several models are used to describe the light propagation during exposure, the chemical modification in the resist during exposure and baking, and the partial removal of the resist during the development process.

The capability of a simulator to predict certain tendencies in lithographic processes and to optimize these processes depends on the models and parameters used in simulation. Model parameters have to be matched to experiments, because the parameters depend strongly on the processing conditions in a fab. In contrast to well established models with accepted parameter values, there are physical and chemical processes which are still described by more or less empirical models and parameters. Particularly the chemical reactions in the resist during exposure, baking and development are difficult to access and the measuring methods are inexact. Calibrated models can help the process engineer to reduce time consuming and expensive experiments or to improve processes (e.g. the design of illumination systems and masks, to

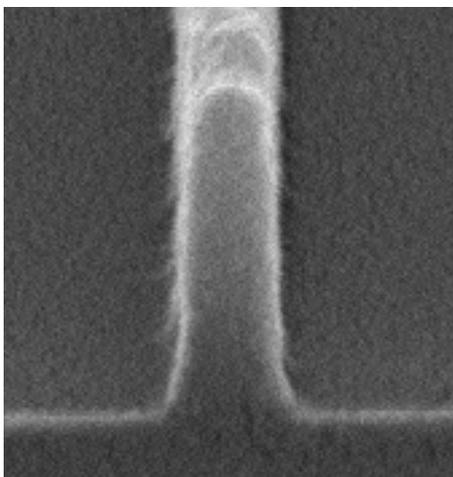


Fig. 3: REM-Bild eines Profils (dichte Linien); SEM picture of a profile (dense lines).

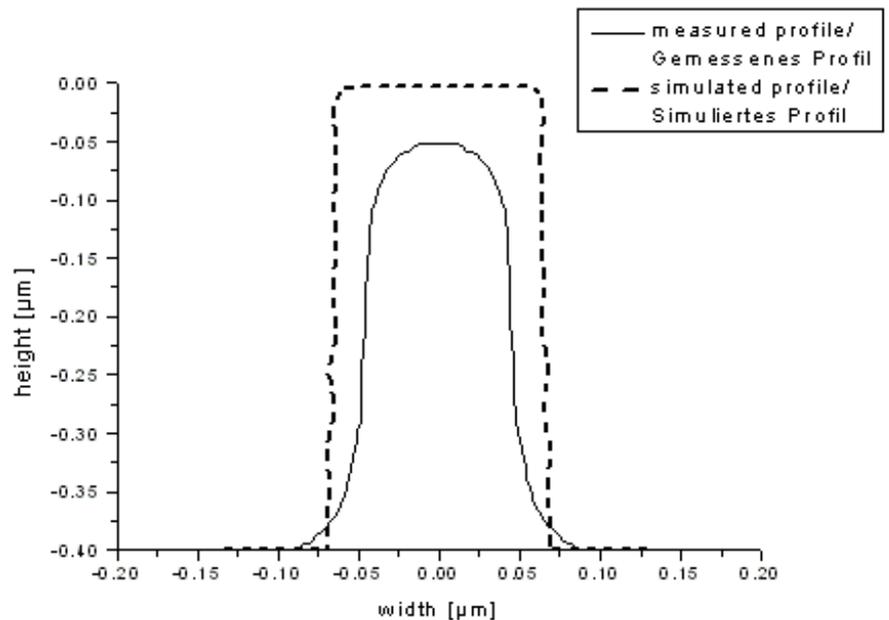


Fig. 4: Vergleich von simuliertem und gemessenem Profil vor der Parameteranpassung; Comparison between simulated and measured profile before parameter matching.

analyze process steps in fab or to improve the physical and chemical properties of photoresists). An automated calibrating procedure for chemically amplified and for conventional resists has been developed which optimizes model parameters for optical lithography simulation. The success of parameter matching depends on the following points:

- 1) Selection of appropriate models for simulation
- 2) Providing suitable experimental data  
As experimental data can serve:
  - a) Measured data from a development rate monitor (DRM): A resist is exposed uniformly with different doses and then the development rate is determined.
  - b) Line width of resist profiles - critical dimension (CD): The line width on the top or bottom of the resist profile is measured for a number of different focus and dose settings (Focus Exposure Matrix). Interesting infor-

mation can be obtained if the measurement is realized for several patterns on the mask (different ratio between lines and spaces).

- c) Resist profiles measured with a scanning electron microscope (SEM): Pictures of profiles can be edited with a image processing program and the results are used to match simulated to measured profiles.

- 3) Combining simulation with experiments.  
The applicability of a simulation model can be evaluated by comparing simulation with suitable experimental data. DRM measurements are very simple and, therefore, a fine tuning of model parameters is not possible. More promising is the usage of different Focus Exposure Matrices (FEM) for optimization. Most precise is the usage of resist profiles. The shape of measured profiles includes most information about the processes and provides an excellent method to match model parameters.

wird mit einem Gradientenabstiegsverfahren minimiert.

Fig. 1 zeigt eine FEM vor der Optimierung für einen nicht chemisch verstärkten Photolack. Die kritische Linienbreite ist für ein Strukturverhältnis zwischen Linien und Spalten von 1-1 (dichte Linien) gemessen. Die gewünschte Linienbreite ist 400 nm. Die resultierende FEM mit den kalibrierten Modellen ist in Fig. 2 dargestellt.

Fig. 3 stellt das REM-Bild eines Profils eines chemisch verstärkten Photolacks dar. Fig. 4 zeigt einen Vergleich zwischen Simulation und Experiment nachdem die Linienbreite am Boden optimiert wurde. Das simulierte Profil stimmt mit dem experimentellen schlecht überein. Die Form kann verbessert werden, indem die Simulationsparameter mit Hilfe des gesamten Profils angepasst werden. Fig. 5 stellt das resultierende Profil nach der Anpassung von Simulation und Experiment dar.

Die automatische Parameterkalibrierung für Photolackparameter für die Lithographiesimulation ist innerhalb des Projekts "Future Lithography" entwickelt worden, daß vom Bundesministerium für Bildung und Forschung (BMBF) unterstützt wird. Die Ergebnisse wurden auf der SPIE Microlithography 2001 in Edinburgh (Schottland) und 2002 in Santa Clara (Kalifornien/ USA) präsentiert.

Ansprechpartner

Bernd Tollkühn  
 Telefon: +49 (0) 9131 761-216  
 Email: tollkuehn@iis-b.fhg.de

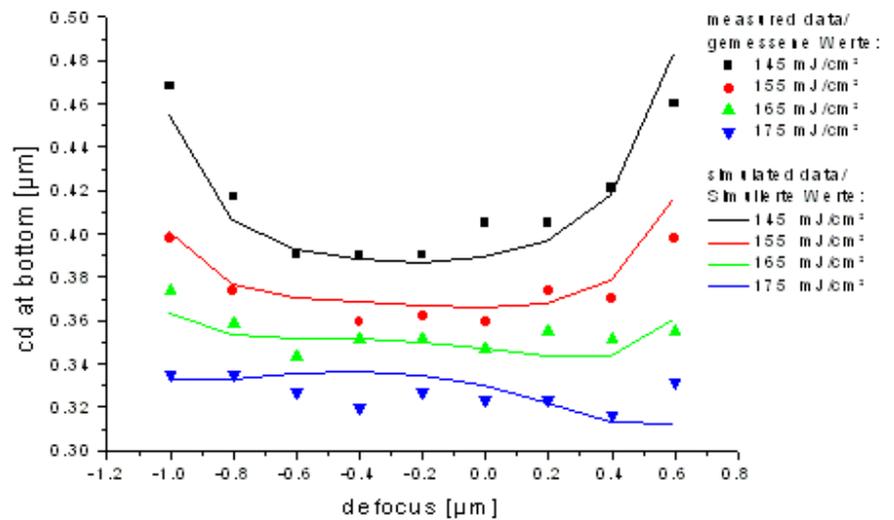


Fig. 2: FEM (dichte Linien) nach der Optimierung; FEM (dense lines) after optimization.

In order to minimize the difference between measured and simulated data automatically, we define an objective function which allows to compare different experimental measurements with simulated data. The function is minimized by a downhill step algorithm.

Fig. 1 shows a FEM before optimization for a non chemically amplified resist. The CD has been measured and simulated for a pattern ratio between lines and spaces 1-1 (dense lines). The desired line width is about 400 nm. The resulting FEM with the calibrated model is shown in fig. 2.

Fig. 3 presents a SEM picture of a chemically amplified resist profile. Fig. 4 shows the comparison of simulation and experiment after matching the CD value at the bottom. The simulated profile does not represent the experiment well. The shape can be improved by matching simulation parameters with the aid of the whole profile. Fig. 5 depicts the resulting profile after matching the simulation to the experiment.

The automatic resist parameter calibration procedure for lithography simulation has been developed within the project "Future Lithography" supported by the „Bundesministerium für Bildung und Forschung (BMBF)“. The results were presented at the SPIE Microlithography 2001 in Edinburgh (Scotland) and 2002 in Santa Clara (California/ USA).



#### Contact

Bernd Tollkühn

Phone: +49 (0) 9131 761-216

Email: tollkuehn@iis-b.fhg.de

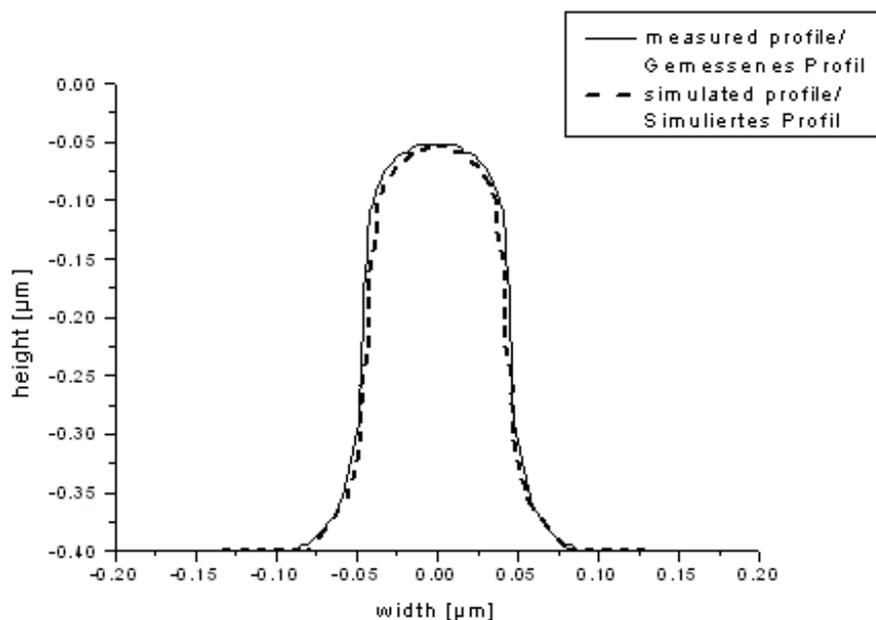


Fig. 5: Vergleich von simuliertem und gemessenem Profil nach der Parameteranpassung; Comparison between simulated and measured profile after parameter matching.

# Halbleiter-Fertigungsgeräte und Materialien

Schwerpunkte, Trends und Potentiale der Abteilung Halbleiter-Fertigungsgeräte und Materialien

Die Abteilung Halbleiter-Fertigungsgeräte und Materialien befaßt sich schwerpunktmäßig mit der Unterstützung von Herstellern von Produktionsanlagen und Materialien für mikroelektronische Bauelemente, Mikrosysteme und Flat Panel Displays sowie mit Aspekten der Geräteintegration in eine Fertigungsumgebung. Ein weiterer Fokus der wissenschaftlichen Arbeiten betrifft die Geräte- und Prozeßgeneration der 300 mm-Technologie und die Implementierung solcher Entwicklungen in die industrielle Fertigungsumgebung.

Zahlreiche Projekte beziehen sich auf die Entwicklung von innovativen Prozeßkontrollsystemen, bevorzugt Echtzeit-Kontrollsystemen, unter Berücksichtigung von neuen Sensoren, mit der *in situ/on-line*-Integration von Meßsystemen in Prozeßgeräte und mit der Realisierung von geschlossenen Regelschleifen. Neben Einzelprozeßgeräten sind vor allem Clustertools für jene Implementierungen ausgewählt worden, wo die Integration im Prozeßmodul, im Zentralhandlermodul oder in separaten Prozeßkontrollmodulen untersucht wurden.

Im Hinblick auf ultrareine Geräte und Materialien ist ein anderer Schwerpunkt dieser Abteilung zu sehen: Die Arbeiten im Bereich von Kontamination von Geräten und Materialien stützen sich auf die meßtechnische Erfassung von Spurenverunreinigungen auf Oberflächen und im Volumen von Siliciumscheiben, Konstruktionsmaterialien, Handlingkomponenten, aber auch in Prozeßchemikalien, deionisiertem Wasser und in Gasen. Als Meßmethoden werden vor allem TXRF, AAS, ICP-OES, ICP-MS und HR-ICP-MS, oft in Verbindung mit

VPD-Aufkonzentration, eingesetzt, aber auch AP-IMS, SIMS, ToF-SIMS und GC-MS sowie Partikelmeßgeräte werden verwendet, um Beiträge zur Reduzierung anorganischer, organischer und partikulärer Kontamination bei Halbleiterfertigungsgeräten und Halbleitermaterialien zu leisten.

Im Rahmen der Aktivitäten auf dem Gebiet der Geräteentwicklung werden innovative Gerätekomponenten bis hin zu fortschrittlichen Prozeßmodulen entwickelt. Auf Kundenwunsch entstehen Subsysteme, die auf dem Markt nicht erhältlich sind oder die vom potentiellen Gerätehersteller in Auftrag gegeben werden. Die Breite des Leistungsumfangs reicht dabei in Absprache mit dem Auftraggeber vom einfachen Laborversuch bis zum ersten Prototyp für die Serienfertigung.

Zu den weiteren Aufgaben der Abteilung Halbleiter-Fertigungsgeräte gehört die Implementierung von Prozessen auf neuen Fertigungsgeräten bis hin zur Geräteevaluierung. Solche Arbeiten werden in enger Zusammenarbeit mit Gerätefirmen und mit den IC-Firmen als Anwender vorangetrieben. Hinzu kommt, daß fertigungstechnische Aspekte zu einem immer größeren Einfluß auf die Gerätetechnik führen. Zum Beispiel sind unter Schlagworten wie "scheduled maintenance" und zu "maintenance on demand" Beiträge der Forschung insbesondere im Bereich der Sensorik und Meßtechnik zu verstehen.

Die Finanzierung der Abteilung erfolgt zu über 50 % aus Industriaufträgen sowie zu einem vergleichsweise sehr hohen Prozentsatz von über 20 % aus industrienahen EG-Projekten. Für die Zukunft ist vorgesehen, durch mehr Vorlaufforschung und öffentlich geförderte Projekte auch wieder hochinnovative und längerfristig wirksame Arbeitsgebiete aufzugreifen und da-

durch einen Beitrag zu weiterem Wachstum und dem Erschließen neuer industriell bedeutender Aufgabengebiete zu leisten. Eine Intensivierung der Zusammenarbeit mit SEMATECH, der führenden Mikroelektronik-Forschungseinrichtung in den USA, wurde erfolgreich aufgenommen und wird weiter ausgebaut.

Auch in der Zukunft ist mit einer guten Inanspruchnahme der oben beschriebenen Aktivitäten zu rechnen, zumal die Anzahl der technologisch bzw. fertigungsnah tätigen Forschungseinrichtungen eher sinkt. Hinzu kommt, daß durch die Aktivitäten zu größeren Scheibendurchmessern - nunmehr sind die ersten Fabs zu 300 mm-Scheibendurchmessern im Anlauf - neue Herausforderungen im F&E-Bereich bei Geräte- und Materialienherstellern zu bearbeiten sind. Hier öffnet sich ein neues Feld der Inanspruchnahme zum einen durch die Bauelementehersteller, zum anderen durch die Siliciumhersteller und die dort benötigten Geräte, zum dritten durch die Hersteller von Halbleiterfertigungsgeräten selbst. Ein neues F&E-Kooperationsmodell mit einem industriellen Partner, der 300 mm-Siliciumscheiben zur Wiederverwendung in Form sogenannter Reclaim-Wafern bearbeitet, ist sehr erfolgreich angelaufen.

Ansprechpartner

Dr. Lothar Pfitzner  
Telefon: +49 (0) 9131 761-110  
Email: pfitzner@iis-b.fhg.de

# Semiconductor Manufacturing Equipment and Materials

Focal Areas of Research and Development, Trends and Potentials of the Department of Equipment and Materials

The focal area of research within the department "Semiconductor Manufacturing Equipment and Materials" is the support of suppliers of production plants and materials for microelectronic devices, microsystems and flat panel displays as well as aspects of embedding equipment in a production environment. Special attention is given to 300 mm silicon wafer technology, where cooperation with the industry towards novel equipment and production techniques is a major focus.

Numerous projects include R&D and construction of prototypes of innovative process control systems, especially real time control systems, using new sensors, as well as *in situ*/on-line integration of metrology systems into processing tools and the realization of closed loop control. Besides implementation into single process stand alone equipment like vertical furnaces, especially the implementations into cluster tools have been chosen, where the integration in the process module, into the central handling module or in separate process controlling modules was investigated and tested.

With regard to ultra clean equipment and materials, the focal fields of R&D towards reduction of contamination from equipment and materials are based on particle monitoring and on comprehensive metal and organic trace analysis of wafers, wafer surfaces and wafer environment, but also of processing chemicals, DI-water and gases. Amongst the available measurement and analytical tools are TXRF, AAS, ICP-OES, ICP-MS, and HR-ICP-MS, very often combined with vapor phase decomposition (VPD). Additional methods

include AP-IMS, TOF-SIMS and GC-MS as well as particle measurement for the reduction of organic, inorganic and particulate contamination.

The range of innovative processing equipment covers the development of new subsystems or components as well as advanced process modules. Most of these systems, which are not available on the market, are produced on demand for potential suppliers of equipment and materials. The customers' orders cover the full range from simple lab tests gears to a first prototype for the series production.

In addition, implementing advanced and reproducible processes in new tools as well as evaluating tools under close-to-production conditions belong to the department's focal R&D fields. Performing such tasks is carried out in close cooperation with tool suppliers as well as IC fabs as final users. A special benefit is given where such assessment of processing equipment should be carried out under the guidance of several IC manufacturers, but due to confidentiality reasons open access to the equipment and processing results is not possible. Here, our independent research institute can still give optimum support for the equipment manufacturer in an industrial environment, especially when the evaluation is performed under the auspices of industrial user companies.

Another focus is dealing with aspects of production techniques and automation, which have a steadily growing influence on the equipment and processing technology. With regard to subjects like "scheduled maintenance" and "maintenance on demand", research will contribute especially in the fields of sensors and measurement technology.

Today, more than 50 % of the department is financed by industrial contracts. A comparatively high percentage of more than 20% is financed by industry-guided projects contracted by the European Commission. This indicates the strong relevance of the department's research and technology for our industry, especially for equipment and materials companies and IC manufacturers.

The tremendous budget necessary for the technological infrastructure for advanced and close-to-industry type of R&D results in a declining number of technologically oriented research institutes in Europe. Therefore, a more frequent utilization of the above described activities is expected for the future due to the excellent technical and personnel basis available and to the good international reputation. In addition, a strong collaboration with mutual assignment of people is under way with International SEMATECH, the renowned microelectronics institution in the USA.

The activities towards larger wafer diameter is raising new challenges for equipment and tool suppliers as well as for wafer and IC manufacturers. This will open up a new range of R&D demands for this department, firstly from the equipment suppliers, secondly from the silicon suppliers and, last but not least, from the semiconductor manufacturing companies themselves. A comprehensive R&D cooperation with an industrial wafer reclaim partner, specialized in the recycling of 300 mm silicon wafers, has been started successfully.

## Contact

Dr. Lothar Pfitzner  
Phone: +49 (0) 9131 761-110  
Email: [pfitzner@iis-b.fhg.de](mailto:pfitzner@iis-b.fhg.de)

# HandMon-ISPM: Überwachung von Handhabungssystemen in Beladestationen von Öfen

## Einleitung

Ausbeutegefährdende Kontamination durch Partikel ist eine der Herausforderungen in der modernen Halbleiterherstellung und wird mit jeder neuen Technologie immer kritischer. *In situ*-Partikel Messung von (ISPM) in Vakuum- oder Naßprozessen ist in der Halbleiterfertigung etabliert. Partikel können jedoch auch an anderer Stelle generiert werden. Partikel von Schichten können von den Scheibenrändern und -oberflächen oder den Booten während des Be- und Entladens in Prozeßöfen abplatzen. Dies kann besonders von unzureichend justierten Handhabungskomponenten herrühren. Da dies meist bis zur Beendigung der Prozessierung unentdeckt bleibt, können Partikel in den Ofen oder auf andere Prozeßscheiben gelangen. Daher besteht ein Bedarf an kostengünstigen Partikel-Detektionssystemen, die auftretende Kontamination im Beladebereich von Öfen erkennt. Das Konzept, das zusammen mit Infineon Technologies SC300 in Dresden entwickelt wurde, basiert auf der Detektion von Partikeln, welche mit dem Luftstrom in der Beladestation mitgetragen werden. Mit einem derartigen System, das *HandMon*-ISPM (**Handling Monitoring**, engl. Überwachung der Scheibehandhabung) genannt wurde, sollen folgende Ziele erreicht werden:

- Detektion von Partikeln, die durch Anstreifen der Scheiben am Boot aufgrund von dejustierten Handhabungssystemen erzeugt wurden
- Detektion von Partikeln, die durch Abplatzen vom Boot aufgrund anwachsender Schichtdicke auf Quarzkomponenten erzeugt wurden
- Optimierung des Recyclings von Quarzkomponenten
- Sofortige Korrektur von Gerätefehlern
- Verhinderung der ausbeutegefährdenden Weiterprozessierung
- Reduzierung von Gerätestillstandzeiten

## Partikelgeneration und -transport

Das Auftreten von Partikeln durch dejustierte Handhabungssysteme und ihr Transport innerhalb des Beladebereichs wurde mit einem Versuchsstand, der die Bedingungen im Beladebereich eines Vertikalofens nachbildet, untersucht. Im Strömungskanal konnte eine Dejustage zwischen dem Bootmodell und dem Scheibenroboter erzeugt werden. Die Partikelkontamination in gut justierten Handhabungssystemen kann vernachlässigt werden. Im Gegensatz hierzu ist die Anzahl der Partikel, die durch Anstreifen von Scheiben mit unterschiedlichen, in der Halbleiterproduktion üblichen Beschichtungen erzeugt werden, bedeutend (Fig. 1). Ein be-

trächtlicher Teil dieser Partikel kann dann auf der Oberfläche der zuprozessierenden Produktscheiben wiedergefunden werden.

Aufgrund des rotierenden Bootroboters des SVG-Ofens (Fig. 2) kann die Partikeldetektion wegen der bestehenden Kollisionsgefahr zwischen Probennahmesonde und Boot bei einem Systemfehler nicht direkt an den Quarzstäben des Bootes durchgeführt werden. Daher wurde die Sonde auf der strömungsabgewandten Wand angebracht. Die Wahrscheinlichkeit, ein Partikel in dieser Distanz zu registrieren, ist klein. Die Reinstraumbedingungen im Beladebereich und die große Partikelzahl ermöglichen dennoch die Überwachung des Handhabungssystems. Basierend auf diesen Versuchsergebnissen wurde ein *HandMon*-ISPM-Prototyp für einen Nitrid-Vertikalofen entwickelt und integriert.

## *HandMon* - ISPM Prototyp

Eine vertikale Linearachse positioniert die Probennahmesonde relativ zur Bootposition, die gerade be- oder entladen wird. Die aktuelle Position wird durch „Abhören“ der Kommunikation zwischen der Ofen- und Robotersteuerung ermittelt. Das Aerosol wird dann einem Partikelzähler, wie er üblicherweise zur Überwachung von Reinräumen eingesetzt wird, zugeführt. Um einen sicheren Betrieb des Systems zu gewährleisten, wurden diverse Sicherheitsmerkmale eingebaut. Der Prototyp ist gegen Übertemperatur durch die Überwachung der Bootrotation, sowie der Boot- und Aerosoltemperatur gesichert. Falls notwendig, kann die Aerosolleitung durch ein Ventil abgeschlossen werden und Kunststoffleitungen im Beladebereich hinter einem Hitzeschild, das die Linearachse schützt, versteckt werden. Im Falle eines Stromausfalls oder Unterbrechung von Sig-

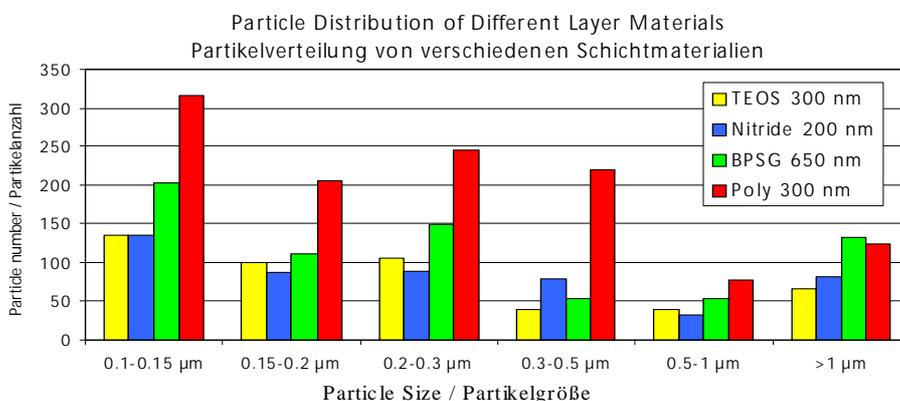


Fig. 1: Partikelgeneration durch dejustierte Scheibehandhabungssysteme; Particle generation by misaligned wafer handling system.

# HandMon-ISPM: Handling Monitoring in a Loading Station of a Furnace

## Introduction

Yield-endangering particle contamination is one of the challenges modern semiconductor manufacturing is facing and is more critical with each new technology node. In situ monitoring of particles (ISPM) generated in vacuum or liquid processes is well known in semiconductor manufacturing. But yield-endangering particles may be generated elsewhere as well. Particles from coatings may flake from wafer edges, wafer surfaces, or the boat during loading or unloading wafers in process furnaces. This can particularly be caused by insufficiently adjusted handling components. Since this is frequently not detected until completion of processing, particle contamination may already have spread into the furnace and onto other process wafers. There is a demand for a cost-effective particle detection system, which is capable of detecting particle contamination in the furnace handling area as soon as it arises. The concept, developed together with Infineon Technologies SC300 in Dresden, is based on the detection of generated particles carried by the airflow inside the loading station. With such a system, called *HandMon-ISPM* (**H**andling **M**onitoring - **I**n **S**itu **P**article **M**onitoring) the following goals should be reached:

- Detection of particles generated by scratching wafers at the boat due to misalignment of the handling system
- Detection of particles generated by bursting off the boat due to increased layer thickness on the quartz ware
- Optimization of quartz ware recycling
- Immediate correction of equipment faults
- Avoidance of yield-endangering further processing
- Reduction of equipment downtime

## Particle Generation and Transport

The generation of particles due to misaligned handling systems and their transport inside the loading station was investigated in a setup simulating the conditions inside the loading station of a vertical production furnace. Inside the flow tunnel misalignments between a boat model and a wafer handler were performed. The particle contamination of wafer placement with a well-aligned handling system is negligible. In contrast, the number of particles generated by scratching wafers with different layer materials, commonly used in semiconductor manufacturing, is significant (see fig. 1). A substantial part of these particles may be found on the surface of the processed product wafers.

Due to the rotating boat handler of the SVG furnace (see fig. 2), particle detection directly at the quartz bar of the boat is impossible due to a potential collision between the rotating boat and the particle sensor in case of a system failure. It was decided to attach the sensor to the leeward wall. The particle detection probability in such a distance of the particle generation is small. But

the class 1 cleanroom conditions inside the loading station and the large number of generated particles make the monitoring of the handling system possible. Based on these investigations, a *HandMon-ISPM* prototype for the LPCVD nitride vertical furnace in Dresden was designed and integrated.

## HandMon - ISPM Prototype

A vertical linear axle moves the probe inlet relatively to the slot currently loaded or unloaded by the wafer robot. The actual slot is estimated by intercepting the communication between the furnace and the robot controller. The aerosol is provided to a particle counter, commonly used for cleanroom monitoring. To ensure safe operation of *HandMon-ISPM* several safety features are implemented. The system is protected against temperature excursion by means of monitoring the boat rotation, boat and aerosol temperature. If necessary, the aerosol line can be locked by a shut-off valve and the flexible tubing inside the loading station can be hidden behind the thermal shield, which is protecting the axle. In case of a power failure or disconnection of signal lines, the system sets it-

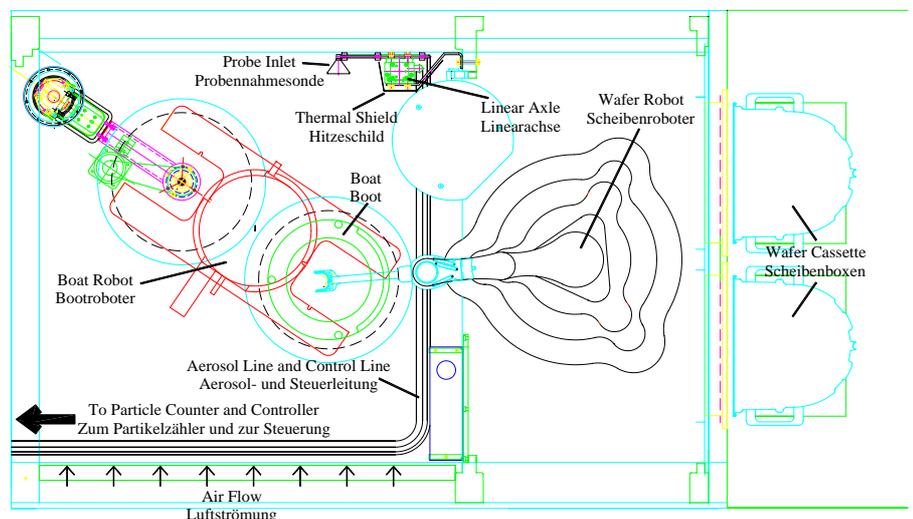


Fig. 2: *HandMon-ISPM*-System im Beladebereich eines Vertikalofens; *HandMon-ISPM* system integrated into a loading station of a vertical furnace.

nalleitungen, versetzt sich das System in einen Wartezustand um einen sicheren Weiterbetrieb des Ofens zu gewährleisten. Die *HandMon*-Steuerung ist mit dem Netzwerk der Fabrik verbunden. Die ermittelten Daten werden zur weiteren Auswertung der fabrikweiten APC-Software zur Verfügung gestellt.

### HandMon-ISPM Partikelraten

Nachdem der Prototyp in den SVG-Vertikalofen bei Infineon SC300 eingebaut wurde, fanden erste Nullmessungen ohne Handhabungsaktivität statt, um die Partikelverteilung im Reinraum des Beladebereichs zu ermitteln. Nach der Analyse mehrerer Be- und Entladezyklen der beiden Boote konnte das Handhabungssystem charakterisiert werden (Fig. 3). Die steigende Partikelzahl durch Handhabungsaktivität im oberen Bootsabschnitt rührt vom speziellen Design des Roboters her. Partikel-Testscheiben, die im unteren, mittleren und oberen Bootsbereich prozessiert wurden, spiegeln diese Ergebnisse wider. Mit Hilfe der Messungen vom *HandMon*-ISPM konnte die Justage des Roboters optimiert werden.

Bis dahin waren sowohl die *HandMon*-ISPM-Ergebnisse als auch die Scheibentests im akzeptierten Bereich. Beim Beladen neuer Scheiben wurde wegen eines dejustierten Boots ein Anstieg der

Kontamination vom *HandMon*-System registriert (Fig. 4). Daher wurden alle Produktscheiben einer Oberflächenanalyse unterzogen, bei der ebenfalls eine Erhöhung der Partikelzahl festgestellt wurde. Das Problem wäre mit herkömmlichen Kontaminations-Kontrollstrategien wohl unentdeckt geblieben. Durch die schnelle Fehlererkennung konnte ein ausbeutegefährdendes Prozessieren der Produktscheiben verhindert werden.

Ein beträchtlicher Teil von Geräte-Stillstandzeiten ist auf Probleme mit Kontamination und Handhabungssystemen zurückzuführen. Scheibentests zeigten später ein weiteres Partikelproblem, obwohl die *HandMon*-Messungen im akzeptierten Bereich lagen. Das Problem konnte in das Prozeßrohr während des Prozesses zurückverfolgt werden. Durch das *HandMon*-System konnte die Ursache eingengt und frühzeitig ermittelt werden. Teure Stillstandzeiten konnten reduziert und ein Produktivitätszuwachs erzielt werden.

Ein kompletter Lebenszyklus der Quarzkomponenten wurde überwacht. Diese Komponenten werden routinemäßig bei einer Nitridicke von 15 µm auf den Booten ausgewechselt. Während des Zyklus konnte weder bei Scheiben- noch bei *HandMon*-Messungen ein Kontaminationsanstieg durch anwachsende Schichtdicke registriert werden.

Der nächste Schritt wird ein verlängerter Gebrauch der Quarzteile sein. Auf diese Weise kann durch die Optimierung der Recyclingzyklen ein zusätzlicher wirtschaftlicher Erfolg erzielt werden.

### Zusammenfassung

Das *HandMon*-System erfüllt mehrere Aufgaben und führt zu ökonomischen Vorteilen:

- Überwachung des Reinraums
- Analyse des Scheiben-Roboters durch Überwachung von Be- und Entladesequenzen
- Unterstützung der Justage des Handhabungssystems
- Schnelles Erkennen von dejustierten Systemen
- Verhinderung weiterer Kontamination und ausbeutegefährdende Prozessierung
- Reduzierung der Gerätestandzeiten durch Einengen der Ursache von Kontaminationen
- Optimierung von Recyclingzyklen von Quarzkomponenten bei einer Korrelation von *HandMon*- und Scheibendaten
- Einsparung von Partikel-Testscheiben bei stabilen Prozessen und zuverlässiger ISPM-Anwendung

*HandMon*-ISPM erwies sich als kostengünstiges und schnelles Meßsystem mit wirtschaftlichem Potential.

Das Projekt wurde zum Teil durch das Bundesforschungsministerium BMBF gefördert.

### Ansprechpartner

Ralph Trunk  
 Telefon: +49 (0)9131 761-108  
 Email: trunk@iis-b.fhg.de

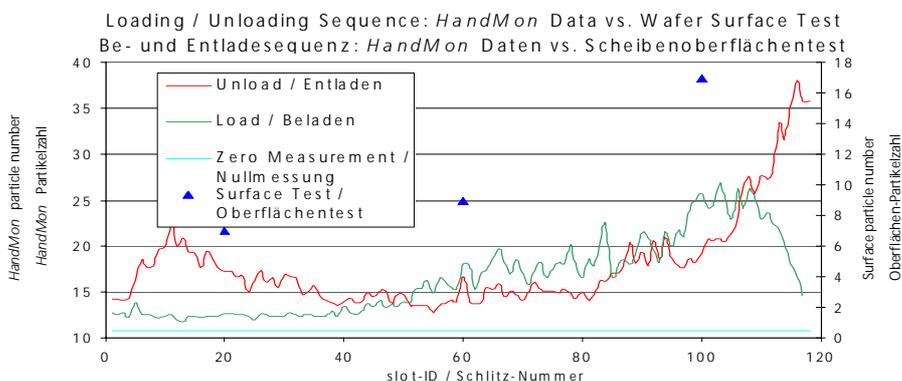


Fig. 3: Charakterisierung des Scheiben-Handhabungssystems mit *HandMon*-Messungen; Characterizing the wafer handling system with *HandMon* measurements.

self into an idle state to guarantee safe operation of the furnace. The *HandMon* controller is connected to the fab network and the *HandMon*-ISPM data is provided to the fabwide APC-Software for further analysis.

### HandMon-ISPM Particle Data

After integrating *HandMon*-ISPM into the SVG vertical furnace at the Infineon SC300 site in Dresden first zero measurements without wafer handling were performed to estimate the particle contamination inside the mini-environment of the loading station. After analyzing several loading and unloading sequences of the 2 boats, the handling system was characterized (see fig. 3). The rising particle counts in the upper part of the boat due to handling activities originate from the specific wafer handler design. Particle test wafers have been processed in the lower, middle and upper part of the boat and a correlation with *HandMon*- data was found. With the help of *HandMon*-ISPM measurement data the alignment of the handling system was optimized.

Up to this point, the *HandMon*-ISPM measurement data as well as the wafer

surface particle tests were in an acceptable range. When loading new wafers a particle contamination due to a misaligned boat was recognized by the *HandMon* system (see fig. 4). Therefore, all product wafers were measured by a surface scanner. An increased number of particles was found on the wafer surface as well. With the usual particle contamination control strategy this problem might be undetected. By means of the fast fault detection yield-endangering further processing of product wafers with the equipment can be avoided.

A significant part of equipment downtime is caused by handling and particle problems. Wafer surface particle tests showed another contamination problem. In contrast, the *HandMon* particle counts were in an acceptable range. The problem was traced to the process tube during processing. With the help of *HandMon*-ISPM the root cause was narrowed down and estimated earlier. Expensive equipment downtime was reduced and a rise in productivity was achieved.

A complete life cycle of a new quartz ware was monitored. The quartz ware of the furnace is changed routinely with a nitride layer thickness of 15 µm

on the boats. During a complete life cycle neither the *HandMon* particle counts nor the wafer surface particle tests showed any significant rise with increasing layer thickness. The next step will be the expansion of the quartz ware life time. Thus, an optimization of the quartz ware recycling cycles with additional economical benefit will be achieved.

### Summary

The *HandMon* system executes several tasks and leads to economic benefits:

- Monitoring of the minienvironment
- Analyzing wafer handling characteristics by monitoring loading and unloading sequences
- Supporting the alignment of the handling system
- Fast detection of misaligned handling systems
- Preventing further contamination and yield-endangering processing
- Reduction of equipment downtime by narrowing down the root cause of a particle contamination
- Optimization of quartz ware recycling cycles by correlation of *HandMon* and wafer surface particle data
- Saving of particle test wafers by a reliable ISPM application and stable processes

*HandMon*-ISPM turned out to be a cost-effective and a fast measurement system with economic potential.

The project was partly funded by the German Ministry of Research BMBF.

### Contact

Ralph Trunk  
 Phone: +49 (0)9131 761-108  
 Email: trunk@iis-b.fhg.de

Misalignment: *HandMon* Data vs. Wafer Surface Test  
 d n *HandMon* Daten vs. Scheibenoberflächentest

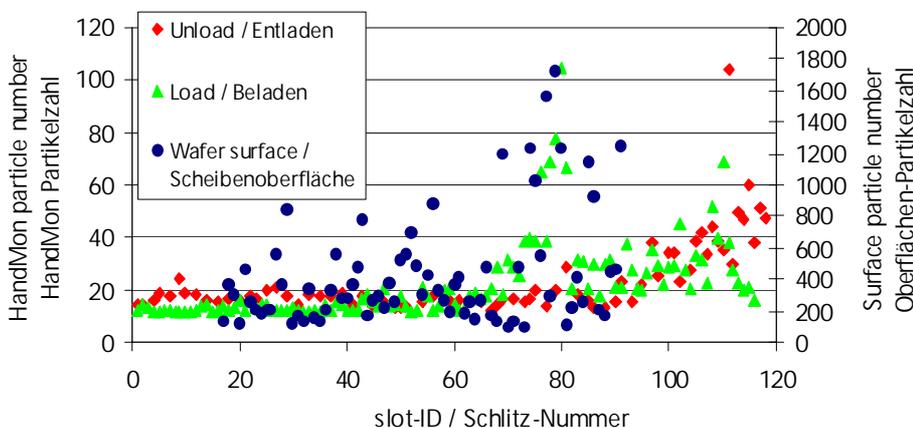


Fig. 4: Dejustage durch *HandMon* System erkannt und durch Scheibenoberflächentest bestätigt: Misalignment recognized by the *HandMon* system and verified by wafer surface tests.

# EuSIC: Ein Informationsnetzwerk zur Innovation und Standardisierung bei APC und Fab-Integration

## Einleitung

Die Halbleiterindustrie ist eine globale Industrie. Da die Technologie tendenziell in vielen Fällen zu komplex wird, um von einem einzigen IC-Unternehmen allein entwickelt zu werden, ist auch die Halbleiterbranche offener geworden. Die großen Halbleiterhersteller teilen sich die etablierten Technologien durch strategische Allianzen. Die Geräte für neue Technologiegenerationen werden, wie bereits im Fall der 300 mm-Technologie geschehen, gemeinsam von IC-Herstellern und der E&M (Equipment & Materials)-Industrie entwickelt. Mittelfristige und strategische Technologieplanung wird von internationalen Arbeitsgruppen durchgeführt, welche die "International Technology Roadmap for Semiconductors" (ITRS) erarbeiten.

In den Vereinigten Staaten und Japan wird dieser Vorgang sehr stark von regionalen Institutionen wie SEMATECH, I300I, Selete, J300 und JEITA unterstützt. In Europa stellt sich die Situation anders dar. Obwohl wir über eine hervorragende F&E (Forschung- und Entwicklung-)Infrastruktur verfügen, gestaltet sich der Wissenstransfer von der Forschung in industrielle Anwendungen schwieriger, da zentrale Organisationen wie SEMATECH, die durch die IC-Firmen getragen werden, gänzlich fehlen.

## Motivation und Idee eines Netzwerkes

Die Idee eines Netzwerkes ist nicht neu. Besonders die Europäische Gemeinschaft fördert Projekte, die Partner aus verschiedenen Ländern einschließen. Spezielle Programme bieten direkte Unterstützung bei der Verknüpfung von F&E Dienstleistungen. Allerdings bestehen diese Netzwerke meist nur

solange, wie das jeweilige Projekt gefördert wird. Generell kann gesagt werden, daß eine stabile europäische Plattform zur Organisation von Informationsaustausch fehlt.

Aufgabe des EuSIC-Netzwerkes ist es, diese Lücke unter Berücksichtigung der für Europa typischen Strukturen zu schließen. Hauptgründe für ein solches Netzwerkes sind:

- Jede Region muß ihre eigene Versorgungskette behalten. Besonders in Europa besteht die Notwendigkeit, die Zusammenarbeit zwischen Abnehmern und Herstellern zu intensivieren.
- Die europäischen Gerätehersteller sind größtenteils kleine und mittelständische Unternehmen. Der Zugang zum Weltmarkt ist jedoch unbedingt notwendig, um die aufgewendeten Entwicklungskosten zu amortisieren.
- Frühe Erkennung neuer Trends und zukünftigen Bedarfs ist essentiell, um eine rechtzeitige Bereitstellung der Produkte gewährleisten zu können. Besonders für kleinere Unternehmen ist es schwierig, Zugang zu Informationen zu erlangen und an großen internationalen Fachveranstaltungen, Konferenzen und Standardmeetings teilzunehmen.
- Während die großen europäischen Firmen bereits Mikroelektronikprogramme wie JESSI, ESPRIT, Medea und Medea+ nutzen, um international wettbewerbsfähig zu sein, ist es kleineren Herstellern nicht möglich, die Stärken ihrer Produkte in der Praxis nachzuweisen.

Es besteht ein offensichtliches Mißverhältnis zwischen der innovativen Leistung in Europa und der Effektivität, mit der europäische Firmen an internationaler Planung und Standardisierung mitwirken. Folgende Beispiele bestätigen diese Beobachtung:

- Die erste 300 mm-Fab weltweit wurde in Dresden errichtet. Eine der Hauptinnovationen, die in der Planungsphase berücksichtigt wurde, war die Integration von Meßtechnik für Advanced Process Control bei kritischen Produktionsschritten (siehe Fig. 1).
- *In situ*- sowie integrierte Messung und Kontrolle sind seit ca. 15 Jahren Schwerpunktgebiete des Fraunhofer IIS-B.
- Die erste den SEMI-Standards entsprechende Cluster-Anlage mit offener Architektur wurde bei Infineon installiert.
- ASML, Niederlande ist einer der führenden Hersteller auf dem Gebiet der Lithographie.
- Die erste SEMI-Arbeitsgruppe für integrierte Meßtechnik wurde 1996 in Europa gegründet.

Es besteht also die Notwendigkeit, die Informationslücke, die den Zugriff auf Information für kleinere, regionale Unternehmen beschränkt, zu schließen und ihnen internationale Geltung zu verschaffen.

## Betrieb des EuSIC Netzwerkes

Das EuSIC Netzwerk wurde als unabhängige Organisation mit Unterstüt-

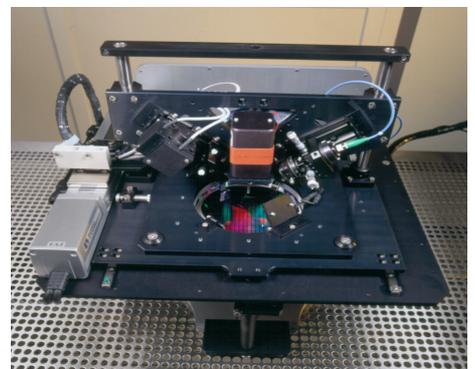


Fig. 1: Für die Integration in 300 mm-Herstellungsanlagen geeignete bewegliche Anlage zur optischen CD-Messung; Mobile tool for optical CD measurement suitable for the integration in 300 mm production equipment.

# EuSIC: An Information Network for Innovation and Standardization in APC and Factory Integration

## Introduction

Semiconductor industry is a global industry. It is evident that the semiconductor community has become much more open simply because technology tends to become too complex in many cases to be managed by a single IC company. Basic process modules are becoming public domain. The mainstream technologies are shared by the major semiconductor manufacturers through strategic alliances. Equipment for new generations of technologies is more and more specified and developed jointly by the IC makers and the E&M industry like it has happened in 300 mm technology. Mid-term and strategic technology planning is being performed in international planning teams putting together the "International Technology Roadmap for Semiconductors" (ITRS).

In the US and in Japan, this process has been strongly supported by regional institutions like SEMATECH, I300I, Selete, J300, and JEITA. Europe is facing a different situation. Though there is an excellent R&D infrastructure available, the transfer of basic developments into industrial applications appears to be more difficult since central organizations like SEMATECH providing knowledge transfer to the IC companies are missing.

## Motivation and Idea of a Network

The idea of networking is not really new. Especially projects funded by the European Community involve partners from different countries. Special programs provide direct support for establishing interlinked R&D services. On the other hand, in most cases these networks exist only as long as the respective project is funded. In general, it has to be stated that a stable European

platform organizing information exchange is missing.

The EuSIC Network is intended to close this gap taking into account the structures specific to Europe. The driving forces behind EuSIC are summarized below:

- Each region has to maintain its own supply chain. Obviously, there is a need specifically in Europe to foster the cooperation between users and suppliers.
- European equipment companies are mostly SMEs but they need to have access to the world-wide market in order to gain reasonable return on development costs. Due to limited resources they depend on the access to domestic manufacturing lines.
- Early awareness of new trends and future requirements is essential to have products ready in time. Especially for smaller companies it is difficult to trace information, attend the major international trade shows, conferences, and standards meetings.
- While the major European companies have taken their chance provided by major microelectronics programs like JESSI, ESPRIT, Medea, and Medea+ to gain international competitiveness, many supplier companies do not get the aware-

ness their innovative products deserve.

In general, there is a mismatch between the innovative power in Europe and the effectiveness of European companies have in international planning and standardization. The following examples shall highlight this observation:

- The first 300 mm fab world-wide was built in Dresden, Germany. One of the major innovations taken into account in the planning phase yet was the integration of metrology for advanced process control of critical production steps. (see fig. 1)
- In situ and integrated measurement and control has been one of the core competencies of Fraunhofer IIS-B for about 15 years.
- The first multi-vendor cluster tool fully compliant with the SEMI standards was installed at Infineon.
- ASML, The Netherlands is one of the leading lithography suppliers.
- The first SEMI Task force on integrated metrology was established in Europe in 1996.

Obviously, there is a need to close the information gap limiting the information available for smaller, local companies and the awareness of local activities and product in the international community.

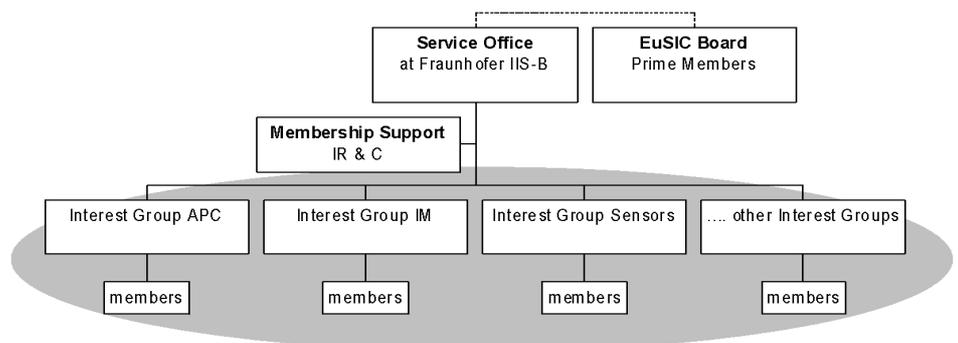


Fig. 2: Organigramm des EuSIC-Netzwerks; Organization of EuSIC.

zung mehrerer Projektpartner aus der Industrie vom IIS-B gegründet. Schon früh spielte das IIS-B eine aktive Rolle in für Standardisierungen zuständigen Organisationen wie SEMI und internationalen Organisationen sowie in Planungsorganisationen wie ITRS. Präsenz bei Messen wie Semicon gehört ebenso zu den wichtigsten Aufgaben des Instituts. IIS-B ist ein anerkannter Partner in den genannten Organisationen, ist sich zukünftiger Trends und Entwicklungen bewußt und ist bereit, sein Wissen mit den EuSIC Partnern zu teilen.

Fig. 2 zeigt die aktuelle Organisationsübersicht von EuSIC: Das Netzwerk wird vom EuSIC-Büro aus betrieben, wo alle Aktivitäten koordiniert werden. Dies umfaßt Reiseplanung, Bereitstellung von Berichten und die Herausgabe des EuSIC-Newsletters. Außerdem bietet EuSIC seinen Mitgliedern eine Website und organisiert Meetings, Workshops und Seminare.

Die Mitglieder von EuSIC organisieren sich selbst in User Groups zu spezifischen Themen und Interessengebieten. Diese User Groups planen, an welchen internationalen Veranstaltungen teilgenommen wird und wie EuSIC aktiv zu diesen beitragen kann.

### Arbeitsschwerpunkte

Haupttätigkeiten von EuSIC sind Teilnahme an internationalen Veranstaltungen, Recherche relevanter Informationen und Einflußnahme auf technologische Trends und Standards. Dies umfaßt die Koordination von Reisen und die Zurverfügungstellung der anschließend verfaßten Berichte.

Eine beachtliche Anzahl an Organisationen und Veranstaltungen weltweit bietet einen Wissens- und Know-how-Pool und setzt Standards auf den einzelnen Gebieten der Halbleiterindustrie:



Fig. 3: EuSIC-Dienstleistungen; EuSIC services.

Internationale Gesellschaften und Organisationen

- International SEMATECH
- SEMI - Semiconductor Equipment Materials International
- IMA - Integrated Measurement Association

Konferenzen und Messen

Die wichtigsten Veranstaltungen sind:

- SEMICON-Messen (besonders: West, Südwest, Japan, Europa)
- SEMI-Standard Meetings
- ITRS-Konferenzen
- AEC/APC-Konferenzen
- ASMC-Konferenzen
- Internationales Symposium zur Halbleiterfertigung (ISSM Japan und Nordamerika).

Die Aufgabe von EuSIC ist es, die oben genannten Organisationen und Teilnehmer der aufgeführten Veranstaltungen gemäß den von EuSIC-Mitgliedern gesetzten Prioritäten zu einem Netzwerk zu verbinden.

### Status und Aussicht

Der Startschuß zu EuSIC wurde auf einem Kick-off-Meeting im Juli 2001 gegeben. Zu diesem Zeitpunkt waren zehn Mitglieder registriert, deren Zahl

stetig steigt. Vor kurzem wurden zwei EuSIC-Interessengruppen ins Leben gerufen, die User Group on Integrated Measurement und die User Group Software (siehe <http://www.eusic.org>).

### Fazit

Die Notwendigkeit eines Netzwerks zum Austausch von Informationen in der Halbleiterindustrie wurde dargestellt. Die jeweiligen Dienstleistungen sollen mittels EuSIC zur Verfügung gestellt werden. EuSIC ist eine Non-profit-Organisation. Jedes interessierte Unternehmen und jede interessierte Organisation können EuSIC zu einem angemessenen Mitgliedsbeitrag beitreten. Die Arbeitsschwerpunkte und die speziellen Aktivitäten werden von den Mitgliedern bestimmt. Parallel dazu werden Aktivitäten in User Groups durchgeführt, wo die neuesten Trends diskutiert und die Teilnahme an Standardisierungsgruppen und Planungsgremien vorbereitet werden.

### Ansprechpartner

Dr. Claus Schneider  
 Telefon: +49 (9131) 761-161  
 Email: [schneider@iis-b.fhg.de](mailto:schneider@iis-b.fhg.de)

## Operation of the EuSIC Network

The EuSIC Network is an independent organization founded by IIS-B with the support of several project partners from industry. IIS-B started early to play an active role in standards organizations like SEMI and international organizations and planning organizations like ITRS. Attendance at trade shows like Semicon is another vital element. IIS-B is a well-accepted partner in these organizations and is well aware of future trends and developments and is ready to share its knowledge with the EuSIC partners.

Fig. 2 shows the present organization plan of EuSIC: The network is operated by the EuSIC Office which coordinates the activities. This includes travel planning, distribution of reports, and the release of a newsletter. It maintains a web site and organizes the meetings, workshops, and tutorials.

The members organize themselves by forming user groups on specific topics of interest. These user groups plan which international events will be attended and how EuSIC can actively participate.

A supervisory board consisting of major players in the microelectronics industry supports strategic planning.

## Fields of Activities

The key activities of EuSIC are to attend international events, to collect the information required and to influence technological trends and standards. This includes the coordination of those travels and reports about the results afterwards.

There is a considerable number of organizations and events worldwide pro-



Fig. 4: Vorteile der EuSIC-Mitglieder; Benefits for EuSIC members.

viding a pool of knowledge and know-how and setting standards in the particular fields of semiconductor business:

### International Associations and Organizations

- International SEMATECH
- SEMI - Semiconductor Equipment Materials International
- IMA - Integrated Measurement Association

### Conferences, Exhibitions and Shows

The most important events are:

- SEMICON trade shows (especially: West, South West, Japan, Europe)
- SEMI standard meetings
- ITRS conferences
- AEC/APC conferences
- ASMC conferences
- International Symposium on Semiconductor Manufacturing (ISSM Japan and North America).

The task of EuSIC is to "network" with these organizations and the attendees of the listed events according to the priorities set by the EuSIC members.

## Status and Outlook

EuSIC was launched at a Kick-off meeting in July 2001 and started with ten

registered members. This number is still growing. Presently, two EuSIC interest groups started working, the User Group on Integrated Metrology and the User Group Software (see <http://www.eusic.org>).

## Conclusion

The need for a network for information exchange in the semiconductor business was described. EuSIC is intended to provide the respective services. EuSIC is non-profit. Any interested company or organization can join EuSIC at a moderate membership fee. The fields of activities and the particular actions are defined by the members. Parallel activities are carried out in user groups which discuss the latest trends and prepare for participation in the standardization groups and planning panels.

## Contact

Dr. Claus Schneider  
 Phone: +49 (9131) 761-161  
 Email: [schneider@iis-b.fhg.de](mailto:schneider@iis-b.fhg.de)

# Weltweite Evaluierung der Reinigung von 300 mm Front Opening Unified Pods in Zusammenarbeit mit International SEMATECH

## Einleitung

Front opening unified pods (FOUPs) sind für den Transport und die Lagerung von 300 mm-Siliciumscheiben in der Halbleiterfertigung entworfen. Die Herstellung von 300 mm-Siliciumscheiben in Pilotlinien mit Minienviroment-Technologie hat bereits begonnen. Weitere Fabrikationsanlagen befinden sich derzeit weltweit im Bau. In den vergangenen Jahren haben sowohl International SEMATECH als auch das Fraunhofer IIS-B eine Reihe von Untersuchungen durchgeführt, um FOUPs zu charakterisieren bzw. zu optimieren. Beide haben auch zu den wichtigsten Richtlinien und SEMI-Standards über den Einsatz von FOUPs in der Halbleiterfertigung beigetragen. Dennoch müssen noch einige Punkte geklärt werden, um einen sicheren Einsatz von FOUPs in der Halbleiterfertigung zu gewährleisten. Eines der wichtigsten verbleibenden Themen ist ein passendes Rezept für die Reinigung von FOUPs. Zwischen Juli 2000 und Dezember 2001 widmeten sich International SEMATECH und das Fraunhofer IIS-B diesem Thema in einer weltweiten Studie, die die Evaluierung von FOUP-Reinigern aus den USA, Japan und Europa beinhaltete sowie alle zu diesem Zeitpunkt erhältlichen FOUP-Versionen.

## Motivation

Zwar gibt es in der Halbleiterindustrie ein generelles Verständnis dafür, daß FOUPs regelmäßig gereinigt werden müssen um eine Übertragung von Verunreinigungen auf Siliciumscheiben zu vermeiden, jedoch ist nach wie vor unklar, welches Reinigungsverfahren am effektivsten ist. FOUP-Reiniger verwenden derzeit Verfahren basierend auf der Reinigungswirkung von  $\text{CO}_2$ , Lösungsmitteln oder DI-Wasser. Einige verwenden zusätzlich Ultraschall. Auf DI-Wasser basierende Reiniger unterscheiden sich weiterhin bezüglich der Wassertemperatur, des Wasserdrucks, um FOUPs zu sprühen, des Einsatzes von Reinigungszusätzen und des Trocknungsverfahrens. Das Ziel dieser gemeinsamen Testserie von International SEMATECH und dem Fraunhofer IIS-B war deshalb die Reinigungseffizienz der unterschiedlichen FOUP-Reiniger zu vergleichen und dabei die Reinigbarkeit jeder einzelnen FOUP-Version zu berücksichtigen.

## Experimente

Die FOUP-Hersteller Asyst, Dainichi Shoji, Entegris, Kakizaki und Shin-Etsu Polymer nahmen mit ihrer jeweils aktuellsten FOUP-Version teil. Die FOUP-Reiniger selbst wurden beim jeweiligen Hersteller vor Ort evaluiert. Für die Firmen

Atcor, Eco-Snow, Entegris, Semitool und Sono Tek wurden die Tests in den USA, für Hugel und SMT in Japan und für Dynamic Microsystems und Semax in Europa durchgeführt. Sechs unterschiedliche FOUPs wurden gezielt mit einer speziellen Substanz kontaminiert und anschließend mit jedem FOUP-Reiniger gereinigt. Ein Vergleich der Reinigungseffizienz der Reiniger war möglich, indem die verbleibenden Kontaminationsreste an bestimmten FOUP-Komponenten nach der Reinigung gemessen wurden. Hierfür wurde eine spezielle Reinigungssubstanz mit einer optimalen Reinigungswirkung für die Kontaminationsubstanz verwendet. Mit dieser wurden die nach der Reinigung noch verbleibenden Rückstände der vorher gezielt aufgetragenen Kontamination von den einzelnen Komponenten jedes FOUPs entfernt und in Lösung gebracht. Die Konzentration bestimmter Ionen in jeder Flüssigkeitsprobe mit den in Lösung gebrachten Kontaminationsrückständen wurde anschließend mit induktiv gekoppelter Plasma-Massenspektrometrie (ICP-MS) gemessen. Durch einen Vergleich der Kontaminationsrückstände nach der Reinigung sollte so die Effizienz jedes einzelnen Reinigungsverfahrens für jedes aktuelle FOUP-Design ermittelt werden. Darüber hinaus wäre eine mangelnde Reinigungswirkung vieler Reinigungsverfahren für eine bestimmte FOUP-Komponente ein Indiz dafür, daß das entsprechende FOUP-



Fig. 1: Beispiele für weiße Kontaminationsrückstände auf Gummidichtungen der Türen, auf O-Ringen der Filterhalterungen und auf Rückseiten von separaten Scheibhalterungen (von links nach rechts) nach der FOUP-Reinigung. Mangelhafte Reinigungsergebnisse, wie hier abgebildet, waren in der Regel für jeden FOUP-Reiniger sichtbar;

Examples of white contamination substance residues on gaskets, filter o-rings and back sides of support structures (from left to right) after cleaning of FOUPs. Poor cleaning results as shown here were visible almost for every FOUP cleaner.

# Global Evaluation of 300 mm Front Opening Unified Pod Cleaning in Cooperation with International SEMATECH

## Introduction

Front opening unified pods (FOUPs) are designed for transporting and storing 300 mm wafers in semiconductor manufacturing. Pilot line production on 300 mm wafers using minienvironment technology including FOUPs has started already, and several fabs are currently being built worldwide. In recent years, both International SEMATECH and Fraunhofer IIS-B have performed numerous experiments to characterize and optimize FOUPs. Both also contributed to most of the guidelines and SEMI standards related to the use of FOUPs in semiconductor manufacturing. However, some issues still need to be clarified to guarantee safe use in production lines. One of the major remaining questions concerns a suitable recipe for FOUP cleaning. International SEMATECH and Fraunhofer IIS-B have addressed this issue by a worldwide study including the evaluation of FOUP cleaners from the US, Japan and Europe as well as all FOUPs available on the market from July 2000 until December 2001.

## Motivation

There is general understanding in semiconductor industry that FOUPs have to be cleaned regularly in order to avoid contamination transfer onto wafers but it is still unclear which specific cleaning

technique is most efficient. Current cleaning tools use CO<sub>2</sub>, solvent, or aqueous based procedures. Some use ultrasonic in addition. Aqueous based cleaners furthermore vary concerning the water temperature, the water pressure used to spray the FOUPs, the use of surfactants, and the drying procedure. Therefore, the purpose of this joint test series by International SEMATECH and Fraunhofer IIS-B was to provide a comparison of the cleaning efficiency of the different FOUP cleaners while simultaneously taking the cleanability of each individual FOUP version into account.

## Experimental

The FOUP manufacturers Asyst, Dainichi Shoji, Entegris, Kakizaki and Shin-Etsu Polymer participated with their latest FOUP versions. FOUP cleaning equipment was evaluated at the supplier sites Atcor, Eco-Snow, Entegris, Semitool and Sono Tek in the US, Hugel and SMT in Japan, and Dynamic Microsystems and Semax in Europe. The six different FOUPs were intentionally contaminated with a specific contamination substance and subsequently cleaned by each FOUP cleaning tool. Evaluation of the FOUP cleaning efficiency was possible by measuring the concentration of the remaining contamination substance on individual FOUP components after cleaning. This was achieved by using a specific clean-

ing solution with an optimum removal rate for the contamination substance to dissolve its residues from certain components of each FOUP. The concentration of specific ions in the liquid samples containing the dissolved contamination substance residues was measured by Inductively Coupled Plasma-Mass Spectrometry (ICP-MS). Thus, comparing the amount of remaining contamination substance after cleaning was considered to reveal the efficiency of each cleaning procedure for all currently available FOUP designs. Furthermore, a poor cleaning efficiency of many cleaning procedures for a particular FOUP component would indicate a need for modifying this particular FOUP design in order to achieve a better cleaning result.

## Results

A visual inspection of the FOUP components immediately after the cleaning step revealed a poor cleaning efficiency for all gaskets, filter o-rings and all back sides of separate support structures (fig. 1). For the FOUP components shell, wafer retainer and filter plug (fig. 2) the cleaning results with the different FOUP cleaners varied significantly. The visual inspection for contamination substance residues matched considerably well with the ICP-MS data for the ionic contaminants in the liquid samples from the dissolved contamination residues on certain FOUP components.

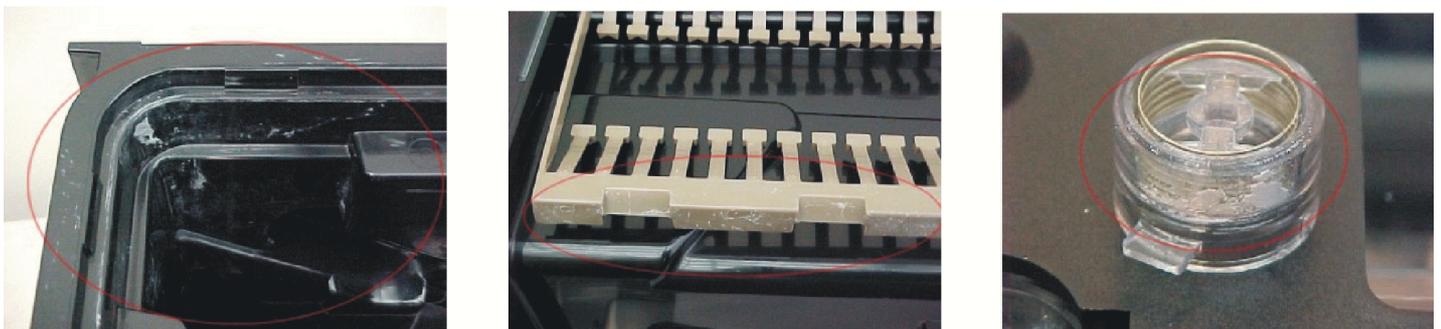


Fig. 2: Beispiele für weiße Kontaminationsrückstände auf FOUP-Hüllen, auf Scheibenhalterung in der FOUP-Tür und auf Filterhalterung (von links nach rechts) nach der FOUP-Reinigung. Mangelhafte Reinigungsergebnisse, wie hier abgebildet, waren nur für wenige FOUP-Reiniger sichtbar; Examples of white contamination substance residues on shells, wafer retainers and filter plugs (from left to right) after cleaning of FOUPs. Poor cleaning results as shown here were visible only for a view FOUP cleaners.

Design optimiert werden müßte, um ein besseres Reinigungsergebnis zu erzielen.

## Ergebnisse

Eine visuelle Inspektion von FOUP-Komponenten unmittelbar nach der Reinigung zeigte eine mangelhafte Reinigungswirkung für alle Gummidichtungen der Türen, alle O-Ringe der Filterhalterungen und alle Rückseiten von separaten Scheibhalterungen (Fig. 1). Für die FOUP-Hülle, die Scheibhalterung in der FOUP-Tür und die Filterhalterung wurden mit den jeweiligen Reinigungsverfahren deutlich unterschiedliche Reinigungsergebnisse erzielt (Fig. 2). Die visuelle Inspektion für Kontaminationsrückstände auf einzelnen FOUP-Komponenten wurde anschließend bestätigt durch die ICP-MS-Daten für die Konzentration bestimmter Ionen in den Flüssigkeitsproben mit den in Lösung gebrachten Kontaminationsrückständen. Die abschließende Matrix der ICP-MS-Ergebnisse bezüglich der Reinigungseffizienz der FOUP-Reiniger für die einzelnen Komponenten jedes FOUPs ist in Fig. 3 dargestellt. Jeder FOUP-Reiniger-Hersteller kann daraus ableiten, für welches FOUP-Design sein Reiniger am geeignetsten ist. Umgekehrt findet jeder FOUP-Hersteller Informationen darüber, mit welchem Reinigungsverfahren sich sein FOUP am besten reinigen läßt. Zusätzlich erhalten Halbleiterhersteller, die einen bestimmten Typ von FOUP-Reiniger oder FOUP bevorzugen, einen wichtigen Hinweis für die Wahl eines passenden FOUPs oder FOUP-Reinigers.

## Schlußfolgerungen und Ausblick

Es konnten deutliche Unterschiede bezüglich der Reinigungswirkung von FOUP-Reinigern sowie der Reinigbarkeit von FOUPs nachgewiesen werden. Im allgemeinen galt, je einfacher das

FOUP-Design, desto besser das Reinigungsergebnis. Jedoch blieben Kontaminationsrückstände in jedem FOUP nach der Reinigung in jedem FOUP-Reiniger nachweisbar. Weniger gute Reinigungsergebnisse konnten im wesentlichen auf das Zusammenspiel zweier Einflüsse zurückgeführt werden. Einerseits hatten die Sprühdüsen der FOUP-Reiniger meist nicht genügend Bewegungsfreiheit, andererseits waren einige FOUP-Komponenten recht unvorteilhaft entworfen. Folglich resultierte aus dieser Studie die Empfehlung zur Optimierung der FOUP-Reiniger durch Software- und / oder Hardwareänderungen. Zusätzlich ging eine Empfehlung für die Änderung des Designs bestimmter FOUP-Komponenten an einzelne FOUP-Hersteller.

Es bleibt noch der wichtige Hinweis, daß die Ergebnisse dieses Tests keinesfalls eine absolute Wertung aller FOUPs und FOUP-Reiniger darstellt. Die Testergebnisse vergleichen lediglich die Reinigungswirkung von FOUP-Reinigern sowie die Reinigbarkeit von FOUPs für ein ganz bestimmtes Kontaminationsgemisch. Auch wenn die Reinigungsergebnisse zum Teil stark variieren, fehlen bislang noch jegliche Spezifikationen dafür, wie sauber ein FOUP nach der Reinigung sein muss bzw. ob eine Sauberkeit wie nach dem besten Reinigungsergebnis tatsächlich erforderlich ist. Deshalb muss dieser Test als Teil einer ganzen Serie von Untersuchungen gesehen werden. Zukünftige Tests sollten sich speziell mit Langzeituntersuchungen diverser FOUP-Reiniger und der Auswirkung mehrfacher Reinigungszyklen auf den Verschleiß von FOUP-Materialien und damit auf die Lebensdauer einzelner FOUP-Komponenten befassen.

Ansprechpartner

Jürgen Frickinger  
Telefon: +49 (0) 9131 761-120  
Email: frickinger@iis-b.fhg.de

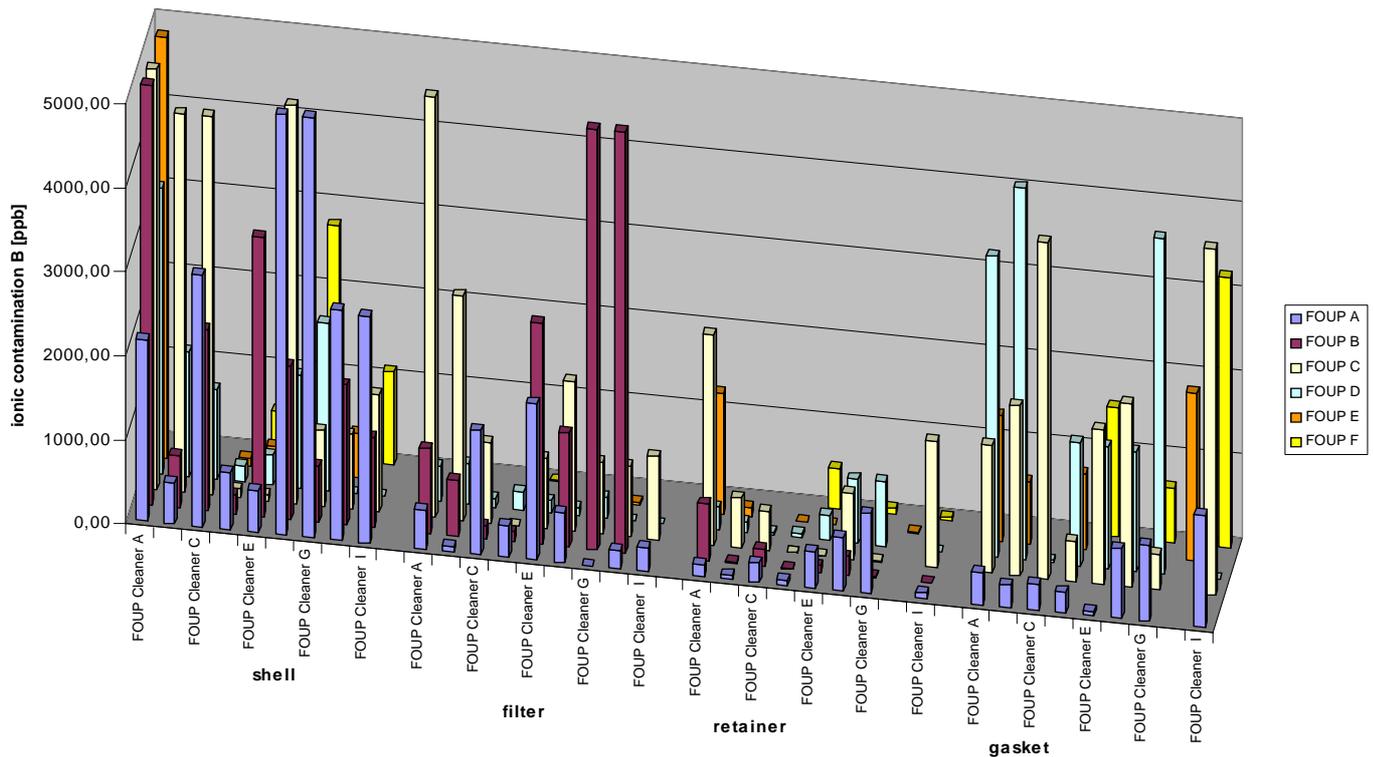


Fig. 3: Vergleich der Reinigungsergebnisse für alle FOUF-Reiniger und für die Komponenten aller FOUFs. Die Abbildung zeigt die ICP-MS-Daten für eine bestimmte ionische Kontamination der Kontaminationssubstanz;  
Comparison of the cleaning results for all FOUF cleaners and for the components of all FOUFs. The graph shows ICP-MS data for one specific ionic contamination of the contamination substance.

The final matrix of the ICP-MS results concerning the cleaning efficiency of each FOUF cleaner for the individual components of each FOUF is presented in fig. 3. Based on this data every FOUF cleaner manufacturer can conclude which FOUF design can be cleaned best with its cleaner. In the reverse case, every FOUF manufacturer finds information about the best cleaning tool for its FOUF. In addition, IC-manufacturers which already are in favor of a specific FOUF cleaner or FOUF get an important reference for the selection of the best matching FOUF or FOUF cleaner.

### Conclusions and Outlook

Significant differences concerning the cleaning efficiency of FOUF cleaners as well as the cleanability of FOUFs were demonstrated. In general, the simpler the design of a FOUF was, the better was its cleaning result. However, con-

tamination substance residues remained in every FOUF after cleaning in each FOUF cleaner. Less good cleaning results were mainly due to a combination of both a limited freedom of the spray nozzle movement inside the FOUF cleaners and unfavorably designed FOUF components. Consequently, improving the automation of FOUF cleaning equipment by software and/or hardware modifications was recommended to improve the cleaning efficiency of FOUF cleaners. In addition, a re-design of some specific FOUF components was recommended.

It is important to note that the results of this test do not indicate a general ranking for FOUF cleaners or a general ranking for FOUFs. The test results presented in this report only indicate the cleaning efficiency of FOUF cleaners and the cleanability of FOUFs for a very specific mixture of contaminants. Even though the cleaning results for FOUF

cleaners showed differences, there are still no specifications available how clean a FOUF has to be after cleaning and if a FOUF really has to be as clean as achieved by the best cleaning results. Thus, this test is just a single test among a series of tests. Future tests should especially focus on a long-term evaluation of different FOUF cleaners and the effect of multiple cleaning cycles on the degradation of the FOUF materials and consequently the lifetime of the individual FOUF components.

### Contact

Jürgen Frickinger  
Phone: +49 (0)9131 761-120  
Email: frickinger@iis-b.fhg.de

# Aufbau und Inbetriebnahme einer 300 mm-Reclaim-Prozeßlinie

## Einleitung

Unter dem Schlagwort "Nachhaltige Entwicklung" wird seit einigen Jahren auf größtmögliche Umweltverträglichkeit und Schonung der natürlichen Ressourcen im Produktionsprozeß geachtet. Dieser Trend hat, vorwiegend aus ökonomischen Gründen, auch auf die Halbleiterbranche übergegriffen. So werden Rohstoffe, wie Wasser oder Chemikalien, im Produktionsprozeß wiederverwendet. Auch einkristalline Siliziumscheiben werden zunehmend wieder in die Produktion zurückgeführt. Dieses sogenannte "Reclaim" wird auf Siliziumscheiben angewandt, die zu Zwecken der Prozeßkontrolle, -optimierung oder -entwicklung verwendet wurden oder als Produktionsauschuß anfallen. Der Anteil dieser Scheiben am gesamten Scheibeneingang in einer Fabrik kann, je nach Produktspektrum, bis zu 40% betragen. Vor allem mit der Einführung der Halbleiterherstellung auf 300 mm-Siliziumscheiben, deren Preis zur Zeit bei etwa 500 € pro Scheibe liegt, kann durch das Reclaim eine enorme Kostenersparnis für den Halbleiterhersteller erzielt werden. Für die Technologie des Reclaims, v.a. von großen Siliziumscheiben, besteht noch großer Entwicklungsbedarf. Das IIS-B stellt sich den Herausforderungen im Bereich "Nachhaltiges Wirtschaften" und hat das neue Arbeitsgebiet "Reclaim" gegründet. Aus Projekt- und Eigenmitteln wurde dazu eine Pilotlinie zum Reclaim von Siliziumscheiben aufgebaut, die zusammen mit einem jungen Start-up Unternehmen für Entwicklung und Durchführung des Reclaims von Siliziumscheiben genutzt wird.

## Geräte und Anlagen

Das Reclaim von Siliziumscheiben geschieht in einer Prozeßsequenz, in der

zuerst die aus der Halbleiterherstellung stammenden Schichten auf der Scheibe entfernt werden, dann über verschiedene Polierschritte die Oberfläche geglättet und die Geometrie eingestellt, und schließlich durch Reinigung eine entsprechende Endqualität erreicht wird. Die Kontrolle der Prozesse und der Scheibenqualität spielen dabei eine entscheidende Rolle. Bei der Beschaffung der erforderlichen Prozeßgeräte wurde auf Kompatibilität zu industriellen Spezifikationen geachtet, um eine schnelle Übertragbarkeit der Ergebnisse aus der Prozeßentwicklung in die industrielle Anwendung zu gewährleisten. Für die Pilotlinie zum Reclaim stehen mittlerweile eine Ätzbank zur Schichtentfernung, 5 Poliermaschinen (Fig. 1) sowie eine Reinigungsbank, ein Boxenreiniger und umfangreiche Meßtechnik zur Verfügung (Tabelle 1).

## Ausbau der Infrastruktur

Die Pilotlinie zum Reclaim wurde im

Reinraumlabor des IIS-B untergebracht. Der Betrieb der beschafften Prozeßgeräte stellt große Anforderungen an die Ver- und Entsorgung mit Medien, wie Reinstwasser, Chemikalien, Zu- und Abluft, Vakuum oder Druckluft. So wurde der Reinraum des IIS-B im Vorfeld der Gerätebeschaffung entsprechend aufgerüstet: die Abluftanlage wurde um einen Gaswäscher für das Reinigen von zusätzlicher Abluft aus den naßchemischen Bänken erweitert. Eine umfangreiche automatische Regelung zur Gewährleistung des Notbetriebs bei Ausfall einer Abluftanlage wurde installiert. In der Reinstwasseranlage wurde ein Pufferbehälter mit 20 m<sup>3</sup> Fassungsvermögen zum Ausgleich von Bedarfsspitzen eingebaut. Die Entsorgung von konzentrierten Ätzchemikalien wird künftig über ein Sammel- und Abpumpsystem im Keller des Reinraums ermöglicht. Die Druckluft- sowie die Energieversorgung wurden ebenfalls erweitert. Schließlich erforderte die Einbringung der Großgeräte den Einbau einer Öffnung an der Fassade des



Fig. 1: Doppelseiten-Poliermaschine im Reinraum des IIS-B; Double-side polishing tool in the cleanroom of IIS-B.

# Installation and Start-up of a 300 mm Reclaim Process Line

## Introduction

For some years, the keyword "Sustainable Development" is being associated with the highest possible degree of environmental sustainability and the preservation of the natural resources during the production process. Primarily for economic reasons, this trend has also been influencing the semiconductor industry. Therefore, raw materials such as water or chemicals are being recycled during the production process. This increasingly applies for mono-crystalline silicon wafers as well. This so-called "reclaim" is made use of in the case of silicon wafers which were utilized for purposes such as process control, process optimization, process development or scrap wafers resulting from the production. Depending on the range of products, the share of non product wafers in a fab can amount up to 40 % of total wafer consumption. Especially with the introduction of semiconductor manufacturing on 300 mm silicon wafers, which currently cost about 500 € each, semiconductor manufacturers can reduce their costs considerably through reclaim. There is still a great demand for further development regarding reclaim technology, especially for large silicon wafers. IIS-B meets the challenges in the field of "Sustainable Economy" and has established the new activity "reclaim". A pilot line for the reclaim of silicon wafers, financed by external projects and Fraunhofer Gesellschaft, was established. Together with a young start-up company, this pilot line is being used for the process development and pilot production of reclaimed silicon wafers.

## Equipment

Reclaiming silicon wafers is done in a sequence of steps: Layers remaining from semiconductor manufacturing are

removed from the wafer and the surface is polished in different steps to re-establish its geometry. The final quality is obtained through a final cleaning. Controlling these processes as well as the wafer quality plays a decisive role in reclaim. In procuring the required process equipment, great importance was attached to compatibility with industrial specifications in order to provide for a rapid transferability of the results of process development into industrial applications. By now, an etching bench for layer removal, 5 polishing tools (fig. 1), a bench for wet clean, a carrier cleaner, and comprehensive metrology (table 1) are available for the reclaim pilot line.

## Extension of the infrastructure

The pilot line for reclaim has been installed in the cleanroom of the IIS-B. Media supply needed for running the obtained process equipment, such as ultra pure water (UPW), chemicals, fresh air and exhaust, vacuum or com-

pressed air required the installation of new equipment in the sub-fab of the IIS-B cleanroom. To purify additional exhaust air from the wet chemical benches, a gas scrubber was added to the exhaust air system. In order to guarantee emergency service in case of failure of the exhaust air system, an automatic control was installed. A buffer vessel with a capacity of 20 m<sup>3</sup> was integrated into the UPW system for counterbalance during phases of peak consumption. Concentrated etch chemicals will be disposed of via a collecting and pump down system located in the basement of the cleanroom. Supply of compressed air and energy have been improved as well. And finally, the installation of large-scale equipment required incorporating an opening into the facade of the cleanroom, since some of the larger systems could not be introduced through the existing lock (fig. 2).



Fig. 2: Einbringung der Reinigungsbank in den Reinraum des IIS-B; Bringing in the final clean wet bench into the cleanroom of IIS-B.

Reinraumes, da über die vorhandene Schleuse einige der größeren Anlagen nicht in den Reinraum gebracht werden konnten (Fig. 2).

#### Ausblick

Seit Ende 2001 stehen dem IIS-B und seinen Partnern aus der Industrie eine voll funktionsfähige Pilotlinie für das Reclaim von Siliciumscheiben bis 300 mm Durchmesser zur Verfügung. Erste Arbeiten zur Prozeßentwicklung und -optimierung sind bereits abgeschlossen. Die gegenwärtigen Trends in der Halbleiterherstellung lassen einen wachsenden Bedarf nach Dienstleistungen im Bereich Reclaim erkennen.

#### Ansprechpartner

Dr. Jürgen Bügler  
Telefon: +49 (0) 9131 761-106  
Email: [buegler@iis-b.fhg.de](mailto:buegler@iis-b.fhg.de)

Outlook

Since the end of 2001 a fully functional pilot line for the reclaim of silicon wafers with a diameter of up to 300 mm is available for IIS-B and its partners in the industrial sector. First tasks in the field of process development and process optimization have already been finished successfully. Present trends of semiconductor manufacturing indicate an increasing demand for reclaim services in the future.

Contact

Dr. Jürgen Bügler  
Phone: +49 (0) 9131 761-106  
Email: buegler@iis-b.fhg.de

| Equipment             | Manufacturer        | Process / Purpose              |
|-----------------------|---------------------|--------------------------------|
| Wet bench             | Astec               | Removal of layers              |
| Automatic wet bench   | Rena                | Final clean & dry              |
| CMP tool "PM300"      | Peter Wolters CMP   | Haze-free polish & brush clean |
| Polisher "AC1800"     | Peter Wolters       | Double-side polish             |
| Polisher "FP12"       | Peter Wolters       | Single-side polish             |
| Box-cleaner           | Semax               | Cleaning of transport boxes    |
| Thickness measurement | Eichhorn & Hausmann | Geometry measurement           |
| Particle counter SP1  | KLA Tencor          | Detection of surface defects   |

Tabelle 1: Prozeßgeräte für das Reclaim von Siliziumscheiden;  
Table 1: Process tools for the reclaim of silicon wafers.

Schwerpunkte, Trends und Potentiale der Abteilung Technologie

Forschungsschwerpunkte und Kompetenzen im Bereich Technologie und Halbleiterbauelemente sind die Entwicklung neuartiger Einzelprozeßschritte und Verfahren für höchstintegrierte Schaltungen, Testprozeßsequenzen, die Bearbeitung mikroskopischer Strukturen mittels Ionenstrahltechnik und die Entwicklung von Bauelementestrukturen der Leistungselektronik und der Mikrosystemtechnik. Für die Durchführung der Arbeiten stehen in Kooperation mit dem Lehrstuhl für Elektronische Bauelemente der Universität Erlangen-Nürnberg mehr als 1000 m<sup>2</sup> Reinraum (Klasse 10) mit entsprechender Gerätetechnik zur Verfügung. Dadurch ist die Durchführung aller wichtigen Prozeßschritte auf Siliciumscheiben bis 150 mm, für Einzelprozeßschritte bis 200 mm bzw. bis 300 mm Durchmesser möglich. Ein von der Industrie transferierter CMOS-Prozeß ist in der Prozeßlinie des IIS-B implementiert und an die speziellen Anforderungen eines Forschungsinstitutes angepaßt. Dieser Gesamtprozeß bildet die Basis, die Einzelprozeßentwicklung für zukünftige Schaltkreise zu stärken und eine Erprobung von neuen Prozessen im Umfeld eines bekannten Prozesses zu ermöglichen.

Im Bereich Front-end-Prozeßentwicklung und elektronische Halbleiter-Bauelemente-Charakterisierung steht dem IIS-B mit hochmodernen Gasphasen-Abscheidanlagen auf der Basis von MOCVD geeignetes Equipment zur Abscheidung von hoch-epsilon und metallischen Schichten zur Verfügung. Kompetenzen des IIS-B liegen dabei in der Anpassung dieser Anlagen an die jeweilige Precursorenchemie, in der Abscheidung aus allen Arten von Precursoren und in der Charakterisierung der abgeschiedenen Schichten sowie in

Zusammenarbeit mit mehreren chemischen Instituten in der Herstellung und Modifizierung neuartiger Precursoren. Dazu und für die weitergehende HL-Bauelemente Charakterisierung ist das IIS-B sehr umfassend mit Parametermeßplätzen, Waferprobern und Hochspannungsmessplätzen ausgerüstet.

Traditionelles Arbeitsgebiet am IIS-B ist die Ionenstrahltechnik. Implantationsanlagen von einigen eV bis hin zu mehreren MeV stehen zur Verfügung. Die Durchführung von Sonderimplantationen für Industriekunden, sowohl in der CMOS- als auch in der Leistungsbau-elementetechnologie, stellt einen Schwerpunkt der Aktivitäten dar.

Seit 15 Jahren bereits arbeitet das IIS-B im Bereich Leistungsbaulemente und SiC. Seit kurzem stehen dem Institut spezielle Anlagen zur Herstellung von Trenchstrukturen und zu deren Befüllung zur Verfügung. Daraus ergeben sich vielfache Möglichkeiten der Entwicklung neuartiger Bauelementestrukturen in der Leistungselektronik. Das Substratmaterial SiC bietet ungeahnte Möglichkeiten vor allem für die Leistungselektronik. Mittlerweile können am IIS-B nahezu alle in der CMOS-Technologie bekannten Fertigungsschritte auch an SiC-Scheiben durchgeführt werden. Die Entwicklung notwendiger neuartiger Prozeßschritte, wie Hochtemperaturannealing und Epitaxie ist in Arbeit.

Zur Herstellung von Halbleiterbauelementen gehört unabdingbar die Charakterisierung der einzelnen Prozeßschritte und der jeweiligen Strukturen. Wichtige Schritte sind dabei die Bestimmung der Schichtzusammensetzung, der Topographie, der Dotierprofile und weiterer physikalischer und chemischer Parameter. Besondere Kompetenz der Abteilung Technologie liegt in der Kombination verschiedener Methoden

zur Analyse von Fehlern in der Prozessierung von Halbleitern und dem Aufspüren von Fehlerursachen.

Die Kompetenzen in der Bearbeitung von Strukturen in der Größenordnung weniger Nanometer mit Hilfe fokussierter Ionen- (Focused Ion Beam, FIB) und Elektronenstrahlen werden am IIS-B seit mehreren Jahren entwickelt und für die Reparatur und Analyse von Prototypen elektronischer Bauteile eingesetzt. Darüber hinaus werden mit der Technik neue Nanosonden für die Rasterelektronenmikroskopie entwickelt und gefertigt, die es erlauben, physikalische oder elektrische Parameter, wie Dotierung oder Schichteigenschaften, mit hoher Ortsauflösung zu bestimmen. Weitere Anwendungsgebiete sind kleinste Feldemitterstrukturen für die Vakuum-Nanoelektronik.

## Ansprechpartner

Dr. Lothar Frey  
Telefon: +49 (0) 9131 761-320  
Email: frey@iis-b.fhg.de

Dr. Anton Bauer  
Telefon: +49 (0) 9131 761-308  
Email: anton.bauer@iis-b.fhg.de

**Focal Areas of Research and Development, Trends and Potentials of the Department of Process Technology**

Development of novel process steps and methods for ULSI devices, short test processes, modification of microscopic structures via ion beam techniques, and development of device structures for power electronics or micro electrochemical systems (MEMS) are the main activities of the technology department. For this purpose, IIS-B and the Chair of Electron Devices operate joint cleanroom facilities of 1000 m<sup>2</sup> (class 10) equipped with CMOS compatible equipment. This allows the implementation of the most important process steps on silicon wafers with diameters up to 150 mm, for certain process steps even on 200 and 300 mm wafers. An industrial CMOS process was transferred to IIS-B and adapted for research and development purposes. This process is used as reference and basis for development of advanced process technology.

For the development of novel process steps in the area of gate stack engineering, IIS-B operates advanced chemical vapour deposition tools on the basis of MOCVD for deposition of high-k and metallic layers. Adaption of the equipment to the particular chemistry of the precursors, deposition of all types of precursors, characterization of the deposited layers, and in cooperation with several chemical institutes, creation and modification of novel precursors are the main tasks of the department. For advanced characterization of devices, IIS-B operates a wide variety of parameter analysers, wafer probes, and high voltage measuring set-ups.

Special activities are focused on ion implantation technologies. At IIS-B, im-

plantation tools with acceleration voltages from some eV up to several MeV are available. For instance, special implantations for CMOS as well as for power semiconductors are established, e.g. commercial tools have been modified to be suitable to implant several wafer diameters and manifold elements at elevated temperatures.

Further activities take place in the fields of power semiconductors and silicon carbide electronics. IIS-B is increasing its commitment in these fields by implementing new equipment and processes to serve special needs necessary for power devices and SiC electronics, like etching and filling of deep trenches or high-temperature processing capabilities for SiC. In the meantime, nearly all necessary manufacturing steps for SiC devices can be performed at IIS-B. Further equipment for high temperature annealing or epitaxy is under installation and development.

Characterization of process steps and device structures is of utmost importance for the manufacturing of semiconductor devices. Important steps for this are determination of the composition, topography, doping profile, and further physical and chemical parameters, as well as SEM & TEM investigations, energy-dispersive X-ray analysis, and AFM surface characterization. The specific competence of the technology department is the combination of varying methods for the analysis of failures in processing of devices or the tracing of failure causes.

Another focal area of the department is the processing of structures in the range of a few nano-meters and repair and analysis of prototypes of electronic devices with focused ion beam (FIB) techniques and electron beams. Beyond it, by using FIB nano-probes for atomic-force microscopy are developed which make it possible to determine

physical and chemical parameters like doping profiles or layer properties with a much higher resolution. Additional fields of application for FIB are smallest structures of field-emitters for vacuum nano-electronics.

## Contact

Dr. Lothar Frey  
Phone: +49 (0) 9131 761-320  
Email: frey@iis-b.fhg.de

Dr. Anton Bauer  
Phone: +49 (0) 9131 761-308  
Email: anton.bauer@iis-b.fhg.de

# Trenchätzprozeß

## Einleitung

Im Rahmen des BKM (Bayerisches Kompetenznetzwerk für Mechatronik) hat sich die Abteilung Technologie zum Ziel gesetzt, integrierbare Leistungsbaulemente für den Einsatz in hochspannungsfesten ICs zu entwickeln. Die Laufzeit der geförderten Projektphase beträgt fünf Jahre (bis 2005) und die Gründungspartner dieses Netzwerkes sind fünf bayrische Institute sowie eine Koordinierungsstelle.

## Technologie

Die bedeutenste Technologie zur Erzeugung von dielektrisch isolierten hochspannungsfesten ICs ist die "Trench-technologie". Mit Hilfe dieser Technologie werden vollständig dielektrisch isolierte Inseln (sog. DI-Inseln) auf SOI-Substratmaterial erzeugt, wodurch sich auf einem Chip Logik- und Hochvoltbereiche integrieren lassen. Bei dem hier verwendeten SOI-Material handelt es sich um gebondete Silicium-Wafer mit einer vergrabenen Oxidschicht (BOX). Beim Trenchätzprozeß wurde diese BOX-Schicht als Ätzstopp verwendet.

## Prozeß

Zur Ätzung der Grabenstrukturen wird ein anisotropes Ätzverfahren in Silicium eingesetzt. Es handelt sich um einen zweistufigen Prozeß, wobei in der ersten Stufe ein Passivierungsschritt, in der zweiten Stufe ein Ätzschritt erfolgt. Für den Ätzschritt wird das Gas  $SF_6$ , für den Passivierungsschritt  $C_4F_8$  verwendet. Der Prozeß wird in einer "Cluster-Tool"-Anlage der Firma STS durchgeführt (siehe Fig. 1).

In der Plasma-Kammer wird aus den Prozeßgasen das jeweilige Plasma (Ra-

dikale und Ionen) erzeugt. Im Verlauf des Passivierungsschrittes wird zunächst die Seitenwand der Grabenstruktur mit einer Polymerschicht ( $nCF_2$ ) überzogen und somit während des darauf folgenden Ätzprozeßschrittes geschützt. Die im nachfolgenden Ätzprozeßschritt entstehenden Ionen werden in Richtung der zu ätzenden Siliciumscheibe beschleunigt und dabei wird der horizontale Anteil der Passivierungsschicht entfernt. Im Anschluß daran kann der eigentliche Ätzprozeß, d.h. die Reaktion der Fluorradikale mit dem abzutragenden Material beginnen. Im nächsten Schritt erfolgt dann wiederum die Polymerpassivierung. Durch die ständige Wiederholung der sich abwechselnden Passivierungs- und Ätzprozeßschritte wird die Grabenstruktur immer tiefer in das Substratmaterial vorangetrieben.

## Ergebnis

Im Rahmen der Entwicklung des Trench-ätzprozesses wurden verschiedene Grabentopologien sowie Variationen der Ätzresultate durch veränderte Prozeßparameter untersucht. Prinzipielles Ziel war, Strukturen mit hohem Anisotropiegrad ( $90^\circ \pm 0,5^\circ$ ) und hohem Aspektverhältnis ( $> 10:1$ ) zu erzeugen.

Dabei sind Unterätzungen an den Grabenrändern sowie Kantenrauigkeiten zu minimieren. Fig. 2 ist eine Aufnahme mit dem Rasterelektronenmikroskop (REM) mit einem exemplarischen Querschnitt von Grabenstrukturen, die im Rahmen der durchgeführten Versuchsreihen erzeugt wurden, dargestellt.

Die gezeigten Gräben haben eine Breite von  $7 \mu m$  und eine Tiefe von  $40 \mu m$ . Bei der Ätzung wurde lediglich eine Photolackmaske verwendet, da die Selektivität von Silicium zu Photolack für die hier angestrebten Tiefen völlig ausreichend war. Es wurde bei unterschiedlichen Flächenstrukturgrößen (der Flächenfaktor betrug ca. 7,8) erfolgreich auf einer nur  $100 \text{ nm}$  dünnen vergrabenen Siliciumoxidschicht gestoppt. Dies wurde unter Verwendung eines optischen Endpunktdetektionssystems erreicht, wobei die Intensität des beim Plasmaprozeß emittierten Lichtes im charakteristischen Wellenlängenbereich ("Fluorlinie") gemessen wurde.

## Ansprechpartner

Sven Berberich  
Telefon: +49 (0)9131 761-341  
Email: berberich@iis-b.fhg.de

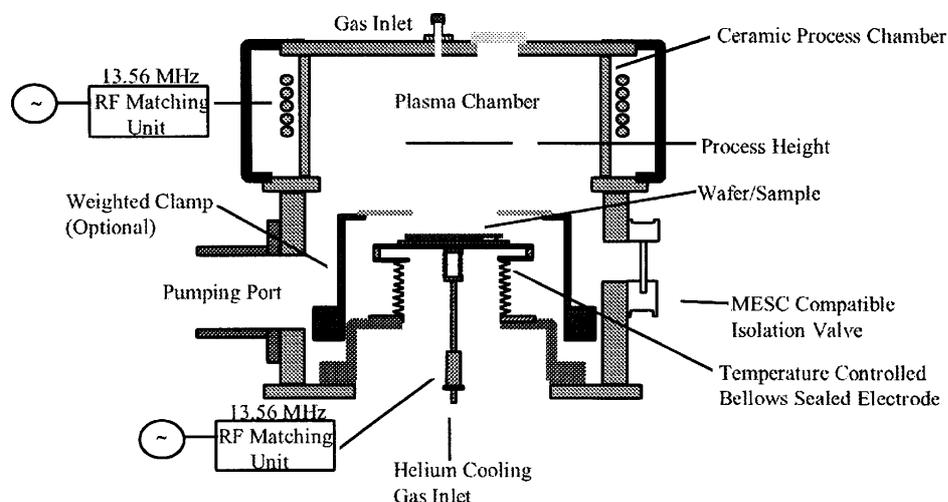


Fig. 1: Schematische Darstellung einer ICP-Ätzkammer (ICP = Inductive Coupled Plasma) der Firma STS;  
Schematic image of an ICP etch chamber (ICP = inductive coupled plasma) of STS.

## Introduction

Within the scope of a BKM project ("Bayerisches Kompetenznetzwerk für Mechatronik"), the technology group aims at the development of integrable high voltage power devices for smart power applications. The runtime of this project accounts for five years (till 2005). The partners in this network are five Bavarian institutes and an office for coordination purposes.

## Technology

The most important technology for the fabrication of dielectric insulated ICs (with on-chip high voltage parts) is the trench technology. With the aid of this technology, fully dielectric insulated islands are produced. For this reason, we use bonded SOI substrate material (SOI = silicon on insulator) with a buried oxide layer (BOX). For the trench etch process the BOX layer serves as etch stop.

## Process

In order to etch the trenches an anisotropic etch process is used. This process is performed in two steps. One is used for passivation purposes, the second is the etch step. For the etch step the gas  $SF_6$  is used, for passivation  $C_4F_8$ . The process runs in a cluster tool system by the company STS.

In the reactor chamber the plasma (radicals and ions) is generated. During the passivation step, the side walls are covered with a polymer film ( $nCF_2$ ) in order to protect the side walls during the subsequent etch step. The ions produced within the etch step are accelerated in the direction of the silicon wafer. Thus, the horizontal part of the passivation is removed and the silicon

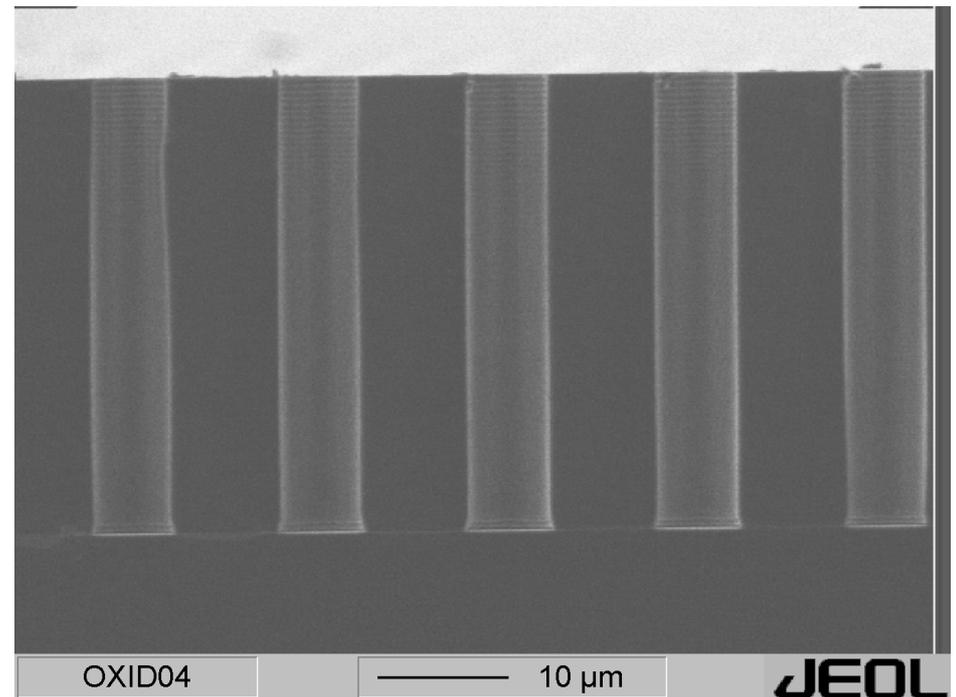


Fig. 2: Anisotropes Ätzen von SOI Material mit Ätzstopp auf einer 100 nm dicken vergrabenen Oxidschicht;  
Anisotropic etch on SOI substrate with etch stop on a 100 nm buried oxide layer.

etching begins. These two steps are repeated until the etch process is completely performed.

## Results

Within the scope of the development of the trench etch process different trench topologies were investigated. For this reason, various process parameters were altered. The goal was to get structures with a high grade of anisotropy ( $90^\circ \pm 0,5^\circ$ ) and a high aspect ratio ( $> 10:1$ ). Thereby, undercuts at the edges of the trenches and scallops should be minimized. In the REM picture in fig. 2 an exemplary trench structure is shown.

The trenches in the picture have a width of  $7 \mu m$  and a depth of  $40 \mu m$ . Since to selectivity of silicon to photoresist is high enough for the aspired depth, only a photoresist mask was used. Stopping the etch process with different array structures (array

factor 7.8) on a wafer with an only 100 nm thick BOX layer could easily be realized. An optical endpoint detection system was used for this purpose. The intensity of the emitted light (during the plasma process) at the characteristic wavelength of the fluorine line was measured.

## Contact

Sven Berberich  
Phone: +49 (0)9131 761-341  
Email: berberich@iis-b.fhg.de

# Entwicklung von Teststrukturen zur Untersuchung von Aufladungseffekten während der Ionenimplantation

## Einleitung

Seit über 30 Jahren findet die Ionenimplantation in immer größerem Umfang Anwendung bei der Herstellung von integrierten Schaltungen. Bei der Ionenimplantation werden Dotieratome ionisiert, beschleunigt und in die Halbleiterscheiben (Wafer) implantiert. Die durch diese Dotierung hervorgerufenen Änderungen der elektrischen Eigenschaften sind u.a. die Grundlage für das Funktionieren von integrierten Schaltungen. Die Vorteile dieser Art von Dotierung liegt in der hohen Genauigkeit und Reproduzierbarkeit mit der eine gewünschte Menge an Atomen lokal in den Halbleiter eingebracht werden kann.

Während der Ionenimplantation treffen elektrisch geladene Teilchen auf die Siliciumscheiben. Dies kann zu unerwünschten Aufladungseffekten führen, welche die Schaltungen schädigen oder zerstören können. Der Trend zu immer kleineren Strukturgrößen und damit verbunden zu dünneren Gateoxiden machen moderne Bauelemente in besonderem Maße anfällig für Schädigungen dieser Art. Um diese zu untersuchen, wurden neue Teststrukturen entwickelt, mit deren Hilfe das Schädigungspotential verschiedener Herstellungsschritte beurteilt, besonders anfällige Strukturformen identifiziert und Schädigungsmechanismen untersucht werden können.

## Aufladung während der Ionenimplantation

Der Ionenstrahl besteht zum überwiegenden Teil aus schnellen Ionen, welche die Siliciumscheibe beim Auftreffen positiv aufladen. Verstärkt wird der Effekt zusätzlich durch die Emission von Sekundärelektronen aus der Waferoberfläche. Elektronen, die durch Zu-

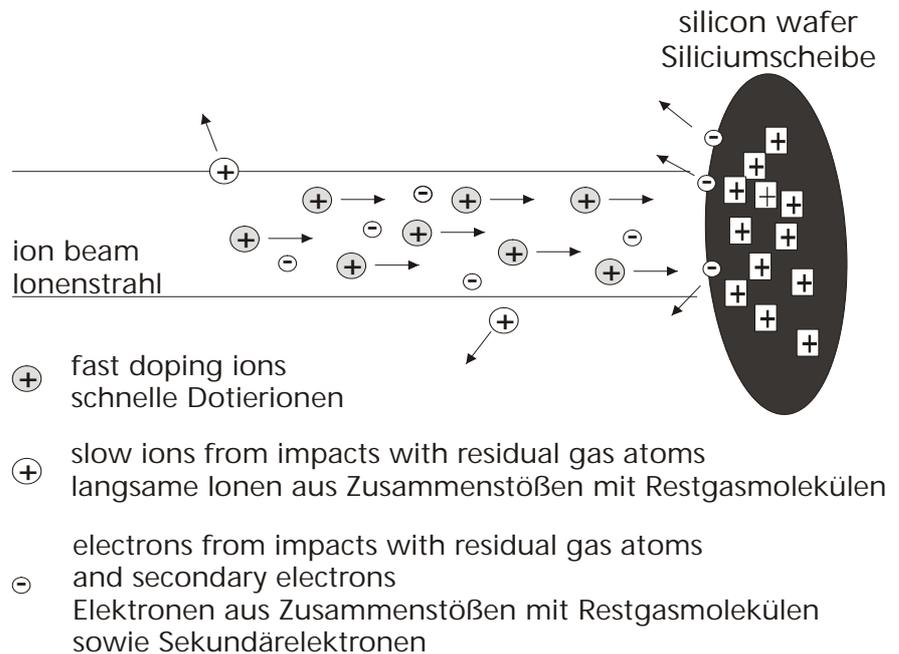


Fig. 1: Aufladung einer Siliciumscheibe während der Ionenimplantation; Wafer charging during ion implantation.

sammenstöße mit Restgasmolekülen im Ionenstrahl entstehen, können unter normalen Prozeßbedingungen nicht das Aufladen der Scheiben verhindern (siehe Fig. 1). In modernen Implantationsanlagen werden daher durch Neutralisationsanlagen wie PFG (engl. : plasma flood gun) niederenergetische Elektronen nahe der Scheibenoberfläche bereitgestellt, die eine positive Aufladung der Strukturen auf der Siliciumscheibe verhindern sollen.

## Schädigung von Bauelementen

Fig. 2 zeigt einen Transistor, der während der Ionenimplantation einem Ionenstrahl ausgesetzt ist. Mit dem Gate des Transistors ist eine leitende, vom Substrat isolierte Fläche verbunden. In realen Schaltungen kann sich eine solche Fläche z. B. aus langen Leiterbahnen zusammensetzen. Auf Grund der oben beschriebenen Aufladungseffekte ergibt sich ein Potentialunterschied zwischen dem Gate des Transistors und dem Substrat. Überschreitet die Spannung zwischen Gate und Substrat ei-

nen bestimmten Wert, beginnt ein Tunnelstrom (Fowler-Nordheim-Strom) durch das Gateoxid zu fließen und dieses zu schädigen. Entscheidend für das Ausmaß der Schädigung ist neben der Dauer des Stromflusses vor allem die Stromdichte des Fowler-Nordheim-Stroms. Neben der Höhe des Potentialunterschiedes hängt die Stromdichte vor allem von der Antennenfläche ab, über welche die Ladungen gesammelt werden. Das Verhältnis zwischen Antennenfläche und Gateoxidfläche bezeichnet man als Antennenverhältnis AR (engl. : antenna ratio). Neben der Größe kann auch die Form der Antenne aufgrund von Umfang-, Abschattungs- und Linseneffekten signifikanten Einfluß auf das Aufladungsverhalten der Strukturen besitzen.

## Teststrukturen

Für die Untersuchung von Aufladungseffekten durch die Ionenimplantation kann man den Antenneneffekt nutzen, um besonders aufladungssensitive Strukturen herzustellen. Dazu stellt

# Evaluation of Test Structures for the Investigation of Charging Effects during Ion Implantation

## Introduction

For over 30 years, ion implantation is used in larger scale for the manufacturing of integrated circuits. During ion implantation, doping atoms are ionized, accelerated, and implanted in semiconductor wafers. The changes of electrical properties evoked by the doping are the basis for the functionality of integrated circuits. The advantages of this kind of doping are the precision and reproducibility with which doping atoms can be locally placed in the semiconductor.

During ion implantation, electrically charged particles strike the wafers. This can lead to undesirable charging effects, which can damage or destroy the circuits. The trend towards smaller structure sizes and therefore thinner gate oxides make modern devices extremely susceptible to this kind of damage. To investigate charging damage, new test structures were developed, with which the charging potential of different process steps can be evaluated, particularly vulnerable structure shapes can be identified, and mechanisms of charging damage can be studied.

## Charging during ion implantation

The ion beam consists mainly of fast ions charging the surface of the wafer positively when striking the semiconductor. This effect is reinforced by the emission of secondary electrons from the wafer surface. Electrons, that develop within the beam through impacts of the fast ions with residual gas atoms are not suitable to prevent wafer charging during ion implantation with standard process parameters (see fig.1). Thus, in modern ion implanters, plasma flood guns producing low energy electrons near the wafer surface are in-

stalled to prevent positive charging of structures on the wafer surface.

## Damage of devices

Fig. 2 shows a transistor exposed to an ion beam during ion implantation. The gate electrode of the transistor is connected to a conductive surface area that is isolated from the substrate. In real circuits, such a surface area can consist e.g. of long conductive interconnection lines. Due to the charging effects described above, a potential relative to the substrate will rise on the gate electrode of the transistor. When exceeding a certain value, a tunneling current (fowler-nordheim current) begins to flow through the gate oxide and damages the oxide. Decisive for the scale of damage is, besides the duration of current flow, the current density of the fowler-nordheim current. In addition to the extent of the potential difference, the current density mainly

depends on the antenna area that collects the charges. The ratio of antenna area and gate oxide area is called antenna ratio (AR). Besides the size, the shape of antennas can have a significant influence on the charging behavior due to the influence of antenna perimeter, shading or lens effects.

## Test structures

For the investigation of charging effects during ion implantation, the antenna effect can be used to produce particular charging sensitive structures. For that purpose, MOS capacitors are processed that are connected to antennas with sometimes very large areas. Those structures were exposed to the process step under investigation and the remaining gate oxide quality of the capacitors is determined from there. If the damage level increases with increasing antenna ratio, it can be con-

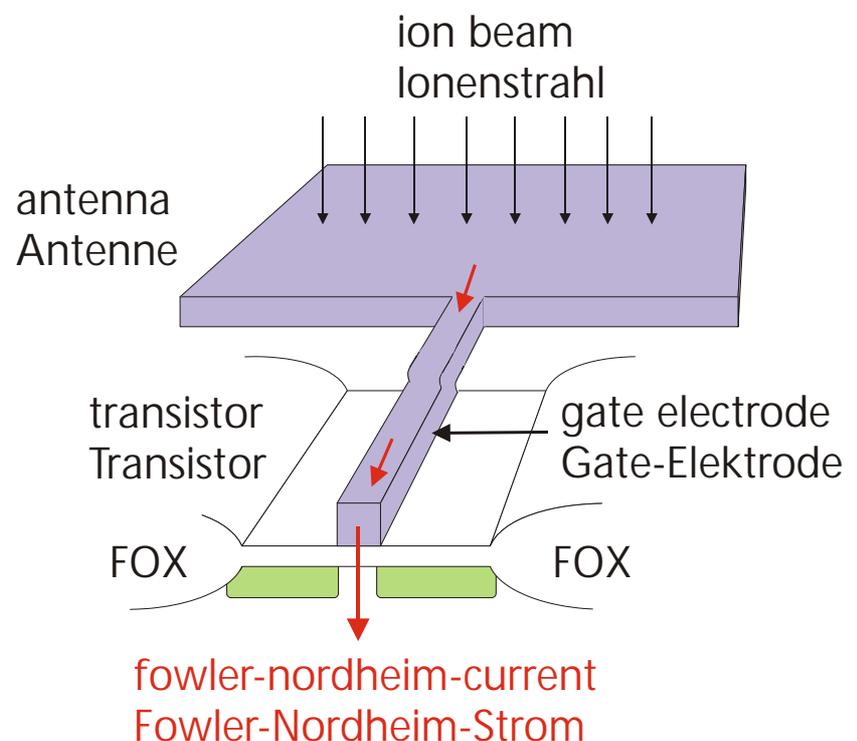


Fig. 2: Transistor mit Antenne;  
Transistor with attached antenna.

man z. B. MOS-Kondensatoren her, die mit zum Teil sehr großen Antennen verbunden sind. Solche Strukturen werden dem zu untersuchenden Prozessschritt ausgesetzt und anschließend die verbleibende Gateoxidqualität der Kondensatoren bestimmt. Nimmt die Schädigung der Strukturen mit steigendem Antennenverhältnis zu, so ist davon auszugehen, daß eine Schädigung durch elektrische Aufladung stattgefunden hat.

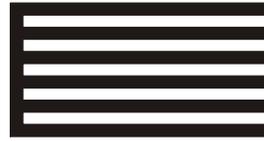
Am IIS-B wurden im Rahmen eines Industrieprojektes Kondensatoren mit einer Vielzahl an unterschiedlichen Antennengrößen und -formen zur Beurteilung von Aufladungsschädigungen entwickelt. Fig. 3 zeigt eine Auswahl an realisierten Antennenformen.

#### Ergebnisse

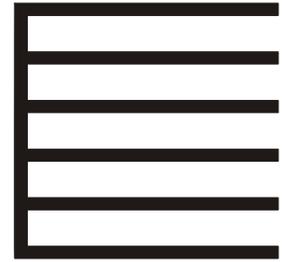
Für die Untersuchung von Aufladungseffekten während der Ionenimplantation wurden die Teststrukturen mit Arsen (Energie 80 keV, Dosis  $5 \cdot 10^{15} \text{ cm}^{-2}$ , Strahlenstrom 12 mA) implantiert. Anschließend wurde die verbleibende Oxidqualität mit Hilfe von Leckstrommessungen ermittelt. Fig. 4 zeigt die Ausbeute an nicht zerstörten Bauelementen für unterschiedliche Antennengrößen und -formen. Ohne Neutralisation sind deutliche Ausbeuteverluste zu erkennen, die mit steigenden Antennengrößen zunehmen. Mit eingeschalteter Neutralisationsanlage erzielen nahezu alle Strukturen 100 % Ausbeute, d.h. die Neutralisationsanlage verhindert die Aufladung der Strukturen sehr effektiv und schützt die Strukturen vor Schädigung. Die Ergebnisse zeigen, daß Gabelantennen wesentlich sensitiver gegenüber elektrischen Aufladungen während der Ionenimplantation sind als Flächenantennen.



rectangular area  
rechteckige Fläche



dense fork  
enge Gabel



wide fork  
weite Gabel

Fig. 3: Beispiele realisierter Antennenformen;  
Examples of realized antenna shapes.

#### Zusammenfassung

Im Rahmen dieser Untersuchungen wurde ein Testchip entworfen mit dessen Hilfe Schädigungen von Bauelementen durch elektrische Aufladungen, die während der Prozessierung von integrierten Schaltungen auftreten können, festgestellt und charakterisiert werden können. Im Vordergrund standen dabei neben der Definition geeigneter Auswerteverfahren die Untersuchung von strukturabhängigen Effekten sowie der Einfluß der Maskierung während der Ionenimplantation auf die Aufladungsmechanismen. Die Teststrukturen werden neben systematischen Untersuchungen auch erfolgreich zur Charakterisierung neuer Anlagen, zur Freigabe von Anlagen nach Wartungsarbeiten und für ein regelmäßiges Prozeßmonitoring eingesetzt.

#### Ansprechpartner

Tobias Dirnecker  
Telefon: +49 (0)9131 761-151  
Email: dirnecker@iis-b.fhg.de

cluded that the devices were damaged through charging effects.

In cooperation with an industrial partner, capacitors with many different antenna sizes and shapes were developed at IIS-B to assess charging damage. Fig. 3 shows some examples of realized antenna shapes.

**Results**

For the evaluation of charging effects during ion implantation arsenic was implanted (energy 80 keV, dose  $5 \cdot 10^{15} \text{ cm}^{-2}$ , beam current 12 mA) into the test structures. The residual oxide quality was determined by means of leakage current measurements afterwards. Fig. 4 shows the yield of not destroyed devices for different antenna sizes and shapes. Without electron neutralization, significant yield reduction can be recognized. This yield reduction increases with increasing antenna ratio. With the plasma flood gun turned on nearly all structures reach 100 % yield. Therefore, it can be concluded that the electron neutralization prevents charging of the structures effectively and protects them from suffering damage. The results show, that fork type antennas are significantly more sensitive to charging during ion implantation than rectangular antennas.

**Summary**

For this study, a new test chip was developed with which the damage of devices caused by charging effects during processing of integrated circuits can be determined and characterized. Besides the definition of suitable analysis methods, the investigation of structure related effects and the influence of masking patterns during ion implantation on charging damage was the main aspect of this study. The test structures are

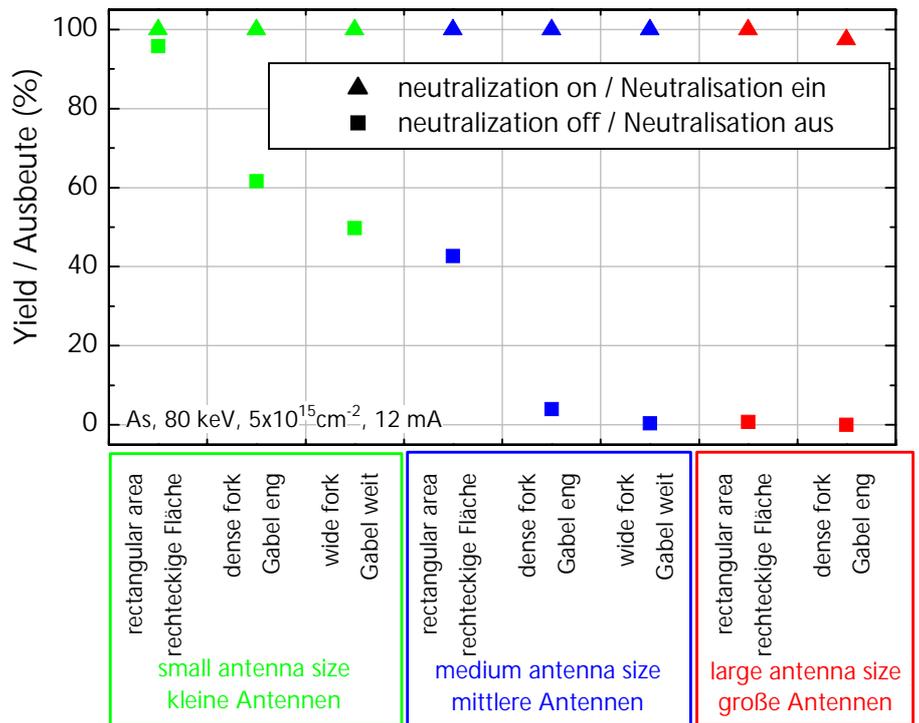


Fig. 4: Ausbeute verschiedener Antennenstrukturen nach der Implantation; Yield of different antenna structures after ion implantation.

successfully used for systematic investigations, for characterization of new process tools, for release of process tool after maintenance, and for regular process monitoring.

**Contact**

Tobias Dirnecker  
 Phone: +49 (0)9131 761-151  
 Email: dirnecker@iis-b.fhg.de

# Siliciumcarbid-Schottky-Dioden mit unterschiedlicher Randfeldbegrenzung

Beinahe in allen Bereichen der Leistungselektronik werden auf Silicium basierende Leistungsbau-elemente verwendet. Wegen der Materialeigenschaften von Siliciumcarbid sollten Siliciumcarbid-Leistungsbau-elemente, verglichen mit Silicium-Leistungsbau-elementen, deutlich bessere Leistungsdaten besitzen. Die Hauptvorteile von Siliciumcarbid, im Hinblick auf eine Anwendung als Grundmaterial für Leistungsbau-elemente, sind die hohe Durchbruchfeldstärke (etwa  $2,4 \cdot 10^6$  V/cm für 4H-SiC) und die hohe Wärmeleitfähigkeit (von etwa  $4,9$  W/(cmK)). Durch die hohe Durchbruchfeldstärke ist es möglich, SiC-Leistungsbau-elemente mit dünneren und höher dotierten Driftzonen und damit mit deutlich reduziertem Durchlaßwiderstand herzustellen. Damit läßt sich die Verlustleistung der Bauelemente reduzieren. Darüber hinaus bieten unipolare Bauelemente auf SiC, wie zum Beispiel Schottky-Dioden, wegen ihrer sehr geringen Sperrverzögerungszeiten die Möglichkeit zu einigen neuen Anwendungen. Siliciumcarbid-Schottky-Dioden sind die ersten Siliciumcarbid Bauelemente, die in einem kommerziellen Rahmen hergestellt werden. Um Schottky-Dioden mit guten Sperreigenschaften zu erhalten, ist es notwendig, der geometrisch bedingten Feldüberhöhung am Rand des Schottky-Kontaktes entgegen zu wirken. Verschiedene Strukturen, wie Feldplatten, potentialfreie Metallringe, implantierte Feldringe oder Mesa-Strukturen wurden dazu angedacht. Das Abwägen der Vor- und Nachteile dieser Methoden führt zu dem Schluß, daß im Hinblick auf die Herstellung von hochwertigen und zuverlässigen Dioden der ionenimplantierte Feldring eine geeignete Methode ist. Im allgemeinen gibt es zwei Arten von ionenimplantierten Feldringen. Bei der ersten wird eine dünne Schicht mit hohem Widerstand im Randbereich der Diode durch die Implantation einer

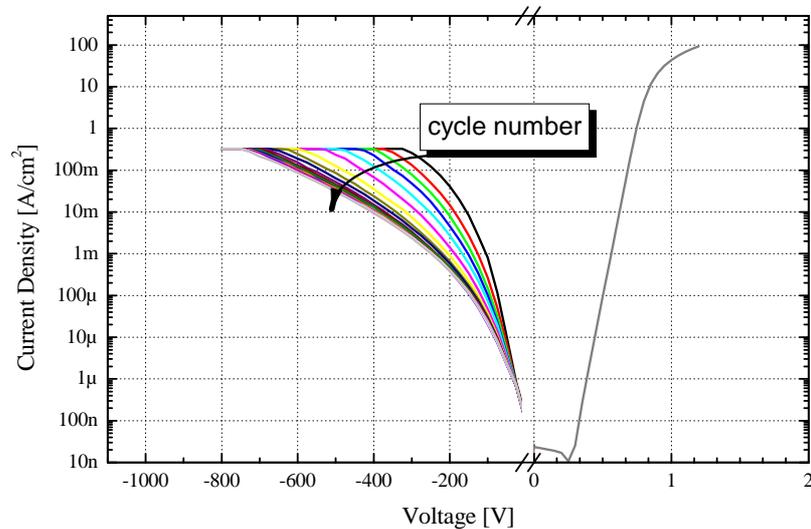


Fig. 1: I(U)-Kennlinie einer Wolfram-Schottky-Diode mit Kohlenstoffimplantation bei zyklischer Messung;

I-V curve of Tungsten-Schottky diodes with C ion implantation for different measurement cycles.

neutralen, nicht dotierenden Spezies, wie z.B. Argon erzeugt. Die zweite Methode basiert auf einer gegendotierten Schicht im Randbereich der Diode, die durch die Implantation von Bor oder Aluminium und anschließender Aktivierung der implantierten Spezies durch einen Hochtemperatur-Ausheilschritt erzeugt wird.

Die Randfeldbegrenzung durch die Implantation einer neutralen Spezies, die zu einem hochresistiven Feldring führt, zeigt jedoch, abhängig von der Implantationsdosis, ein zeittransientes Verhalten (siehe Fig. 1). Solch ein Verhalten, das von Haftstellen, die durch die Implantation erzeugt wurden hervorgerufen wird, ist im Hinblick auf die meisten Anwendungen nicht sinnvoll. Bei geringen Implantationsdosen kommt es infolge der noch vorhandenen Feldüberhöhung zu hohen Sperrströmen und frühzeitigem Durchbruch der Dioden.

Implantierte und ausgeheilte Schottky-Dioden mit aktiven p-dotiertem Feldring zeigten deutlich niedrigere Sperrströme und kein meßbares zeit-

transientes Verhalten (siehe Fig. 2). Dies zeigt, daß der p-dotierte Feldring, der durch Ionenimplantation von Bor oder Aluminium und einem geeigneten Hochtemperaturschritt zum Ausheilen und Aktivieren der Implantation hergestellt wurde, Vorteile besitzt.

Ansprechpartner

Roland Weiß

Telefon: +49 (0) 9131 761-318

Email: weiss@iis-b.fhg.de

# Schottky Diodes with Different Edge Termination on Silicon Carbide

Nowadays, Si-based power devices are used in nearly all fields of power electronics. Due to their material properties, silicon carbide power devices are supposed to exhibit a considerably better performance compared to classical silicon solid state power devices. The main advantages of silicon carbide are the high electric breakdown (about  $2.4 \cdot 10^6$  V/cm for 4H-SiC) and the high thermal conductivity (about  $4.9$  W/(cmK)). The high breakdown field allows SiC power devices to work with thinner and higher doped voltage blocking layers, which results in reduced forward resistance and lower power loss. In addition, 4H-SiC unipolar devices, like Schottky diodes offer due to their fast reverse recovery and the absence of minority carrier charge storage several novel applications and interesting benefits if the whole system is considered. SiC-Schottky diodes are the first SiC power devices being manufactured commercially. For fabricating Schottky diodes on SiC with suitable blocking properties, it is necessary to reduce field enhancement at the edge of the device. Different techniques like field plates, floating metal field rings, implanted guard rings, or mesa-structures have been suggested. By comparing the advantages and the disadvantages, the ion implanted guard ring seems to be one of the most promising techniques for producing SiC-Schottky diodes of high quality and reliability. In general, there are two kinds of ion implanted guard rings. The first one uses the implantation of a neutral species like argon to create a high resistivity layer. The second one uses an area counter-doped by implantation of boron or aluminum and subsequent activation of the implanted species by a high temperature step.

Edge termination by implanting a neutral species which leads to a high resistivity guard ring structure showed a

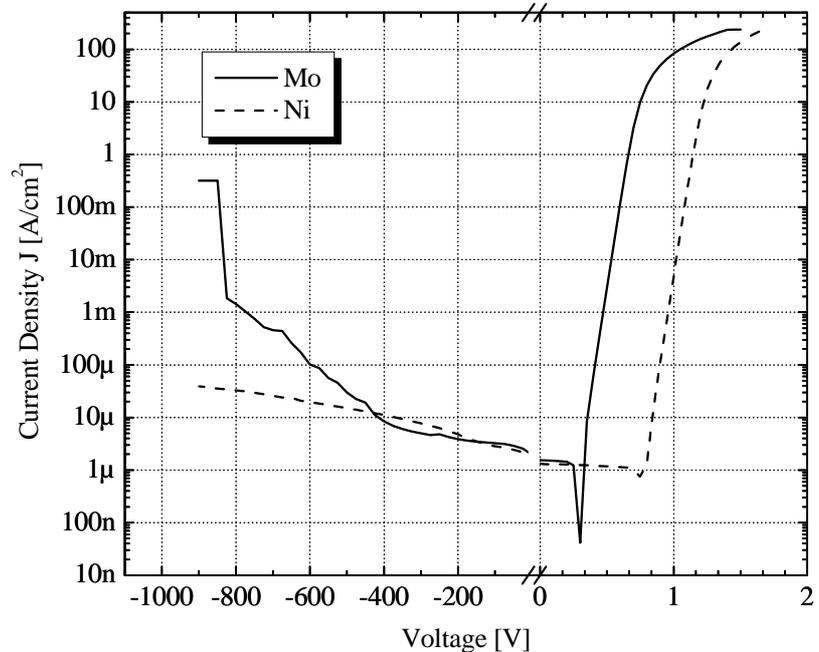


Fig. 2: I(U) Kennlinie von Nickel- und Molybden-Schottky dioden mit Aluminium-implantiertem und ausgeheiltem Feldring; I-V curve of Ni and Mo Schottky diodes with Al-implanted and at 1300°C annealed guard ring structure.

time dependent transient behavior dependent on the used implantation doses (see fig 1). Such a behavior which is caused by traps due to the ion implantation is quite disturbing in means of device application. At lower implantation doses, field enhancement took place and affected the reverse current and breakdown behavior of the diodes.

Implanted and annealed Schottky diodes with an active counter-doped guard ring structure had lower leakage currents and did not show a time-dependent behavior (see fig. 2). Therefore, the counter-doped guard ring fabricated by implantation of boron or aluminum and a suitable post implantation annealing step is the best choice for reliable Schottky diodes on silicon carbide.

## Contact

Roland Weiß  
Phone: +49 (0) 9131 761-318  
Email: weiss@iis-b.fhg.de

# Optische Schichtdickenmessung mittels Auswertung von Beugungsmustern

In der Meßtechnik, in der Sensorik sowie in der Halbleiterfertigung ist die Bestimmung von Schichtdicken in vielfältiger Weise erforderlich. Die Arbeitsgruppe Bauelemente / Mikrosystemtechnik des IIS-B befasst sich u.a. mit der Entwicklung und der Evaluierung von neuen Sensorprinzipien zur Dickenmessung von abgedehnten Schichten. Ein solches Verfahren ist die interferometrische Schichtdickenmessung ITM (Interferometric Thickness Measurement).

Das Verfahren beruht auf dem bekannten Effekt der Beugung am Spalt, welcher sich gemäß dem Babinet'schen Prinzip auch auf komplementäre Objekte wie Fasern oder Drähte anwenden lässt. Die zu messende Schicht wird auf dem eigentlichen Sensor, einer dünnen Faser oder einem Draht von < 100 µm Durchmesser abgedehnt. Die Faser befindet sich im Strahlengang eines Lasers. Das Laserlicht wird an dem Hindernis naturgemäß gebeugt und erzeugt auf der Sensorfläche einer CCD-Kamera ein von der Dicke des Hindernisses abhängiges Beugungsmuster.

Die Auswertung des Beugungsmusters erfolgt mit einem Computerprogramm, das aus der Lage der Beugungsmaxima bzw. der Minima, dem Abstand Faser Auswertegerät, dem Faserdurchmesser und der Lichtwellenlänge die Schichtdicke berechnet. Die Messung kann kontinuierlich erfolgen.

Fig.1 zeigt ein Ausführungsbeispiel für ein Meßgerät zur Bestimmung der Dicke der Beschichtung einer Faser. Die zu vermessende Faser befindet sich im Strahlengang eines HeNe Lasers. Das Laserlicht wird an dem Hindernis gebeugt und erzeugt auf der lichtempfindlichen Fläche einer CCD- Zeilenkamera Beugungsmaxima und Minima. Ein Computerprogramm ermittelt die

genaue Position der Maxima/Minima und berechnet daraus den aktuellen Durchmesser der Faser und somit die Dicke der Beschichtung. Fig. 2 zeigt die Benutzeroberfläche des Auswerteprogramms.

## Anwendungsgebiet

- Messung der Dicke von Draht- oder Faserbeschichtungen (Kupferlackdraht).
- Messung des Volumens von Substanzen, welche an einem Draht oder Stift adsorbieren (Sensorik).
- Messung der Dicke von abgedehnten Schichten in der Halbleiterfertigung (Sputteranlagen, CVD-Anlagen, Ätzreaktoren).

Im Gegensatz zu vielen anderen Schichtdickenmeßverfahren, welche die Dicke indirekt über spezifische Materialparameter ermitteln wie Mikrowägetechniken, Ultraschall, Wirbelstrom oder dielektrische Verfahren, die sich spezifischer Materialparameter wie Masse, Schallgeschwindigkeit etc. bedienen, mißt das Verfahren die Schichtdicke direkt und ist deshalb weitgehend unabhängig von den vorgenannten Materialparametern. Es ist daher auch zur Messung von Schichtsystemen geeignet.

Das Meßverfahren ist für einen Meßbereich von Schichtdicken von wenigen nm bis ca. 500 µm geeignet.

## Vorteile gegenüber herkömmlichen Meßverfahren

Das Verfahren arbeitet weitgehend unabhängig von den Materialparametern der zu messenden Schicht, deren Zusammensetzung und Schichtaufbau. Die erzielbare Genauigkeit des Systems liegt im nm Bereich.

Aufgrund des Meßprinzips existiert keine wellenlängenbedingte untere Auflösungsgrenze, wie es z.B. bei Meßverfahren, die auf Vielstrahlinterferenz beruhen, der Fall ist.

Die Meßgeschwindigkeit ist hoch und in der Praxis nur von dem verwendeten Auswertegerät abhängig.

Das Verfahren ist auch in optisch transparenten Flüssigkeiten (Galvanik, Biosensorik) sowie im Vakuum (Halbleiterfertigungsgeräte) einsetzbar.

## Ansprechpartner:

Reinhold Waller  
 Telefon: +49 (0) 9131 761-342  
 Email: waller@iis-b.fhg.de

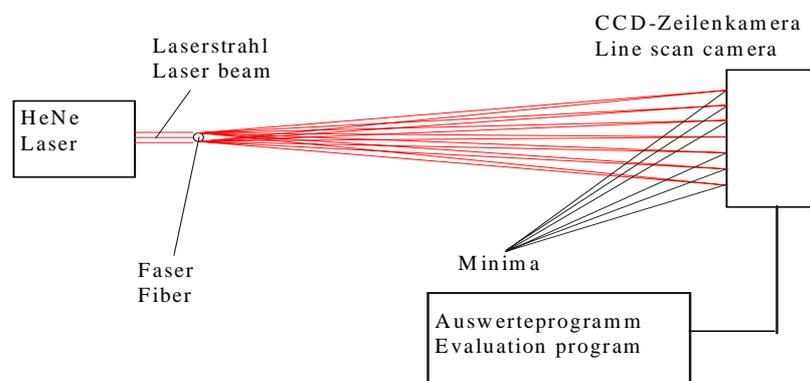


Fig. 1: Meßprinzip: Interferenz von Licht; Measurement principle: interference of light.

# Optical Film Thickness Measurement by Diffraction Pattern Analysis

In metrology as well as sensor technology the measurement of film thicknesses is frequently required. The device technology / microsystems technology team of IIS-B focuses among other things on the development and the evaluation of new sensor principles for the measurement of deposited layers. Such a technique is the ITM (Interferometric Thickness Measurement).

The measurement principle is based on the diffraction and accordingly on the interference of light. A diffraction object (e.g. slit, fiber) is placed in the beam of a coherent light source. The resulting diffraction pattern is observed by means of a line scan camera. From this diffraction pattern the dimension of the diffracting object can be derived. A change in the geometric dimension of the diffraction object, which can be caused for instance by the deposition or the removal of a polymer layer, an oxide layer or any other layer, alters the diffraction pattern. The analysis of the diffraction pattern enables the calculation of the geometric dimension of the diffraction object and hence the layer thickness from the positions of minima and maxima, distance object to camera, original object diameter and light wavelength. The evaluation of the diffraction pattern is done by a computer program which calculates the actual film thickness.

Fig. 1 schematically shows a measurement setup for the determination of a coating on a fiber. The fiber to be measured is positioned in the beam of a helium-neon laser. The fiber generates diffraction pattern on the light sensitive area of a CCD line scan camera with diffraction maxima and minima. A computer program determines the exact position of these extrema, calculates the actual fiber diameter and thus the thickness of the coating. Fig. 2 shows the user interface of the ITM software.

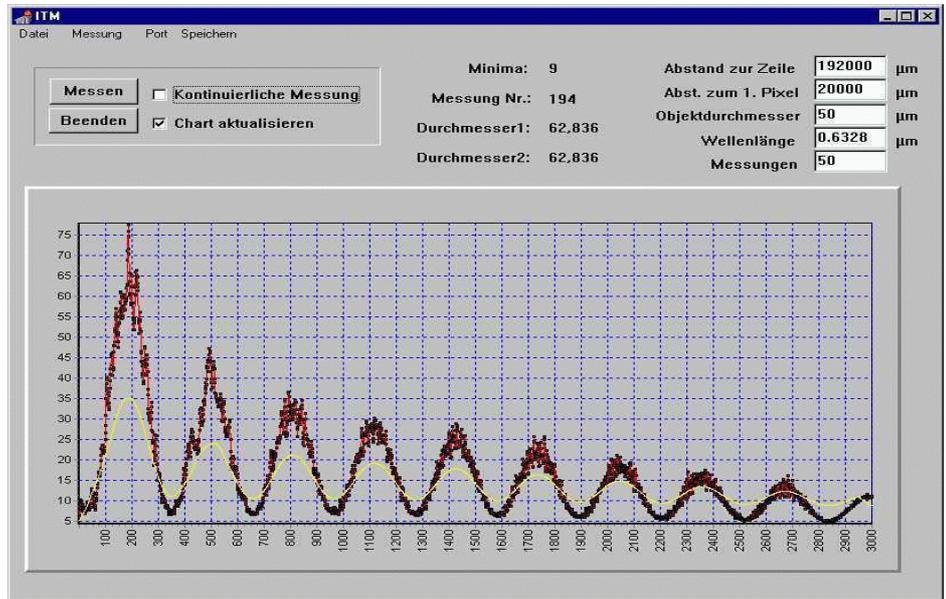


Fig. 2: Benutzeroberfläche des Auswerteprogramms; User interface of the ITM software.

## Field of application

- Measurement of the thicknesses of wire or fiber coatings.
- Measurement of the volume of agents adsorbed at a fiber or wire (sensor technology).
- Measurement of film deposition or removal of layers in semiconductor manufacturing (sputter, CVD, and etch equipment).

In contrast to many other film thickness measuring methods which determine the film thickness from specific material parameters as the dielectric constant, the mass or the refraction index, the ITM principle is widely independent of material parameters. Thus, multilayers can be measured as well as homogeneous films.

## Advantages over conventional measurement techniques

The measurement principle is widely independent from the properties of the

metering film and its composition. Multilayers can be measured as well as homogenous films. The reachable accuracy of reading is in the nm range.

Due to the measurement principle no wavelength dependent resolution limit exists.

The measurement rate is high and depends in practice only on the used evaluation hardware.

The measurement principle is applicable in transparent liquids (electroplating, bio-sensors) as well as in vacuum (semiconductor equipment).

## Contact:

Reinhold Waller  
Phone: +49 (0) 9131 761-342  
Email: waller@iis-b.fhg.de

## Schwerpunkte, Trends und Potentiale der Abteilung Kristallzüchtung

Kristallzüchtungsprozesse liefern das Grundmaterial für viele Anwendungen. Die Kristallzüchtung ist zum Beispiel in der Kette der Herstellungsprozesse von (opto -) elektronischen Bauelementen eine Schlüsseltechnologie. Die F&E Arbeiten auf dem Gebiet der Kristallzüchtung werden daher durch die Forderungen nach speziellen Anwendungen vorangetrieben. Im allgemeinen werden dabei aus wirtschaftlichen Gründen immer größere Kristalldimensionen benötigt. Gleichzeitig steigen die Anforderungen an die Kristallqualität im mikroskopischen und makroskopischen Maßstab sowie der Bedarf nach Materialien mit neuen Eigenschaften.

Der Forschungsschwerpunkt der Abteilung Kristallzüchtung, die ein weltweit anerkanntes Kompetenzzentrum ist, liegt darin, gemeinsam mit den Industriepartnern Anlagen und Prozesse zur Herstellung von Massivkristallen und dünnen Schichten zu entwickeln und zu optimieren, um den steigenden Anforderungen bezüglich Kristallqualität und Kostenreduktion gerecht zu werden.

Dabei ist die Strategie des IIS-B, Kristallzüchtungsprozesse durch eine Kombination aus experimenteller Prozessanalyse und numerischer Modellierung zu optimieren. Das IIS-B ist dazu mit einer geeigneten Infrastruktur und mit den leistungsfähigen, benutzerfreundlichen Simulationsprogrammen CrysVUn, STHAMAS und STHAMAS3D ausgerüstet. Diese Programme, die kontinuierlich weiterentwickelt werden, werden von und für die industriellen Partner zur Entwicklung von Kristallzüchtungsanlagen und Prozessen eingesetzt.

Im folgenden werden einige Highlights aus den letzten zwei Jahren vorgestellt,

welche die F&E Aktivitäten des IIS-B illustrieren sollen:

Der Leiter der Abteilung Kristallzüchtung, Prof. Dr. Georg Müller, wurde 2001 durch die "International Organization of Crystal Growth" mit dem Laudise Preis ausgezeichnet. Dieser Preis ist die weltweit höchste Auszeichnung auf dem Gebiet der technologischen Kristallzüchtung. Der Preis wurde ihm verliehen für seine herausragenden Beiträge zur Entwicklung von methodischen und technologischen Aspekten im Bereich der Kristallzüchtung sowie für seine führenden Beiträge zur Entwicklung der globalen Computermodellierung von Kristallzüchtungsprozessen.

Ein Beispiel für die methodischen und technologischen Aspekte im Bereich der Kristallzüchtung ist die erfolgreiche Entwicklung des Vertical Gradient Freeze (VGF) Prozesses für die Produktion von GaAs- und InP-Kristallen. Die Werkzeuge und Forschungsergebnisse, die durch das Institut für Werkstoffwissenschaften, Lehrstuhl 6, in Kooperation mit dem IIS-B auf diesem Gebiet entwickelt und erzielt wurden, trugen dazu bei, daß das VGF Material beträchtliche Anteile am Weltmarkt gewinnen konnte.

Für  $\text{CaF}_2$ -Kristalle, die als Linsen in der DUV-Mikrolithographie eingesetzt werden, hat der Industriepartner des IIS-B die größte Produktionsstätte weltweit eröffnet. Die Ofenanlagen zur Herstellung der  $\text{CaF}_2$ -Kristalle wurden mit Hilfe numerischer Simulationsrechnungen, die vom IIS-B durchgeführt wurden, konstruiert. Darüber hinaus wurde ganz allein vom IIS-B eine Prototypanlage entwickelt und aufgebaut. Diese Anlage liefert wertvolle Beiträge für ein besseres Verständnis der Züchtung von großen  $\text{CaF}_2$ -Kristallen.

Die Kompetenz des IIS-B auf dem Ge-

biet der numerischen Simulation von Kristallzüchtungsprozessen wird durch die Tatsache unterstrichen, daß mehr als 40 Lizenzen für die vom IIS-B entwickelten Programme an führende Kristallzüchtungsfirmen und Forschungsinstitutionen vergeben wurden. Die Software wird von den Partnern zur Optimierung der aktuellsten Fragestellungen eingesetzt, beispielsweise Herstellung von Siliciumkristallen mit 300 mm und sogar 400 mm Durchmesser, Herstellung von GaAs-Kristallen mit 200 mm Durchmesser.

Neben diesen mehr anwendungsorientierten F&E Aktivitäten ist das IIS-B auch auf dem Gebiet der Grundlagenforschung aktiv, beispielsweise bei der Erstarrung von technischen Legierungen. Das IIS-B nutzt dabei seine Kenntnisse auf dem Gebiet der numerischen Modellierung von Erstarrungsprozessen, um die Mikrostruktur von technischen Aluminium-Legierungen vorherzusagen.

Die Abteilung Kristallzüchtung pflegt Kooperationen mit der Industrie in Deutschland aber auch im Ausland auf dem Gebiet der Kristallzüchtung der Halbleiter Si, GaAs, InP, CdTe sowie von optischen Materialien wie Fluoride und Oxide. Die Partner waren im vergangenen Jahr in alphabetischer Reihenfolge: Crystal Growing Systems (D), Freiburger Compound Materials (D), Hqtech (KO), Komatsu (JP), LG Siltron (KO), MA/COM (USA), MEMC (I), Mitsubishi Silicon (JP), Photonicmaterials (SC), Schott Lithotec (D), Shell Siemens Solar (D), Shinetsu (JP), Umicore (BE), Wacker Siltronic (D), Wafertechnology (UK).

## Ansprechpartner

Dr. Jochen Friedrich  
Telefon: +49 (0) 9131/761-344  
Email: jochen.friedrich@iis-b.fhg.de

## Focal Areas of Research and Development, Trends and Potentials of the Department of Crystal Growth

Crystal growth processes provide basic materials for many applications and are, for example in the chain of all manufacturing processes for (opto-) electronic devices, a key technology. The research and development of crystal growth processes is driven by the demands for specific applications; in general there is a need for an increase in crystal dimensions, improved uniformity of the relevant crystal properties in the micro- and macroscale and materials with new properties.

Therefore, the focal area of research of the department of Crystal Growth, which is a world-wide acknowledged center of competence, is to develop – in close collaboration with industry-equipment and processes for the production of bulk crystals in order to meet the increasing requirements on crystal quality and cost reduction.

Thereby, the strategy of IIS-B is to optimize the crystal growth processing by a combined use of experimental process analysis and computer modeling. Therefore, IIS-B is provided with a suitable experimental infrastructure and with high efficient user-friendly simulation programs named CrysVUn, STHAMAS and STHAMAS3D. These computer codes, which are continuously further developed, are used for and by the industrial partners to develop crystal growth equipment and processes.

The following research highlights, which were achieved within the last two years by IIS-B, illustrate its research activities:

The Laudise Prize 2001 was awarded to Prof. Dr. Georg Mueller, head of the

department Crystal Growth, by the International Organization of Crystal Growth. This prize is world-wide the highest award in the field of technical crystal growth. It was awarded for his outstanding contributions to the development of methodical and technological aspects of crystal growth and for his leading contributions to the development of global computer modeling of crystal growth processes.

An example for the methodical and technological aspects of crystal growth is the successful development of the Vertical Gradient Freeze (VGF) process for the production of GaAs and InP crystals. The tools and research results developed and achieved by the department of Crystal Growth in close cooperation with the Institute of Material Science WW6 of the University of Erlangen in this field contributed to the fact that this VGF material has gained considerable share on the world market.

The industrial partner of IIS-B opened the biggest production site for  $\text{CaF}_2$  crystals to be used as lense materials in DUV micro lithography world-wide. The furnaces for the growth of the  $\text{CaF}_2$  crystals were constructed with the numerical support of IIS-B. In addition, a new prototype furnace was developed and constructed by IIS-B. This facility contributes substantially to an improved understanding of the growth of large  $\text{CaF}_2$  crystals.

The competence of IIS-B in numerical simulation of crystal growth processes is highlighted by the fact that more than 40 licenses for the software tools developed by IIS-B were so far granted to crystal growing companies as well as academic research institutions. The software is used by the partners to optimize leading edge technologies in this field, e.g. production of Silicon crystals with 300 mm and even 400 mm in di-

ameter, production of GaAs crystals with 200 mm in diameter.

Besides these more application-oriented R&D, activities IIS-B is also active in basic research, e.g. in solidification of technical alloys. IIS-B is using its expertise in numerical simulation of solidification processes to predict the microstructure formation of Al-based technical alloys.

The department maintains national as well as international cooperations to industry in the field of semiconductor materials like Si, GaAs, InP, CdTe and optical materials like fluoride and oxide crystals. The industrial partners are currently (in alphabetical order): Crystal Growing Systems (D), Freiburger Compound Materials (D), Hiqtech (KO), Komatsu (JP), LG Siltron (KO), MA/COM (USA), MEMC (I), Mitsubishi Silicon (JP), Photonicmaterials (SC), Schott Lithotec (D), Shell Siemens Solar (D), Shinetsu (JP), Umicore (BE), Wacker Siltronic (D), Wafertechnology (UK).

## Contact

Dr. Jochen Friedrich  
Phone: +49 (0) 9131/761-344  
Email: [jochen.friedrich@iis-b.fhg.de](mailto:jochen.friedrich@iis-b.fhg.de)

# 300 mm Silicium Czochralski Kristallzuchtung

Mit jeder neuen Generation von integrierten Schaltungen nimmt die Chipfläche zu, da die fortschreitende Miniaturisierung der Bauelemente nicht ausreicht, um die ständig steigende Zahl von Transistoren pro Chip zu kompensieren. Eine größere Chipfläche reduziert die Anzahl der Chips pro Wafer, was höhere Kosten verursacht. Dies veranlaßt die Halbleiterindustrie, Wafer mit 300 mm Durchmesser oder mehr für künftige Generation integrierter Schaltungen zur Verfügung zu stellen.

Mit zunehmender Größe der Silicium-Kristalle, die nach der Czochralski-Methode hergestellt werden, steigen die Schmelzvolumen und die entsprechenden Tiegeldurchmesser an. In modernen Industrieanlagen können heute Siliciumkristalle mit einem Gewicht von bis zu 450 kg produziert werden. Die große Schmelzeinwaage verursacht, daß die Schmelzströmung dreidimensional, zeitabhängig und turbulent ist. Dies hat nachteilige Auswirkungen auf den Wärme- und Stofftransport und damit auf die Kristallqualität.

Heute kann zwar das Auftreten von Versetzungen und Gleitlinien fast vollständig verhindert werden, jedoch ist es nicht möglich, die Bildung von Punktdefekten während des Zuchtprozesses zu vermeiden. Diese Defekte sind die Ursache für die Bildung von Mikrodefekten im Kristall, wie sogenannte "swirls" und "voids". Dabei wird mit zunehmender Miniaturisierung beispielsweise die Größe dieser "voids" (ca. 100 nm) die Größe der Bauelementstrukturen bald erreichen. Damit werden sich diese Mikrodefekte verstärkt nachteilig auf die Ausbeute bei der Chip Produktion auswirken.

Die Probleme, die heute bei der 300 mm Silicium Czochralski Kristallzuchtung gelöst werden müssen, sind die Kontrolle sowohl der mechanischen als

auch elektrischen Eigenschaften vom mikroskopischen bis hin zum makroskopischen Maßstab. Dies schließt die Kontrolle der Siliciumleerstellen und der -Zwischengitteratome sowie der Sauerstoff korrelierten Kristalldefekte ein, deren Ursprung in der Tiegelkorrosion liegt.

Eine Möglichkeit, die Anzahl der Punktdefekte zu minimieren besteht darin, während des Zuchtprozesses in der Nähe der Phasengrenze einen kritischen Wert des Verhältnisses Ziehgeschwindigkeit  $V$  zu axialem Temperaturgradient  $G$  einzustellen. Kristalle, die bei einem höheren  $V/G$ -Verhältnis gezüchtet werden, sind reich an Leerstellen, während in Kristallen, die bei kleinerem  $V/G$ -Verhältnis hergestellt werden, Zwischengitteratome dominieren. Wird während der Züchtung ein  $V/G$ -Verhältnis nahe dem kritischen Wert eingestellt, vernichten sich Leerstellen und Zwischengitteratome, so daß ein nahezu Punktdefekt freier Kristall resultiert.

Jedoch variiert in der Regel der Temperaturgradient in Abhängigkeit von der radialen Position. Deshalb besteht diese Aufgabe nicht einfach darin, eine entsprechende Ziehrate zu wählen, um das gewünschte  $V/G$  einzustellen. Zusätzlich muß ein in bezug auf die radiale Position homogenes Temperaturfeld realisiert werden. Für große Kristalldurchmesser ist dies eine sehr große Herausforderung.

Es ist deshalb von großem Interesse, dieses Temperaturfeld während des gesamten Zuchtprozesses quantitativ zu kennen, auch während des Abkühlens und Nachtemperungen. Aus diesem Grund konzentrieren sich die F&E-Aktivitäten des IIS-B auf folgende Aspekte:

- Temperaturverteilung und -fluktuationen in der Schmelze
- Temperaturverteilung am Quarz glastiegel



Fig. 1: 300 mm Silicium Czochralski Kristall, hergestellt von der Firma Wacker Siltronic. Der Kristall wurde in Erlangen im Jahr 2000 während der Jahrestagung der Deutschen Gesellschaft für Kristallzuchtung und Kristallwachstum ausgestellt; 300 mm Silicon Cz crystal grown by Wacker Siltronic. The crystal was presented during the German Crystal Growth Conference 2000 in Erlangen.

- Art und Parameter von Magnetfeldern
- Temperaturverteilung im Kristall
- Thermische Historie während des gesamten Herstellungsprozesses
- Thermische Spannungen im Kristall während der Züchtung
- Optimales "hot zone design" ( $V/G$ -Kriterium)
- Sauerstofftransport in Schmelze und Gas
- Steigende Schmelzeinwaagen
- Optimierung der gesamten Zieh-anlage

Für eine weitere Verbesserung hat das IIS-B sowohl geeignete Softwarewerkzeuge als auch Meßeinrichtungen entwickelt, um den Zuchtprozeß in Hinblick auf die o. g. Aspekte sorgfältig zu analysieren, so daß ein quantitativer Zusammenhang zwischen den relevanten Prozeßbedingungen und der Defektbildung hergestellt werden kann.

Ansprechpartner

Oliver Gräbner

Telefon: +49(0)9131 761-333

Email: oliver.graebner@iis-b.fhg.de

# 300 mm Silicon Czochralski Crystal Growth

With every new generation of integrated circuits, the chip size has been increasing, because the proceeding miniaturization of devices is not sufficient to compensate the steadily increasing number of devices per chip. A larger chip size reduces the number of dies per wafer and thus causes higher costs. This induces the semiconductor industry to provide wafers with a diameter of 300 mm and more, which are required for present-day and future generations of advanced large scale integrated circuits.

With increasing size of silicon crystals grown by the Czochralski method, melt volumes and corresponding crucible diameters increase as well. In modern industrial growth facilities silicon crystals with a weight of up to 450 kg can be produced. However, large ingots cause the melt flow to be three dimensional, time dependent and turbulent. This has a detrimental effect on heat- and mass transfer and thereby on the crystal quality.

Today, the appearance of dislocations and slip lines can be avoided almost completely, but at the current stage it is impossible to avoid the formation of point defects during the crystal growth process. These defects are a major origin for the generation of microdefects like swirls or voids. With further progress in the miniaturization process, the dimension of the device structures will soon reach the same order of magnitude as the size of voids (about 100 nm), resulting in a strong negative impact of those microdefects on the yield of the chip production.

The relating problems to be solved currently in 300 mm Si Czochralski technology concern the control of the electronic and mechanical properties on the micro- and macro-scale. This includes especially the control of vacancy

and interstitial (Si<sub>i</sub>) defects as well as oxygen related defects induced by the dissolution of the crucible and eventually other lattice hardening dopants.

One way to minimize point defect concentrations is to meet the critical value of the ratio of growth rate  $V$  and temperature gradient  $G$  close to the growth interface during the crystal growth process. While crystal grown at a higher  $V/G$  ratio contain excessive vacancies, crystals grown at a lower ratio are rich in self-interstitials. Is the growth process realized at a  $V/G$  ratio near the critical value, interstitials and voids tend to cancel each other and leave the crystal nearly free of point defects.

As the temperature gradient frequently varies over the radial position it is not simply a matter of selecting an appropriate growth rate to achieve the desired  $V/G$  value. Additionally, the temperature field has to be kept as uniform as possible with respect to radial position, a task which becomes even more challenging at higher crystal diameters.

It is, therefore of great interest and very useful to know this temperature field quantitatively during the whole growth process, including the cool-down and possible post-growth annealing of the crystal.

For this reason, the numerical and experimental R&D activities in the field of the silicon Czochralski process at IIS-B focus on the following aspects:

- temperature distribution in the melt
- temperature fluctuations (amplitudes, frequencies) in the melt
- temperature of silica crucible (degradation by cristobalit formation)
- type, design and parameters of magnetic fields
- temperature distribution in the crys-

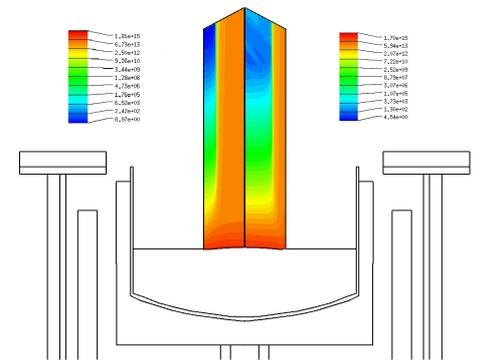


Fig. 2: Numerisch berechnete Punktdefektverteilung im Siliciumkristall während des Zuchtprozesses: Links: Leerstellenverteilung; rechts: Verteilung der Zwischengitteratome; Numerically calculated point defect distribution in the crystal during Czochralski growth of silicon. Left: vacancies; right: interstitials.

- thermal history of the crystal throughout the whole growth run
- thermal stress in crystal during growth process
- optimum design of the hot zone ( $V/G$  criterion)
- maximum achievable growth rate
- oxygen transport in gas phase and melt
- increased melt ingot
- optimization of whole puller design

In order to achieve further improvements of the silicon Czochralski process, IIS-B has developed suitable simulation tools as well as measurement equipment to carry out a careful analysis of the crystal growth process in order to find out the relations between relevant growth conditions, e.g. the thermal field and defect formation.

## Contact

Oliver Gräbner  
Phone: +49 (0) 9131 761-333  
Email: oliver.graebner@iis-b.fhg.de

# Hochwertige $\text{CaF}_2$ - Kristalle für die Anwendung in der DUV- Lithographie

Photolithographie ist eine Schlüsseltechnologie für die Herstellung von Halbleiterbauelementen. Dabei ist die fortschreitende Miniaturisierung der Baugröße der Bauelemente verbunden mit einer Reduzierung der Belichtungswellenlänge in den ultravioletten Bereich und damit mit der Verfügbarkeit von geeigneten Werkstoffen für die optischen Komponenten. Zur Zeit werden in den entsprechenden Abbildungssystemen (Waferstepper) bis zu einer Wellenlänge von 248 nm Komponenten aus Quarzglas eingesetzt. Die Arbeitsbereiche der nächsten Generationen von Wafersteppern liegen bei 193 nm und später bei 157 nm. In diesem Wellenlängenbereich kann aufgrund der hohen Absorptionsverluste nicht mehr ausschließlich Quarzglas eingesetzt werden.

Einkristallines  $\text{CaF}_2$  besitzt hervorragende Transmissionseigenschaften bis hinunter in das tiefe Ultraviolett. Es ist deshalb als Linsenmaterial in den nächsten Generationen der Lithographie vorgesehen. Die Anforderungen an das Material für diese optische Anwendung sind extrem hoch. Neben einer hohen Laserfestigkeit und geringer Spannungsdoppelbrechung ist eine hohe Homogenität des Brechungsindex in den Linsen gefordert. Einen großen Einfluß auf die optische Qualität der Kristalle haben außer Verunreinigungen alle mögliche Arten von Kristalldefekten, wie z.B. Versetzungen oder Kleinwinkelkorngrenzen. Deshalb gilt es, während der Kristallzucht insbesondere thermische Spannungen zu vermeiden. Die Bridgman-artigen Zuchtverfahren sind vielversprechende Methoden, um prinzipiell große Kristalle mit geringen thermischen Spannungen zu züchten. Fig.1. zeigt Linsen aus  $\text{CaF}_2$ . Diese wurden aus Kristallen mit Durchmessern von mehr als 350 mm gefertigt, die vom Industriepartner

Schott Lithotec nach einer Bridgman-artigen Methode hergestellt wurden.

Es existieren bislang nur sehr wenige experimentelle Daten sowohl für die Materialeigenschaften als auch über die Züchtung von großen  $\text{CaF}_2$ -Einkristallen selbst. Deshalb wurde am IIS-B eine spezielle F&E-Anlage entwickelt. Dabei wurde zur Optimierung der thermischen Aufbauten während der Konstruktionsphase die numerische Modellierung mit dem Programm CrysVUn eingesetzt. Die Anlage ist mit zahlreichen in situ-Diagnostiksystemen ausgestattet, um die grundlegenden Zusammenhänge zwischen den Prozeßparametern und den geforderten Materialeigenschaften untersuchen zu können. Als Beispiel sei hier eine Temperaturmeßeinrichtung genannt, mit der die Temperaturverteilung in der  $\text{CaF}_2$ -Schmelze während des Zuchtprozesses ermittelt werden kann.

Die ersten Experimente, die in der F&E Anlage durchgeführt wurden, hatten das Ziel, quantitative experimentelle Daten zur Validierung des numerischen Modells bereitzustellen. Der Schwerpunkt lag dabei auf dem internen Strahlungstransport in  $\text{CaF}_2$  selbst, der aufgrund der hohen Schmelztemperatur von  $\text{CaF}_2$  ( $> 1400^\circ\text{C}$ ) eine große Rolle am Wärmetransport während der Züchtung spielen sollte.

Da angenommen wird, daß  $\text{CaF}_2$  semitransparent ist, würde ein Modell, in dem  $\text{CaF}_2$  als opak behandelt würde, den internen Strahlungstransport vollständig vernachlässigen. In der Literatur wurde deshalb die sogenannte Diffusionsnäherung verwendet, bei der  $\text{CaF}_2$  zwar wie ein opakes Material behandelt wird, aber mit einer zusätzlichen temperaturabhängigen, effektiven Wärmeleitfähigkeit.

Eine experimentelle Verifikation dieses Diffusionsmodells war in der Vergan-

genheit nicht möglich, da keine genauen Temperaturmeßdaten aus der  $\text{CaF}_2$ -Schmelze verfügbar waren. In die F&E-Anlage am IIS-B wurde deshalb ein spezieller Temperatursensor zur Messung der Temperaturverteilung in der  $\text{CaF}_2$ -Schmelze integriert. Basierend auf den damit gewonnenen Daten konnte erstmalig das Wärmeübertragungsmodell für  $\text{CaF}_2$  verifiziert werden. Die experimentellen Ergebnisse und die Ergebnisse, die mit dem Diffusionsmodell (im folgenden als Standardmodell bezeichnet) erzielt wurden, sind in Fig.2 dargestellt. Um experimentelle und numerische Daten vergleichen zu können, wurde in dem numerischen Modell auch der Temperatursensor berücksichtigt. Es ist offensichtlich, daß es eine deutliche Abweichung zwischen Theorie und Experiment gibt. Besonders der Gradient in der Schmelze wird mit dem Standardmodell nicht korrekt beschrieben. Das Standardmodell ergibt in der Schmelze einen sehr viel größeren Gradienten als in der darüber befindlichen Vakuumregion. Auch die Position der fest - flüssig Phasengrenze unterscheidet sich deutlich von der gemessenen. Dieses Standardmodell ist deshalb nicht



Fig. 1: Linsen aus  $\text{CaF}_2$  Kristallen (Quelle: Schott Lithtec);  
 $\text{CaF}_2$  lenses. (Source: Schott Lithtec).

# High Quality CaF<sub>2</sub> Crystals for Application in DUV Lithography

Photolithography is a key technology for the production of integrated circuits (IC). The preceding reduction of the feature size of devices implies a reduction of the optical wavelength into the ultraviolet range and thus the need for new suitable materials for the optical components. Present projection systems which can be used at wavelengths down to 248 nm are using fused silica optical components. The next generation of wafer steppers will be operating at wavelengths of 193 nm and later 157 nm, where fused silica cannot solely be used any more because of the high absorption losses.

Single crystalline CaF<sub>2</sub> has excellent transmission characteristics down to deep UV and is therefore selected as the main optical material for the next generation of lithography apparatus ("wafer stepper"). The material requirements for this optical application are extremely high. Beside a high laser durability and low stress birefringence, a high uniformity of the refractive-index is important. Thus, single crystals of CaF<sub>2</sub> with low defect density and extremely high uniformity are needed. Apart from impurities, all types of crystal defects, i.e. dislocations and low angle grain boundaries are limiting the optical quality of the crystals. Therefore, it is important that the thermal stress during crystal growth is very low. Promising melt growth techniques for growing large crystals under low thermal stress conditions are Bridgman-type configurations. Fig. 1 shows CaF<sub>2</sub> lenses manufactured from crystals with a diameter of more than 350 mm grown by the industrial partner Schott Lithotec using a Bridgman-type technique.

Since very few experimental data are available for both the material properties and the growth of large sized CaF<sub>2</sub> single crystals, a specially equipped

R&D facility was developed at the IIS-B by the aid of numerical modeling using the software package CrysVUn. The R&D furnace was designed and built according to the results of the numerical simulations. The facility is equipped with various in-situ diagnostics in order to study the basic relations between process parameters and the required crystal properties. For example a new setup for temperature measurements in the CaF<sub>2</sub> melt during crystal growth was successfully implemented.

The first series of experiments performed in the R&D facility had the goal to provide quantitative experimental data to verify the numerical models. Thereby, the focus was on the internal radiative heat transfer in CaF<sub>2</sub>, which is

expected to play an important role for the heat transfer during growth due to the high melting temperature of CaF<sub>2</sub> (>1400°C).

As CaF<sub>2</sub> is considered to be semi-transparent, a fully opaque model would neglect the radiation inside CaF<sub>2</sub>. In the literature the so called diffusion-approximation was used where CaF<sub>2</sub> is assumed to behave like an opaque material having a temperature-dependent effective thermal conductivity.

A quantitative experimental verification of this diffusion model was not possible in the past, as there were no precise temperature measurements available for the corrosive CaF<sub>2</sub> melt. In our R&D

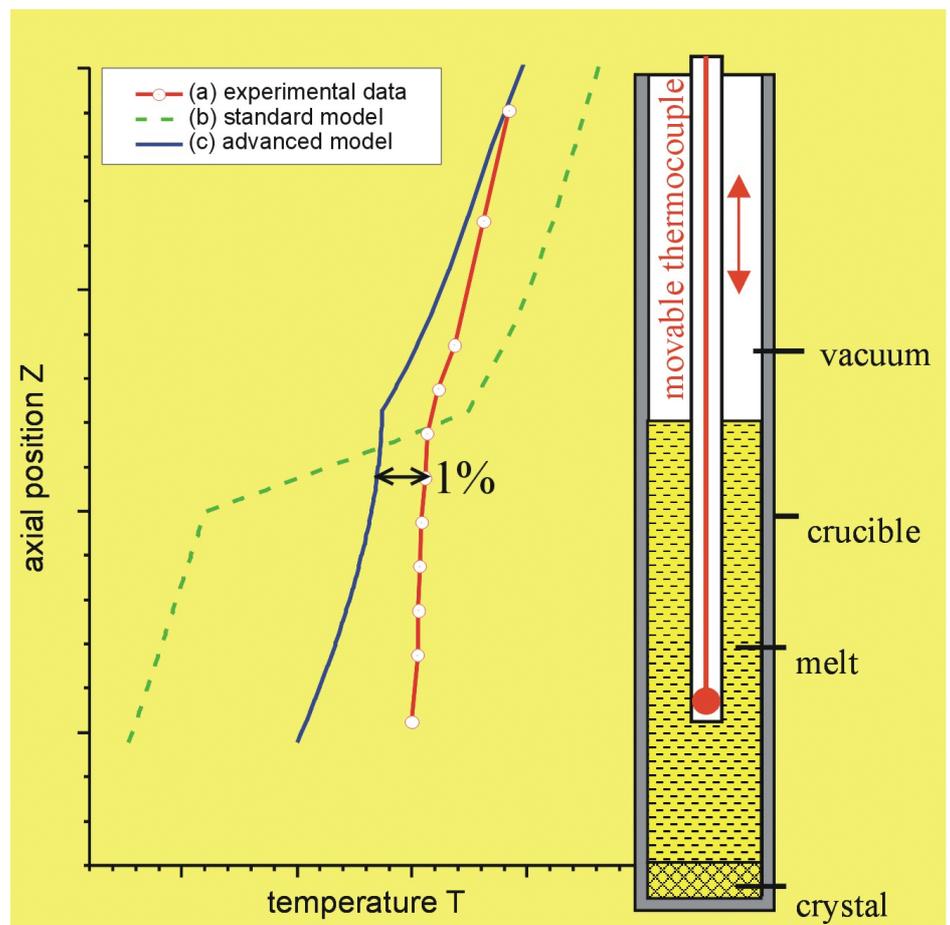


Fig. 2: Gemessene und numerisch berechnete axiale Temperaturverteilung in der CaF<sub>2</sub> Schmelze unter Züchtungsbedingungen in der FuE Anlage des IISB; Measured and simulated axial temperature profiles in the CaF<sub>2</sub> melt under crystal growth conditions in the R&D facility.

geeignet für genaue Simulationsrechnungen des Zuchtprozesses, die für die Prozeßoptimierung benötigt werden.

Um das numerische Modell zu verbessern, wurde ein Modell entwickelt, in dem der Strahlungstransport in  $\text{CaF}_2$  nicht wie im Standardmodell berücksichtigt wird, sondern direkt zusätzlich zur normalen Wärmeleitung berechnet wird.

Die damit erzielten Ergebnisse, die ebenfalls in Fig.2 gezeigt sind, zeigen eine gute Übereinstimmung mit den experimentellen Daten. Die Abweichung zwischen den berechneten und gemessenen Temperaturen in der Schmelze sind kleiner als 1%.

Unter Verwendung von Prozeßparametern, die mit Hilfe der numerischen Simulation und dem verbesserten Modell gewonnen wurden, konnte bereits im ersten Züchtungsexperiment ein vollständig transparenter, farbloser Kristall mit einem Durchmesser und einer Länge von jeweils 150 mm im zylindrischen Bereich gezüchtet werden.

#### ■ Ansprechpartner

Alexander Molchanov  
Telefon: +49 (0) 9131 761-225  
Email: molchanov@iis-b.fhg.de

facility an especially protected temperature sensor was implemented for the detection of the temperature field in the CaF<sub>2</sub> melt. Based on these experimental data the heat transfer model for CaF<sub>2</sub> could now be verified for the first time. The experiment and the diffusion-approximation model - in the following named standard model - are shown in fig. 2. For the comparison of the calculated and measured temperatures, the temperature sensor was included in the numerical model of the furnace. As can be seen clearly from the graph, there is a significant deviation from the experimental data. Especially the gradient in the melt is not described correctly with the standard model. The standard model predicts a much larger gradient in the melt than in the vacuum region. In contrary the data extracted from our experiment, shows that the gradient in the melt is lower than in the vacuum region. Also the position of the solid-liquid interface calculated with the standard model is totally different from the experiment. Thus the standard model is not applicable to precise simulations of the growth process which are required for process optimization.

To improve the simulation of the temperature field, we developed an advanced model where the radiative part of the heat transport in CaF<sub>2</sub> is not approximated as in the standard model, but directly calculated in addition to the thermal conductivity.

The results obtained with this advanced model as indicated by the solid line in fig. 2 correspond with the experimental data. The calculated temperatures in the melt near the boundary to the vacuum differ by less than 1%.

Using a set of parameters which were optimized by the aid of numerical simulations based on the advanced model, we were already successful in the first

crystal growth run. A fully transparent and colorless crystal with a cylindrical section size of 150 mm in diameter and length was obtained.

■■■■■■■■■■  
Contact

Alexander Molchanov  
Phone: +49 (0) 9131 761-225  
Email: molchanov@iis-b.fhg.de

# Modellierung von Erstarrungsphänomenen in technischen Legierungen unter Mikrogravitation

Die Erstarrung von Legierungen unterscheidet sich in vielen Punkten von dem entsprechenden Phasenübergang von Elementen aber auch Halbleitern. Bei Legierungen können im Gleichgewicht die flüssige und feste Phase in einem Temperaturintervall bis hinab zum eutektischen Punkt koexistieren. Die fest-flüssig Phasengrenze ist charakterisiert durch komplexe, baumartige Strukturen. Diese sogenannten Dendriten bestimmen die Eigenschaften der Gußprodukte und sind daher von grundlegender Bedeutung.

Die Modellierung solcher Prozesse umfaßt ein Vielzahl von wissenschaftlichen Bereichen, wie Materialwissenschaft und Metallurgie, Thermodynamik, Strömungsmechanik, Wärme und Stoffübertragung usw. Eine der größten Herausforderungen bei der Erstarrungsmodellierung ist eine genaue Beschreibung der komplexen Wechselwirkungen der auf unterschiedlichen Längenskalen auftretenden physikalischen Phänomene, die von der Anlagerung einzelner Atome, über die Vorgänge an der gesamten Phasengrenze, bis hin zur Wärmeübertragung im gesamten Bauteil bzw. in der gesamten Anlage reichen. Letzter Punkt erfordert insbesondere, daß in einem solchen Prozeßmodell die gesamte Anlage simuliert werden muß.

Während die rein diffusiven Transportprozesse heutzutage einigermaßen gut verstanden sind, ist die Wechselwirkung zwischen der Schmelzströmung und der Mikrostruktur ein sehr aktives Forschungsgebiet weltweit. Die Schwierigkeiten liegen dabei zum einen in der Mannigfaltigkeit von beim Gießprozeß möglichen Ursachen für die Konvektion, wie z.B. Schrumpfungsprozesse, durch Temperatur und/oder Konzentrationsunterschiede getriebene Auftriebskonvektion, durch Gießen und/oder Rühren erzwungene Strö-

mungen. Die Komplexität dieser Phänomene allein macht eine quantitative Beschreibung extrem schwierig.

Das IIS-B ist Projektleiter eines europäischen Verbundvorhabens namens MICAST. In MICAST geht es darum, den Einfluß der erzwungenen Strömung auf die Mikrostruktur beim Gießen von AISi Legierungen zu untersuchen. An MICAST sind insgesamt sechs europäische Hochschul- bzw. Forschungsinstitute sowie acht Industriefirmen beteiligt. Um kontrolliert konvektive Bedingungen zu etablieren, sollen Mikrogravitationsexperimente für die Internationale Raumstation Alpha definiert werden. Die Umgebung unter Schwerelosigkeit hilft dabei, die einzelnen Ursachen für die Konvektion zu trennen und damit einen kontrollierten Übergang von den rein diffusiven zu den kontrolliert konvektiven Bedingungen zu schaffen. Die Untersuchungen werden an technischen Al-Legierungen durchgeführt, die eine hohe industrielle Bedeutung besitzen.

Die Aufgabe des IIS-B ist es dabei, die Planung und Definition der Prozeßparameter der geplanten Experimente durch Einsatz der Softwareprogramme CrysVUn und STHAMAS3D zu unterstützen. Ein Beispiel ist hierbei die Identifikation der Parameter von verschiedenen Magnetfeldkonfigurationen, die eingesetzt werden sollen, um in der Schmelze eine kontrollierte Strömung hervorzurufen. Dabei werden sowohl rotierende Magnetfelder als auch Wanderfelder untersucht. Darüber hinaus wird das physikalische Modell erweitert, um die Strömung in dem Zweiphasengebiet sowie deren Wechselwirkung mit der Mikrostruktur beschreiben zu können. Eine wichtige Größe für die Modellierung der Strömung in dem Zweiphasengebiet ist dabei die Permeabilität gemäß dem Gesetz von Darcy, die den Widerstand der Mikrostruktur für die Strömung angibt. Neben der

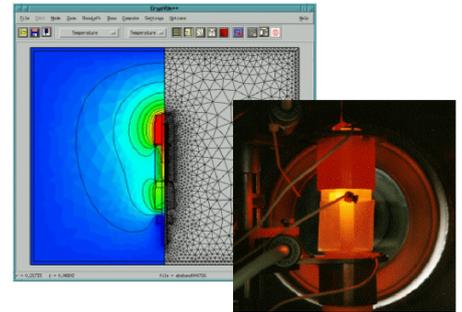


Fig. 1: Photo der Ofenanlage ARTEMIS sowie das dazugehörige numerische Modell in CrysVUn; Foto of the furnace ARTEMIS and the corresponding numerical model in CrysVUn.

Parameteridentifizierung werden Simulationsrechnungen für Experimente von anderen Partnern innerhalb des MICAST Projektes durchgeführt. Ein Beispiel sind die Simulationsrechnungen, die für die ARTEMIS-Anlage der DLR durchgeführt werden. Ein wichtiges Merkmal dieser Anlage ist der Einsatz von Aerogel als Tiegelmaterial. Die optischen Eigenschaften des Aerogels erlauben die optische Messung der Oberflächentemperatur der Probe mit einer sehr hohen zeitlichen und örtlichen Auflösung.

Experimente im Weltraum sind langfristig angelegt und mit hohen Kosten verbunden. Die Anwendung der numerischen Simulation wird dabei zunehmend wichtiger, um die Planungsphase beispielsweise bei der Kartuschenentwicklung zu verkürzen und um damit Kosten zu sparen. Im Fall der Modellierung von Weltraumbedingungen auf dem Computer können diese ganz einfach durch Mausclick erzielt werden.

## Ansprechpartner

Marc Hainke  
Telefon: +49 (0) 9131 761-229  
Email: marc.hainke@iis-b.fhg.de

# Modeling of Solidification Phenomena in Technical Alloys under Microgravity

Solidification of alloys differs in many aspects from phase-change of pure substances and semiconductors. In opposition to pure substances, liquid and solid state can coexist balanced during temperature intervals up to the eutectic point. The solid-liquid interface is characterized by complex, tree like structures. These so-called dendrites determine the properties of the final cast product and are therefore of essential importance.

Modeling these processes is a multi-disciplinary field encompassing materials science and metallurgy, thermodynamics, fluid and solid mechanics, heat and mass transfer, and other disciplines. One of the most challenging problems in solidification modeling is an accurate description of the complex interactions between physical phenomena occurring on different length scales, ranging from atomic rearrangements and single crystal-melt interactions, to heat extraction at the system level. Therefore, the whole furnace, including heaters and insulations, has to be simulated.

While the understanding of purely diffusive processes has received a considerable state of knowledge, the interaction of flow field and dendritic structures is still a very active research field. The difficulties arise from the numerous causes for fluid flow in casting processes, like solidification shrinkage, buoyancy induced flows due to thermal and solutal gradients, and forced flows due to pouring and stirring, just to mention some. The complexity of these phenomena makes a quantitative description extremely complex.

IIS-B is project manager of an European project named MICAST, which aims at examining the influence of forced flows on the developing microstructure of cast AlSi alloys. Altogether, there are 6 institutes and 8 companies cooperating

within the MICAST project. In order to establish controlled convective conditions, it is planned to define microgravity experiments on the new International Space Station. The microgravity environment helps to separate the different causes for fluid motion and enables a controlled transition of purely diffusive to controlled convective conditions. The examinations within the MICAST project are focused on technical Al-alloys with a high industrial relevance.

The task of IIS-B is to support design and definition of process parameters for the planned experiments with the aid of its software packages CrysVUn and STHAMAS3D. For example, these codes are used to identify relevant parameter ranges for different magnetic fields that might be used to create a controlled flow inside the melt. Both rotating and travelling magnetic fields are examined. Furthermore, the physical model is extended for an accurate description of the flow in the two-phase region and the interaction with the dendritic interface. A key parameter for modeling the flow in the two-phase region is the permeability according to Darcy's law, which describes the resistance of the dendritic structure. Besides the parameter identification, our software is used to simulate experiments that are performed by the project partners within the MICAST project. As an example, simulations for the ARTEMIS facility of DLR should be mentioned. The main feature of this facility is the usage of aerogels as a crucible material. The optical transparency of silica aerogels enables the measurement of the sample surface temperature by optical methods with high spatial and temporal resolution.

Experimentation in space is both a long term and cost intensive topic. The application of simulation tools is getting more and more important and helps to

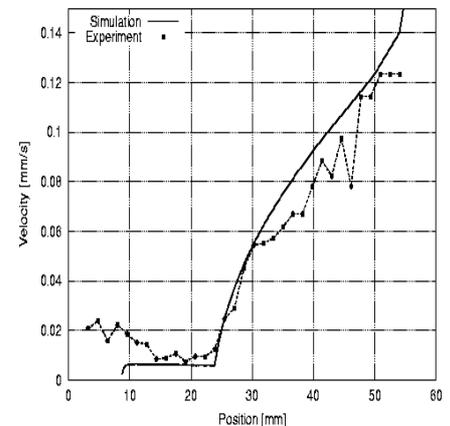


Fig. 2: Gemessene und numerisch berechnete Erstarrungsgeschwindigkeit in einer Al-Si-Legierung, die in der ARTEMIS-Anlage gerichtet erstarrt wurde. Die theoretische Kurve stammt aus einer globalen Simulation der gesamten Ofenanlage; Measured and theoretical solidification velocity in an Al-Si alloy direct solidified in the ARTEMIS facility. The theoretical curve was obtained within a global simulation of the whole furnace.

shorten the design phase of the cartridges and thereby to save money. In case of modeling microgravity conditions, these can be achieved by a simple mouse click.

## Contact

Marc Hainke  
Phone: +49(0)9131 761-229  
Email: marc.hainke@iis-b.fhg.de

# Prozeß- und Defektmodellierung bei der Halbleiterkristallzuchtung

Numerische Modellierung ist heutzutage ein unerläßliches Werkzeug bei der Prozeßentwicklung. Die Modellierung wird am IIS-B intensiv genutzt und gefördert. Die am IIS-B entwickelten Programme CrysVUn, STHAMAS und STHAMAS3D werden in allen Bereichen der Massivkristallzuchtung von Halbleitern (Silicium, GaAs, InP, CdTe), Fluoriden, Oxiden nach Czochralski (Cz, LEC, VCZ) und Bridgman (VB, VGF) basierten Verfahren eingesetzt. Diese Prozesse werden entweder vom IIS-B selbst oder von den Kooperationspartnern des IIS-B, den Firmen und Forschungsinstituten, untersucht.

Die industriellen Anforderungen nach immer größeren Kristalldimensionen und damit Schmelzeinwaagen hat zur Folge, daß sogar beim Vertical Gradient Freeze (VGF) Verfahren die Strömung einen signifikanten Einfluß auf den Wärmetransport und damit auf die Form der Phasengrenze und die thermischen Spannungen im Kristall haben kann. Deshalb wurde in CrysVUn, dem klassischen Werkzeug für die VGF-Modellierung, ein numerisches Modell für die Berechnung laminarer Strömungsvorgänge eingebaut. Fig.1 zeigt als Beispiel die berechnete Schmelzströmung bei der VGF-Zuchtung von GaAs-Kristallen mit 3"-Durchmesser.

Die industriell immer noch bedeutsamste Methode III-V-Halbleiter herzustellen ist das Liquid Encapsulated Czochralski (LEC)-Verfahren. Dabei finden die Prozesse in diesen Anlagen unter Gasdrücken von 5 bis 40 bar statt. Die daraus resultierende, turbulente Gasströmung kann mit dem Programm STHAMAS berechnet werden.

Die elektronischen Eigenschaften der GaAs-Kristalle werden in starkem Maße vom Kohlenstoffgehalt im Kristall bestimmt, der während des Zuchtprozesses abhängt von komplexen che-

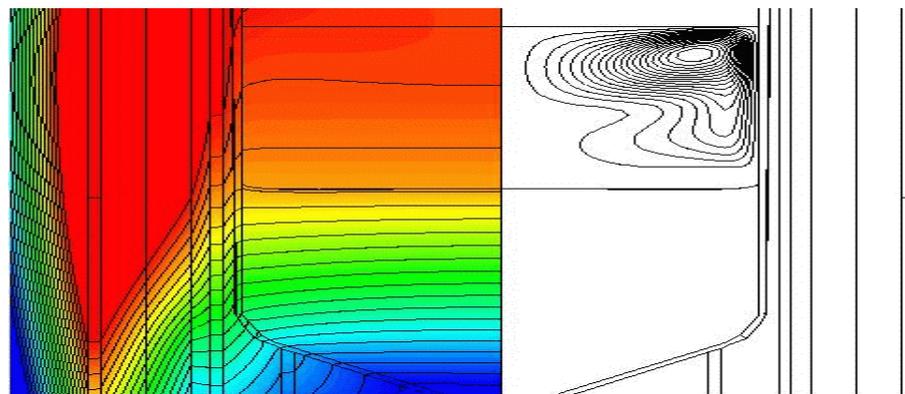


Fig. 1: Mit CrysVUn berechnetes Temperaturfeld (links) und Strömungsmuster als Stromfunktion (rechts) bei der Zuchtung von 3"-GaAs-Kristallen; Temperature field (left) and flow pattern as stream function (right) during VGF growth of 3" GaAs calculated with CrysVUn.

mischen Reaktionen und von Transportprozessen kohlenstoffhaltiger Verbindungen im Gas, im Boroxid und in der Schmelze. Das IIS-B entwickelt deshalb in STHAMAS ein Modell, welches die Reaktionen und den Transport der relevanten Spezies beschreibt.

Die Schmelzkonvektion in großen, industriellen Czochralski-Tiegeln ist im allgemeinen dreidimensional, zeitabhängig und turbulent. Dies trifft speziell für die Silicium-Produktion zu, wo Tiegel mit Durchmessern von 32 Zoll eingesetzt werden, aber heutzutage auch für die Schmelzgrößen bei der III-V-Halbleiterproduktion. Je größer der Tiegel, desto größer wird die Turbulenz. Es ist deshalb schwierig, wenn nicht sogar unmöglich, solche Strömungen in einem achsensymmetrischen Modell unter Verwendung einer erhöhten Viskosität oder eines Turbulenzmodells genau zu beschreiben. Das IIS-B hat deshalb das Programm STHAMAS3D entwickelt, mit dem lokal 3D-Rechnungen im System Kristall-Schmelze-Tiegel durchgeführt werden können. Aufgrund der steigenden Nachfrage seitens der Industrie wurden sehr viele Anstrengungen in die Weiterentwicklung von STHAMAS3D gesteckt. Das Programm wurde erfolgreich parallelisiert und damit leistungsfähiger. Es wurde mit einer benutzerfreundlichen, Plattform unabhän-

gigen Bedieneroberfläche ausgestattet (Fig.2). STHAMAS3D schließt die Berechnung der Form der fest-flüssig Phasengrenze sowie den Einfluß diverser Magnetfelder mit ein, die industriell zur Beeinflussung der Strömungen genutzt werden.

Die Qualität der Ergebnisse der 3D-Rechnungen hängt entscheidend von den Randbedingungen für die Temperaturen und Wärmeflüsse ab, die an der äußeren Begrenzung des Rechengebietes vorgegeben werden müssen. Eine Möglichkeit, die Randbedingungen für die lokalen 3D-Simulationen zu erhalten besteht darin, sie aus den globalen, mit CrysVUn oder STHAMAS durchgeführten 2D-Rechnungen zu ermitteln. Entsprechende Schnittstellen und Ausgaberroutinen für Temperaturen und Wärmeflüsse wurden bereits in die 2D-Codes des IIS-B implementiert und erfolgreich sowohl an akademischen Testfällen, aber auch für industrielle Si- und GaAs-Konfigurationen getestet.

## Ansprechpartner

Dr. Bernd Fischer  
Telefon: +49 (0) 9131/761-331  
Email: bernd.fischer@iis-b.fhg.de

# Process and Defect Modeling in Semiconductor Crystal Growth

Numerical modeling is an essential tool in modern process development and is extensively used and promoted at IIS-B. The in-house developed programs CrysVUn, STHAMAS, and STHAMAS3D find application in all fields of bulk crystal growth of semiconductors (silicon, gallium arsenide, indium phosphide), fluorides, and oxides by Czochralski-like (Cz, LEC, VCZ) and Bridgman/VGF methods, which are studied at IIS-B or in the companies and institutes of IIS-B's licensees and partners.

Industrial demands include the need for larger crystal dimensions and melt quantities, so that even in the Vertical Gradient Freeze (VGF) configurations the melt flow can have a significant influence on heat transport and thus on the shape of the phase boundary and the thermal stress in the crystal. Therefore, a numerical model for laminar convection has been implemented in CrysVUn, which is the classical tool for VGF simulation. Fig. 1 shows an example calculation of melt flow in a VGF furnace for 3-inch GaAs crystals.

The most industrially relevant technique for the production of III-V semiconductors is still the Liquid Encapsulated Czochralski (LEC) technique, and its variation, the Vapor Pressure Controlled Czochralski (VCZ) technique. The high gas pressure of 5 to 40 bar in the corresponding furnaces results in turbulent gas convection, which is calculated with the IIS-B code STHAMAS.

The electronic properties of GaAs semiconductor crystals are strongly determined by the carbon content in the crystal, which is controlled during growth by a complex system of chemical reactions and transport processes of carbon compounds in the gas atmosphere, in the boric oxide layer, and in the melt. Therefore, IIS-B is developing a model in STHAMAS, which is to de

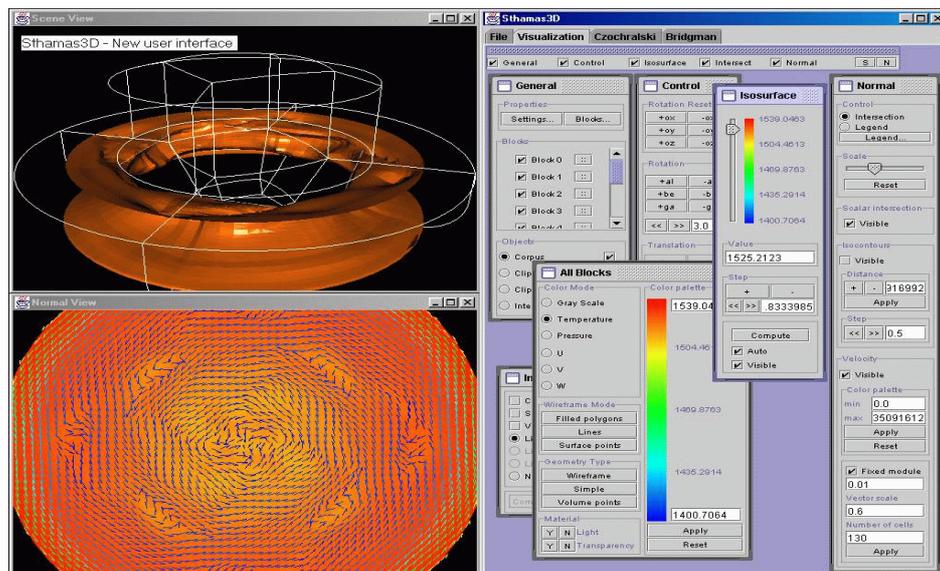


Fig. 2: Graphische Benutzeroberfläche des Programms STHAMAS3D; Graphical user interface of STHAMAS3D.

scribe diffusion and reactions of the involved chemical species in the boric oxide layer.

The melt convection in large industrial Czochralski crucibles is in general three-dimensional, time-dependent and turbulent. This applies especially to silicon production, where crucibles have sizes of up to 32 inches, but also to the melts of III-V semiconductors. The larger the crucible, the stronger the turbulent flow. Even using increased viscosity or turbulence models, it is very hard or even impossible to describe such a flow with a 2D-axisymmetric model. Therefore, three-dimensional and time-dependent simulations are absolutely necessary. IIS-B has developed the program STHAMAS3D, which allows local 3D simulations of the melt+crystal (+crucible) subsystem. Due to the consequently increasing interest of semiconductor companies in such 3D calculations, special efforts have been put into the further development of STHAMAS3D. The program has been parallelized with a considerable increase of efficiency and has been equipped with an easy-to-use and platform-independent graphical interface (fig. 2). STHAMAS3D includes the

determination of the solid-liquid interface and the effects of various stationary and time-dependent magnetic fields, which are industrially used to influence melt convection.

The quality of the results of local 3D melt simulations essentially depends on the boundary conditions for temperature and heat flux that are given at the outer surfaces of the calculation domain of melt and crystal. Boundary data for local 3D simulations can be obtained from global 2D simulations of the whole furnace, e.g. carried out with the programs CrysVUn or STHAMAS. The corresponding transfer routines for output of temperature and heat fluxes have been implemented in the IIS-B's 2D codes and have already been successfully tested in academic test cases and industrial silicon and gallium arsenide set-ups.

## Contact

Dr. Bernd Fischer  
Phone +49 (0) 9131/761-331  
Email: bernd.fischer@iis-b.fhg.de

# Leistungselektronische Systeme

Schwerpunkte, Trends und Potentiale der Abteilung Leistungselektronische Systeme

Die Abteilung entwickelt leistungselektronische Systemlösungen für alle Felder der Leistungselektronik, mit Schwerpunkten in den Bereichen Automobil- und Industrieelektronik. Mit seiner anwendungsnahen Ausrichtung ergänzt die Abteilung in idealer Weise die am Institut bereits bestehenden Aktivitäten im Bereich der Technologie- und Prozeßentwicklung für Leistungshalbleiterbauelemente.

Die Leistungselektronik ist aufgrund ihrer originären Funktion »Steuerung und Umwandlung elektrischer Leistung« einer der maßgeblichen Hebel bei Zukunftsthemen wie dezentrale Energieerzeugung (Brennstoffzellen, Windkraft, Photovoltaik), Energieeinsparung oder Emissionsreduzierung. Erst durch den Einsatz moderner innovativer Leistungselektronik werden die dazu notwendigen Systeme wie bedarfsgerecht regelbare Motoren, Hybridantriebe oder effiziente Leistungswandler ermöglicht.

Zu den Kunden der Abteilung gehören die Automobilindustrie und deren Zulieferer, Firmen aus den Bereichen Antriebstechnik, Verkehrstechnik, dezentrale Energieerzeugung und -verteilung, Gebäudeautomatisierung und Industrieelektronik sowie Hersteller von Leistungshalbleitern und Halbleitermodulen. Als industriennahe Forschungs- und Entwicklungseinrichtung wollen wir insbesondere auch den KMUs in der anwendungsorientierten Vorlauforschung sowie bei der Entwicklung von Prototypen und Kleinserien ein leistungsfähiger Partner sein.

Marktfähige Produkte sind dabei in zunehmendem Maße Systeme, die ein intelligentes Zusammenspiel zwischen Leistungselektronik, Signalverarbei-

tung, Sensorik, Aktorik und Mechanik beinhalten - und dies weit über den Rahmen einer monolithischen Integration hinaus. Die Abteilung ist in zwei Arbeitsgruppen gegliedert:

Die Gruppe Mechatronik befaßt sich mit den Fragen der mechatronischen Systemintegration wie thermisches Systemdesign, Aufbautechnik, Hochtemperaturelektronik und integrierte Sensorik. Diese Themen gewinnen im Zusammenhang mit der zunehmenden Miniaturisierung der Systeme und der damit steigenden Verlustleistungsdichte sowie im Zuge des Zusammenwachsens von Elektronik und der i.a. für wesentlich rauhere Umgebungsverhältnisse ausgelegten Mechanik (Mechatronik) entscheidend an Bedeutung.

Die Gruppe Leistungselektronik befaßt sich mit Systemen zur effizienten Umwandlung elektrischer Leistung wie Schaltnetzteile oder DC/DC-Wandler. Aktuelle Themen hier sind kostengünstige Lösungen zur Leistungsfaktorkorrektur (PFC), spezielle Ansteuerschaltungen für Leistungstristoren sowie die Untersuchung neuer Anwendungsfelder für innovative Komponenten wie beispielsweise SiC-Bauelemente.

Besonders erfolgreich hat sich in 2001 das Thema KFZ-Leistungselektronik entwickelt. Wie eine ganze Reihe von Projekten mit Automobilherstellern und deren Zulieferern bestätigen, hat sich die Fokussierung auf Hochleistungssysteme entlang des Antriebsstrangs (Startergenerator, Hybridantriebe, x-by-wire) und auf leistungsstarke Wandler zur Bordnetzkopplung als der richtige Weg erwiesen. Die bearbeiteten Problemstellungen reichen von der niederinduktiven Auslegung von Kommutierungszellen (Zwischenkreiskondensator, Stromverschienung, Leistungsmodule), über die Stromsensorik, die thermische Auslegung der Systeme bis hin zur Entwicklung von Treiberschaltungen und intelligenten Lei-

stungsmodulen. Treiberschaltungen stellen als Bindeglied zwischen der Digitaltechnik und den Leistungsschaltern ein zentrales Element in jedem Umrichter dar. Sie müssen in einer extrem störbehafteten und thermisch hoch belasteten Umgebung zuverlässig arbeiten und einen umfassenden Schutz der Leistungsschalter sicherstellen. Die laufenden Entwicklungen zielen auf temperaturstabile, sehr kostengünstige, kompakte und galvanisch potentialtrennende Lösungen auf der Basis induktiver Übertragungsverfahren. Für die Arbeiten stehen modernste Entwicklungswerkzeuge wie Schaltungs- und Systemsimulatoren sowie 3D-FEA-Software für thermische Analysen und elektromagnetische Feldsimulation zur Verfügung. Zur Systemcharakterisierung sind umfangreiche Meß- und Prüfeinrichtungen für elektrische und thermische Parameter vorhanden.

Das Geschäftsfeld Leistungselektronik wird derzeit zu einem Kompetenzzentrum ausgebaut. Im Zuge dessen wird auch die Vernetzung mit den Unternehmen der Region über gemeinsame F&E-Kooperationen und über Weiterbildungsmaßnahmen vorangetrieben. Die Basis dafür bildet das gemeinsam mit der örtlichen IHK und der Stadt Nürnberg gegründete Unternehmensnetzwerk Leistungselektronik NICE. Ein wichtiger Partner ist darüber hinaus das Bayerische Kompetenznetzwerk für Mechatronik (BKM), an dem das Institut als eines von sechs Gründungsmitgliedern beteiligt ist. Im Rahmen des BKM werden derzeit eine Reihe von zukunftsweisenden Projekten in enger Zusammenarbeit der IIS-B-Abteilungen Technologie und Leistungselektronische Systeme bearbeitet.

Ansprechpartner

Dr. Martin März  
Telefon: +49 (0) 9131 761-310  
Email: Martin.Maerz@iis-b.fhg.de

Focal areas of research and development, trends and potentials of the department of power electronic systems

The department is working on power electronic system solutions for all fields of power electronics with main emphasis on industry and automotive electronics. With its application orientation the department completes the already existing activities at the institute in the fields of technology and process development for power semiconductor devices in an ideal way.

Due to its original function "control and conversion of electrical power" power electronics is the decisive booster for trend-setting topics like decentralized energy generation (fuel cells, wind power, photovoltaics), energy saving or emission reduction. The systems necessary for this, like adjustable speed drives, hybrid traction drives or efficient power converters, can only be realized with innovative power electronics.

Customers of the department are the automotive industry and their suppliers, companies which are active in the fields drives, transportation systems, decentralized energy generation, building automation, and industrial electronics as well as manufacturers of power semiconductors and semiconductor modules. As an application-oriented research institute, we see one of our tasks in supporting especially small and medium-sized companies in application-oriented research and development projects as well as in engineering and fabrication of prototypes and low-volume series.

Commercially successful products in these fields are increasingly systems which contain an intelligent combination of power electronics, signal processing, sensor technology and me-

chanics - and this far beyond a monolithic integration. According to these requirements, the department is organized in two working groups:

The group mechatronics focuses on topics of mechatronic system integration like thermal system design, assembly techniques, high temperature electronics and integrated sensorics. These topics gain considerable importance due to the increasing miniaturization of power electronic systems and thereby increasing density of dissipating power. The same applies, if electronics is integrated into mechanical systems, since these are normally designed for much rougher ambient conditions.

The power electronics group deals with systems for efficient conversion of electrical power like switch-mode power supplies, DC/DC converters and so on. Current topics here are cost-effective solutions for power factor correction (PFC), special driver circuits for power transistors as well as engineering of novel applications for innovative components like SiC devices.

In 2001, the topic automotive power electronics developed particularly successfully. Confirmed by a number of projects with automotive manufacturers and suppliers, the focus on systems along the power train (starter generator, hybrid drives, x-by-wire) and on efficient converters for supply line coupling has proven to be the right way.

The topics we worked on include low-inductive designs of commutation cells (d.c. link capacitor, bus bars, power modules), current sensory, thermal system design as well as the development of driver circuits and intelligent power modules. Driver circuits represent the link between digital circuits and power electronic switches and are necessary in every power converter. They must ensure a reliable operation and an extensive protection of the power switches in an extremely noisy

and thermally critical environment. The ongoing research activities aim at economical, but at this temperature stable, compact, and galvanic isolating solutions based on inductive transmission techniques.

Advanced design tools like circuit and system simulators as well as 3 D-FEA software for thermal analyses and electromagnetic field simulations are used for system engineering. For system characterization, extensive test and measuring equipment for electrical and thermal parameters is available.

The business field of power electronics shall be extended to become a center of competence for power electronics. In the course of this, the network with companies of the region through R&D cooperations and training measures is being enhanced. Basis for this is the business network power electronics (NICE), started together with the local chamber of commerce and the city of Nuremberg. Another important partner is the Bavarian center of competence for mechatronics (BKM), in which the Institute participates as one of the six foundation members. The two departments of Technology and Power Electronic Systems are currently working on a number of BKM projects in close cooperation. As a center of competence we strive a leading position in innovative power electronic system solutions.

## Contact

Dr. Martin März  
Phone: +49 (0) 9131 761-310  
Email: [Martin.Maerz@iis-b.fhg.de](mailto:Martin.Maerz@iis-b.fhg.de)

# Unternehmensnetzwerk Leistungselektronik

Die Querschnittstechnologie Leistungselektronik hat eine herausragende Bedeutung für den Großraum Nürnberg. Mehr als 300 Firmen der Region sind in den Bereichen Energieerzeugung und -verteilung, Verkehrstechnik, Antriebs- und Automatisierungstechnik, Haushalts- und Consumerelektronik, Medizintechnik sowie in der Entwicklung und Produktion von Leistungsbauelementen und Stromversorgungen tätig. Damit weist die Region Nürnberg die europaweit dichteste Ballung einschlägiger Unternehmen auf. Mehr als 33000 Arbeitsplätze sowie ein Umsatzvolumen von über 13 Mrd. DM - bei einer Exportquote von rund 40% - hängen von Produkten ab, die Leistungselektronik als wesentlichen Bestandteil enthalten.

Zur Stärkung dieser führenden Position und zur Erschließung des enormen Zukunftspotentials leistungselektronischer Anwendungen haben das Amt für Wirtschaft der Stadt Nürnberg, das Fraunhofer-Institut für Integrierte Schaltungen, Bereich Bauelementetechnologie IIS-B, und die IHK Nürnberg für Mittelfranken unter dem Logo



ein Unternehmensnetzwerk Leistungselektronik ins Leben gerufen.

Ziel dieses Netzwerks ist die nachhaltige Stärkung der Mitgliedsunternehmen durch verstärkte Kooperation und Innovationen. Die möglichen Kooperationen reichen dabei von der Entwicklung über Einkauf, Produktion, Vertrieb und Logistik bis hin zu gemeinsamen Maßnahmen der Aus- und Weiterbildung. Mit Unterstützung des Netzwerks können zum Beispiel Kontakte zu Absatzmärkten vermittelt werden, die gerade kleinere Firmen kaum oder nur mit gro-

ßem Aufwand selbst aufbauen könnten.

Das IIS-B ist mit seinem Kompetenzzentrum für Leistungselektronik in diesem Umfeld hervorragend positioniert. Innerhalb des Netzwerks sieht das Institut seine Schwerpunkte in den Bereichen Koordinierung und Durchführung gemeinsamer F&E-Projekte, Seminare und Weiterbildungsmaßnahmen sowie im Technologietransfer. Insbesondere die kleinen und mittelständischen Unternehmen im Netzwerk sollen beim Einsatz neuer Technologien und innovativer Problemlösungen unterstützt werden, um eine möglichst rasche Umsetzung in wettbewerbsfähige Produkte zu ermöglichen.

Der Startschuß zur Gründung des Netzwerks fiel im Dezember 2000. Mit tatkräftiger Unterstützung des »tms Instituts für technik & markt strategien« in Nürnberg konnten die ersten Schritte des ehrgeizigen Projekts bereits innerhalb weniger Wochen in die Tat umgesetzt werden. Eine der wichtigsten Maßnahmen war dabei der im Internet unter [www.nice-netzwerk.de](http://www.nice-netzwerk.de) installierte Kompetenzatlas. Hier haben alle sich am Netzwerk beteiligenden Unternehmen die Möglichkeit, sich auf vier Internet-Seiten kostenlos zu präsentieren. Die Produkte und Dienstleistungen der Netzwerkpartner sind - ähnlich einem Messekatalog - verschlagwortet, und können sowohl über die Suchmaschine von [nice-netzwerk.de](http://nice-netzwerk.de) als auch von internationalen Suchmaschinen gefunden werden. Für eine Reihe kleinerer Unternehmen bot sich auf diese Weise über das Netzwerk erstmals die Möglichkeit im Internet Präsenz zu zeigen.

Der Gründungs-Workshop des Netzwerks fand am 10. April 2001 mit mehr als 50 Teilnehmern aus Wirtschaft und Wissenschaft, sowie begleitet von regem Interesse von Presse und lokalem Fernsehen statt. Es wurden die Ziele und Inhalte des Projekts präsentiert und

in einzelnen Arbeitsgruppen Kooperationsmöglichkeiten auf verschiedenen Ebenen eruiert. Dabei ergaben sich besonders im F&E-Bereich eine Vielzahl von Kooperationsinteressen. Inzwischen ist im Internet auch eine Kooperationsbörse eingerichtet, die das Zusammenfinden von Kooperationsangeboten und -nachfragen unterstützt.

Auf der PCIM, der jährlich in Nürnberg stattfindenden weltgrößten Leistungselektronik-Messe, war das Unternehmensnetzwerk 2001 mit einem eigenen Stand vertreten. Unmittelbarer Nachbar war der Stand des GCIC (gold coast innovation center), einem derzeit an der »gold coast« in Kalifornien entstehenden Leistungselektronik-Zentrum. Bei einem Treffen der Vertreter von GCIC und NICE betonten beide Seiten ihr großes Interesse an einer engen Zusammenarbeit.

Am 10. Oktober 2001 fand ein zusammen mit der Bayern Innovativ GmbH organisiertes Kooperationsforum mit mehr als 50 Teilnehmern am IIS-B statt.

Inzwischen sind mehr als 40 Firmen dem Netzwerk beigetreten.

Um das zunächst von den Initiatoren angefinanzierte Netzwerk auf wirtschaftlich eigene Beine zu stellen, wird es mit Beginn des Jahres 2002 in den Verein Energieregion Nürnberg e.V. integriert, der sich aus Beiträgen der Mitgliedsunternehmen finanziert. Unter dem Dach dieses Vereins sollen neben der Leistungselektronik in ähnlicher Weise auch die Schwerpunkte Automatisierungstechnik, Energieerzeugung und -verteilung sowie Energie und Gebäude aufgebaut werden.

Ansprechpartner

Dr. Martin März  
Telefon: +49 (0) 9131 761-310  
Email: [Martin.Maerz@iis-b.fhg.de](mailto:Martin.Maerz@iis-b.fhg.de)

# Business Network Power Electronics

Power electronics as a cross functional technology is of outstanding importance for Greater Nuremberg. More than 300 companies in this region work in the fields of energy generation and distribution, transportation systems, drives and automation, medical systems, household appliances, and consumer electronics as well as in the development and production of power electronic components. Thus, Greater Nuremberg shows the highest concentration of corresponding companies in Europe. More than 33000 jobs as well as a sales volume of over 13 billion DM - at an export rate of about 40% - depend on products which contain power electronics as essential constituents.

In order to strengthen this leading position and open up the enormous future potential of power electronic applications, the office for economy of the city of Nuremberg, the Fraunhofer Institute of Integrated Circuits IIS-B and the Nuremberg chamber of commerce (IHK) have initiated a business network "power electronics" under the logo NICE (**N**uremberg **I**nnovation **C**enter **E**nergy).

Aim of this network is a sustained strengthening of the network companies by new cooperations and innovations. Cooperations are intended in the fields of R&D, purchasing, production, sales, and logistics. Furthermore common training measures are planned. With support of the network, e.g. contacts to markets can be arranged which especially smaller companies could hardly establish themselves.

With its center of competence for power electronics, IIS-B is excellently positioned in this field. The main emphases of the institute within the network are the coordination and execution of common R&D projects, seminars, and training measures as well as the technology transfer from science to

enterprises. Especially the small and medium-sized companies in the network shall be supported in the use of new technologies and innovative solutions in order to achieve a fast conversion in competitive products.

The decision about the foundation of the network was taken in December 2000. With the professional support of the »tms institute for technology & market strategies« in Nuremberg the first steps of the ambitious project could be realized within a few weeks. One of the first important measures was the installation of a competence atlas, installed in the internet at [www.nice-netzwerk.de](http://www.nice-netzwerk.de). On this homepage, all network companies have the possibility to present themselves on up to four web sides free of charge. The products and services of the network partners are indexed like in an exhibition catalog and can thus be found via the search engine of [nice-netzwerk.de](http://nice-netzwerk.de) and all international search engines. For some smaller companies, this was their first presence in the internet.

The kick-off workshop of the network was held on April 10th, 2001 with more than 50 participants from economy and science and accompanied by a lively interest shown by press and local television. The goals and contents of the project were presented and working groups discussed cooperation possibilities in the different business fields. In this process, the interests focused especially on R&D cooperations and training seminars. In the meantime, a cooperation agent has been installed in the internet, in order to collect cooperation offers and enquiries.

The network was present at the PCIM, the world's largest power electronics exhibition with an accompanying international congress, which takes place in Nuremberg annually. Immediate neighbor at the PCIM was the GCIC (gold coast innovation center), a power elec-

tronics center which is currently established at the »gold coast« in California. During a meeting of the representatives of GCIC and NICE both sides emphasized their great interest in a narrow cooperation.

On October 10th, 2001 a cooperation forum with more than 50 participants took place at IIS-B. This forum had been organized together with the Bayern Innovativ GmbH.

In the meantime, more than 40 companies have joined the network.

In order to make the network economically independent, it will be integrated into the newly registered organization "Energierregion Nürnberg" in the beginning of 2002. This organization is financed by the contributions of the member companies. Within the framework of this organization similar networks for automation, energy generation and distribution as well as for energy and building are intended.

IIS-B will play a substantial role in this new organization and will be actively engaged in the further build-up of the network.

## Contact

Dr. Martin März  
Phone: +49 (0) 9131 761-310  
Email: [Martin.Maerz@iis-b.fhg.de](mailto:Martin.Maerz@iis-b.fhg.de)

# Dezentrale Stromversorgung für Leichtbau-roboter

Ein wichtiges Gütekriterium für Robotersysteme ist das Verhältnis von Eigengewicht zu Traglast. Um anstelle von herkömmlichen, starren und damit schweren Konstruktionen ohne Einbußen an Genauigkeit moderne, leichte, damit aber auch weniger biegesteife Roboterarme einsetzen zu können, wird eine Vielzahl an Sensorik innerhalb der Gelenke und des tragenden Torso benötigt. Für eine präzise Auswertung der Sensoren ist die Vermeidung von Masseschleifen unumgänglich, da die Mehrzahl aller Sensoren sehr kleine Spannungspegel als Nutzsignal liefert. Eine geeignete Gelenk-Stromversorgung muß deshalb pro Gelenk verschiedene Versorgungsspannungen für analoge wie digitale Komponenten auf unterschiedlichen, potentialgetrennten Ebenen liefern können.

## Vorteile der Dezentralisierung

Das vom Projektpartner DLR entwickelte Robotersystem besteht aus bis zu sieben Gelenkmotoren, jeweils mit angeflanschter Meßtechnik und intelligenter Steuerung. Das Zusammenfassen der Versorgung in einer zentralen Einheit außerhalb des Roboters würde nicht nur der autarken Verwendung von Einzelgelenken widersprechen, sondern auch einen viel zu hohen Platzbedarf für den dann nötigen Kabelbaum bedeuten. Die permanente Torsion eines derart dicken Kabelbaumes wäre ein inakzeptabel großer Unzuverlässigkeitsfaktor. Alle Gelenke mit Elektronik sind auf Hohlwellen aufgereiht. Neben dem Platz für einen Minimal-kabelbaum zur Eigenversorgung muß in diesen Hohlwellen auch der Platz für die Infrastruktur der Handmotorik wie Lichtleiter, Hydraulik und Preßluft vorgehalten werden. Durch die Dezentralisierung ist vor Ort eine wesentlich präzisere Regelung der Versorgung entsprechend den individuellen statischen

und dynamischen Anforderungen möglich.

## Anforderungen an eine dezentrale Stromversorgung für Leichtbau-roboter

Aus Sicht der Leistungselektronik besteht die Aufgabe einer kompakten Integration in ein mechanisches System mit hohen Anforderungen an Zuverlässigkeit und Vibrationsbelastbarkeit. Versorgt wird eine Digitalelektronik, die schnelle regelungstechnische und Überwachungsaufgaben sowie die Bewegungsablaufsteuerung übernimmt. Aus einer zweiten Spannungsebene wird die Ansteuerung eines Frequenzumrichters und ein Kühlsystem gespeist. Die schärfsten Anforderungen bzgl. des Störpegels stellt die dritte Potentialebene, aus der die gesamte analoge Sensorik wie Drehmomentsensoren, Temperatur- und Stromerfassung versorgt wird.

Ein in der Spannungsdefinition an das 42V KFZ-Bordnetz angelehnter Weitbereichseingang von 32V bis 60V<sub>DC</sub> wurde nach unten bis auf 28V erweitert, um alternativ eine Versorgung über das Aerospace Bordnetz zu ermöglichen. Ein hoher Wirkungsgrad ist gefordert, da eine Entwärmung über den Außentorso aus Kevlar kaum gegeben ist. Um den Kabelbaum weiter zu minimieren, kann die neu entwickelte Stromversorgungseinheit jetzt direkt aus dem zentralen DC-Bus für die Motorspannung versorgt werden.

Der eigentliche Transformator wurde als Planarübertrager in Form eines Leiterplattentrafos realisiert. Die Fertigungskosten der Versorgungseinheit konnten gegenüber dem Vorgängerentwurf bei deutlich verbesserter Performance weiter gesenkt werden. Das gesamte Schaltungskonzept für die Versorgungseinheit wurde am IIS-B entwickelt. Entflechtung und Integration

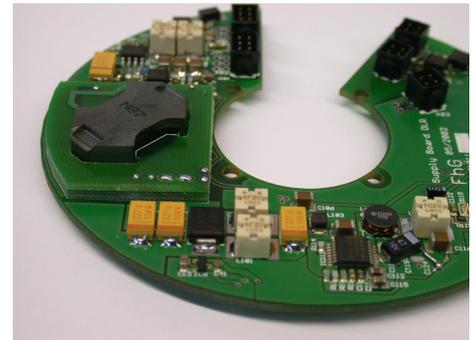


Fig. 1: Stromversorgungseinheit für Gelenkmotor; Power supply unit for a robot joint motor.

auf die durch die Geometrie des Gelenkes vorgegebene spezielle Kontur mit mechanischer Verkopplung in das Restsystem erfolgten ebenfalls am IIS-B. Mehrere dieser Einheiten sind Teil einer neuen Art von Leichtbauroboter, den die DLR zur Hannover-Messe 2002 vorstellen wird.

## Ansprechpartner

Markus Billmann  
Telefon: +49 (0) 9131 761-234  
Email: markus.billmann@iis-b.fhg.de

# Distributed Power Supply for Lightweight Robots

The performance of a robot system is benchmarked by the ratio of dead-weight to load. To replace a conventional stiff and heavy robot system with a modern light but pliable construction, many sensor elements must be used inside the joints and the torso. Precise detection of small sensor signals makes it mandatory to avoid ground loops. A suitable power supply must therefore provide several different voltages at floating grounds to supply the analogue and digital circuit parts of the robot.

## Advantages of Distributed Power

The lightweight robot engineered by our project partner DLR consists of up to seven electrical motor driven joints. At the rear of each motor, the motor drive inverter, sensors, digital and analogue control logic as well as the power supply are mechatronically attached. Concentrating all the electronics in a single, large supply would not allow a modular robot system and the dimension of the necessary cable assembly would exceed all limits. Beyond this, the permanent torsion during operation would decrease the system reliability to a non-tolerable value. All joints are mounted on sleeve shafts. Besides a minimum cable assembly for system functionality, additional space must be available to supply the load carried by the robot. Depending on this load, optical cable, compressed air or a hydraulic supply might be such. The chosen decentralized power supply concept allows a very precise voltage regulation corresponding to the individual static and dynamic requirements.

## Requirements on a Distributed Power Supply for Lightweight Robots

From the power electronics point of view, the task is a compact integration into a mechanical system with high demands on reliability and ruggedness against vibrations and temperature. Supply must be provided for a digital logic board that computes fast regulating and safety aspects as well as the complete motion control action. The second ground level supplies the motor driver unit and a small cooling system. The most stringent demands concerning supply voltage noise are specified for the voltages at the third ground level. From here, all analogue sensors such as the ones for torque and temperature as well as for dynamic current measuring circuits are supplied.

A wide input range voltage following the voltage definition of the automotive  $42V_{DC}$  bus from 32V to 60V was chosen, but with the extension down to  $28V_{DC}$  to meet the aerospace DC bus conditions as well. High efficiency is necessary because there is only a poor cooling through the outer keflar body of the robot. To further minimize the cable assembly, the power supply can now be directly connected to the main DC supply bus for the motors.

In order to achieve higher reproduction quality of parameters, the power supply's main transformer is realized as a planar printed circuit board transformer. Production cost of the supply system could be considerably reduced compared to the previous solution at a much higher system performance. The whole power supply system has been designed and engineered at IIS-B. Board layout and integration on the special outline given by the geometry of the joint motor was also performed in-house. Prototypes are currently mounted into the next generation of

lightweight robots and tested at the project partner's location.

## Contact

Markus Billmann  
Phone: +49 (0) 9131 761-234  
Email: markus.billmann@iis-b.fhg.de

# Kostenoptimierte Frequenzumrichter

In Standardantrieben, wie z. B. Pumpen- oder Lüfteranlagen, werden auch heute noch zumeist drehzahlstarre Motoren verwendet, um die Anschaffungskosten der Antriebe niedrig zu halten. Anstatt die Antriebsleistung bedarfsgerecht zu regeln, erfolgt die Regelung in diesen Anwendungen häufig noch mechanisch über Drossel- oder Bypass-Einrichtungen, währenddessen der Antrieb selbst mit seiner Nennleistung läuft.

Unabhängige Studien zeigen, daß rund 10% des gesamten industriellen Energieverbrauches bei konsequentem Einsatz von drehzahlgeregelten Antrieben eingespart werden könnte. Diese Energiemenge entspricht dem Energieverbrauch von ca. sechs Millionen Haushalten in Deutschland. Gerechnet auf die Gesamtlebensdauer eines Antriebssystems, verteilen sich die Kosten von Investition und Energieverbrauch im Verhältnis von typisch 10% zu 90%! Trotz dieser Tatsache werden keine höheren Preise für geregelte Antriebssysteme im Konsumerbereich akzeptiert. Der Kaufpreis entscheidet über den Erfolg eines Produktes, die Folgekosten bleiben vielfach unberücksichtigt. Aus diesem Grund haben sich drehzahlgezielte Antriebe bisher nur im mittleren und hohen Leistungsbereich durchgesetzt.

Die oben genannten Möglichkeiten Energie zu sparen lassen sich nur ausschöpfen, wenn moderne energiesparende Kleinantriebe entwickelt werden, die nicht teurer sind, als die heute im Einsatz befindlichen unregelmäßigen Antriebe. Dazu werden neue Konstruktionsansätze benötigt, die alle Problemfelder eines geregelten Antriebes kostenkritisch betrachten; angefangen von der Schaltungstechnik, über die thermische Auslegung bis hin zur mechanischen Integration ( d.h. Aufbau-technik, Motorenkonstruktion, Endmontage ).

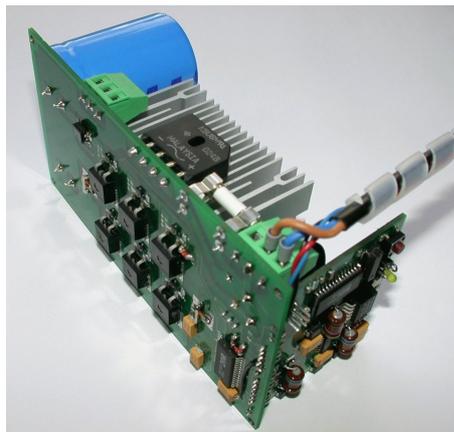


Fig. 1: Erster Prototyp eines kostenoptimierten Frequenzumrichters. Auf der Platine sind die in SMD-Technik aufgelöteten Leistungshalbleiter zu sehen;

Prototype of a low-cost drive inverter. The power semiconductors are directly soldered on PCB in surface mounted technology (SMT).

Nach eingehender Markt- und Kostenanalyse wurde ein besonders kostengünstiger dezentraler Frequenzumrichter der Leistungsklasse 1 kW entwickelt. Die Besonderheit dieses Umrichters liegt darin, dass die Leistungsschalter automatisch in SMT-Montagetechnik bestückt werden können. Diese Technik kommt ohne die heute übliche Schraub- und Klemmmontage der Leistungshalbleiter aus. Sie bietet somit die Vorteile einer kostenoptimalen, herstellerungebundenen Fertigung. Die Bestückung erfolgt auf Standard-Platinenmaterial, das mit zusätzlichen Durchkontaktierungsfeldern unter den Leistungshalbleitern versehen ist und somit eine gute thermische Anbindung an einen externen Kühlkörper oder direkt an das Motorengehäuse ermöglicht. Der Wärmewiderstand des Musterrichters beträgt 1 K/W zwischen den Leistungsschaltern und dem externen Kühlkörper für die Vollbrücke.

Weiter wurde im Zuge der Kostenoptimierung eine verbesserte Hilfsspannungserzeugung für den Prozessor entwickelt. Diese Schaltung zeichnet sich dadurch aus, daß der sonst übliche Transformator zur Erzeugung der Kleinspannungen entfallen kann, dies trägt neben der Kosten- auch zur Bauraum-

reduzierung bei. Zusätzlich verringert die neu entwickelte Schaltung deutlich die Spannungsbelastung des Schalttransistors im Netzteil, so daß der Eingangsspannungsbereich den eines sonst üblicherweise verwendeten Sperrwandlers weit übertrifft.

Ansprechpartner

Alexander Hofmann

Telefon: +49 (0) 9131 761-263

Email: alexander.hofmann@iis-b.fhg.de

# Cost-Efficient Frequency Converter

Today, many motor applications such as pumps and blowers use standard-speed motors to keep the initial purchase price low. Instead of adjusting motor speed to the load requirements, regulation is done in an energy wasting manner by using mechanical components like valves, bypasses or dampers.

Independent studies have shown that 10% of the industrial energy consumption could be saved if variable speed drives were used instead of standard drives. These energy savings are equal to the total energy consumption of 6 million households in Germany. For the entire life cycle of a drive system, the investment-energy costs ratio is generally 10%:90%. Despite these facts, higher prices for variable speed drives are not well accepted. For most consumers, purchase price is the decisive factor and energy costs are hardly ever considered. Thus, variable-speed drives are mainly used in medium or large power installations today, where energy savings can easily be measured and documented.

To obtain energy savings in low power and high volume applications, it is essential to develop cost and energy efficient small drives, which are not more expensive than existing non-regulated drives. This requires new design approaches to the problems of variable speed drives, including circuit design, thermal arrangement, assembly and mechatronic system integration. Market research has shown that a mass-market for cost-effective drive solutions exists. We, therefore, develop cost-effective variable speed drives in the 1kW range which match efficiently the speed and torque requirements of the intended loads. A unique feature of our first generation drive is that the power components can be automatically inserted by a SMT pick-and-place system. This eliminates the usual screw- or snap-in mounting of the power

components and allows a greatly simplified, cost-effective manufacturing. Special thru-board contact areas (thermal vias) guarantee a low thermal resistance between the power components and the external heat sink or the motor housing. With the first prototype of a drive inverter board, a thermal resistance below 1 K/W could be achieved between the inverter bridge and the external heat sink.

An new kind of auxiliary power supply for the microcontroller and the gate driver has also been developed for this drive. The new design eliminates the usually necessary transformer and thus reduces component costs and space requirements. The voltage stress of the switching transistor could also be significantly reduced, which allows a considerably wider input voltage range compared to conventional flyback converters.

## Contact

Alexander Hofmann  
Phone: +49 (0) 9131 761-263  
Email: alexander.hofmann@iis-b.fhg.de

# Thermische Modellierung von integrierten Umrichtertermotoren

In den letzten Jahren sind von allen namhaften Antriebsherstellern integrierte Umrichtertermotoren vorgestellt worden. Umrichtertermotoren vereinen wie der Name bereits andeutet Umrichter und Motor in einer Einheit. Der gemeinsame Aufbau von Motor und Umrichter wurde bereits in den 70er Jahren mit Gleichstrommotoren und netzgeführten Stromrichtern versucht, damals konnte sich diese zukunftsweisende Bauweise jedoch nicht durchsetzen, weil im praktischen Einsatz thermische Überbeanspruchungen der Leistungselektronik und unzulässige Rüttelbeanspruchungen im Aufbau zu Ausfällen führten.

Oberstes Ziel bei Umrichtertermotoren ist deshalb die Entkopplung von Leistungselektronik und Motor im Bezug auf thermische Belastung und Rüttelbeanspruchung. Die Rüttelbeanspruchung muß durch entsprechenden Aufbau (kleine leichte Bauelemente, SMT bzw. dämpfende Elemente) sichergestellt werden. Die thermische Entkopplung ist aufgrund der unterschiedlichen Temperaturniveaus von Leistungselektronik (maximal 150°C) und Motor (ca. 250°C) erwünscht. Die Signalelektronik ist in der Regel auf eine Umgebungstemperatur von 85°C und bei Sonderanwendungen bis 125°C begrenzt.

Die Herausforderung besteht darin, die oben genannten 3 Temperaturniveaus im stationären Betrieb zu beherrschen. Im einfachsten Fall reduziert man die Motorleistung und damit die im Motor auftretende Temperatur soweit, daß die thermischen Grenzen der anderen Komponenten nicht überfahren werden. Ziel der Aktivitäten am Institut ist, derartige mechatronische Systeme besser kennen zu lernen und mit diesem Wissen die Ausnutzung der Systeme zu erhöhen.

Mittels 3D-FEM-Modellierung kann die

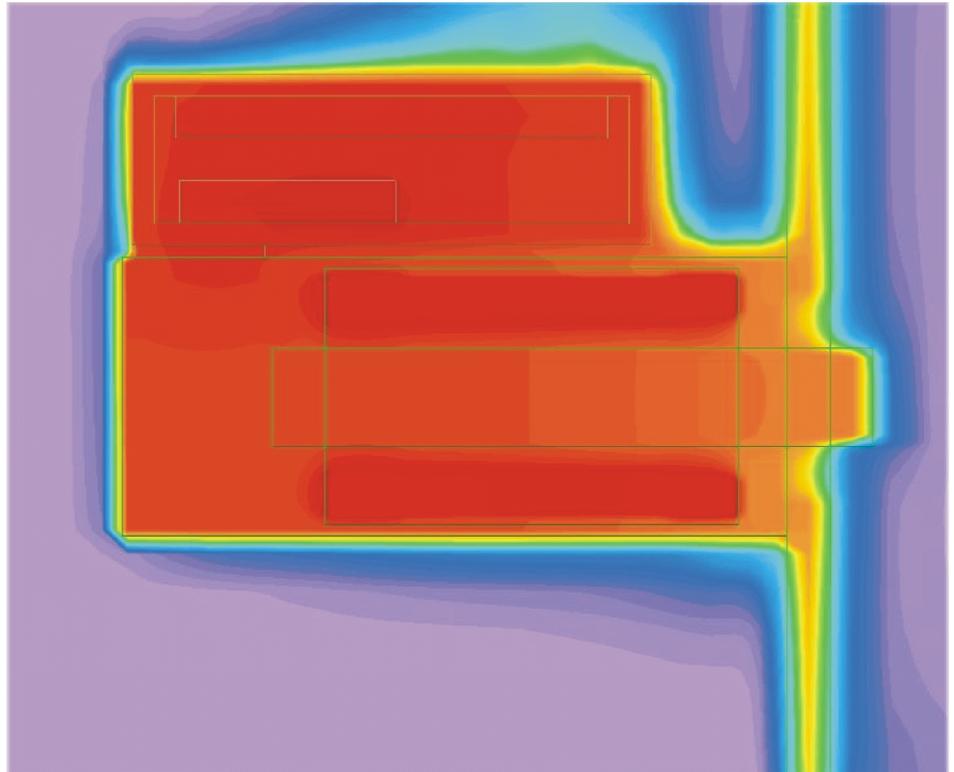


Fig. 1: Temperaturverteilung in einem integrierten Umrichtertermotor ; Temperature distribution within an integrated inverter motor.

Temperaturverteilung im Gesamtsystem für einen stationären Betriebspunkt simuliert werden (Fig. 1). Über die Variation der Konstruktionsparameter kann man die Temperaturbelastung einzelner Bereiche steuern. Nach der thermischen Optimierung des stationären Betriebs kann im nächsten Schritt das zeitliche Temperaturverhalten simuliert werden. Durch eine transiente thermische Simulation, hier wird für definierte Zeitschritte die Temperaturverteilung innerhalb des Systems ermittelt, können die transienten Temperaturverläufe von ausgewählten Punkten im System ermittelt werden.

Die Vorgabe eines Lastspieles ist in einem FEM-Programm nicht sinnvoll. Um das thermische Verhalten bei wechselnden Lasten zu ermitteln, wird der Weg über thermische Ersatzschaltbilder gewählt. Aus den Temperaturverläufen einer FEM-Simulation kann ein derartiges thermisches Ersatzschaltbild parametrisiert werden (Fig. 2).

Mit Schaltungssimulatoren wie PSpice kann über diese Ersatzschaltbilder auf der elektrischen Ebene das transiente thermische Verhalten des Systems abgebildet werden. Durch eine direkte Kopplung von elektrischen und thermischen Simulationsmodellen können auf diese Weise selbst hochdynamische Vorgänge, wie der Verlauf der Chip-temperatur bei Kurzschlussvorgängen oder das thermische Verhalten des Gesamtsystems bei Lastspielen ermittelt werden.

Ansprechpartner:

Ernst Schimanek  
Telefon: +49 (0) 9131 761-240  
Email: ernst.schimanek@iis-b.fhg.de

# Thermal Modelling of Integrated Inverter Motors

All notable drive manufacturers have introduced integrated inverter motors in the last few years. The inverter motor unites motor and inverter within one housing. There were some trials from 1970 until 1980 to built up »compact motors«. These motors consisted of a DC-Motor and a line commutated power converter. At that time, this new idea was not applicable due to thermal overstress of power electronics and vibration stress that led to breakdowns.

The decoupling of motor and inverter in terms of vibration and temperature is the major objective in constructing inverter motors. Through an adequate design, with small and lightweight components or damping elements you can overcome the vibration problems. The thermal decoupling is desirable because of the different temperature levels of power electronics (150°C max.), motor (250°C) and signal electronics (125°C).

First step to solve the problems of the three mentioned temperature levels is to control these temperatures under steady-state conditions. One solution is to reduce the motor output power until the motor temperature is lower than the allowed electronic temperature – but this is not very economic. The goal of our work is to learn more about this type of mechatronic system. Based on this knowledge we will find a way to operate these systems closer to the limits.

With a 3-D-FEM modelling, the temperature distribution under steady-state conditions can be simulated (fig.1). By varying the construction parameters, like e. g. material thickness, it is possible to control and change the thermal load of special elements. After the thermal optimization under steady-state conditions, the next simulation step focuses on the transient behaviour. In a

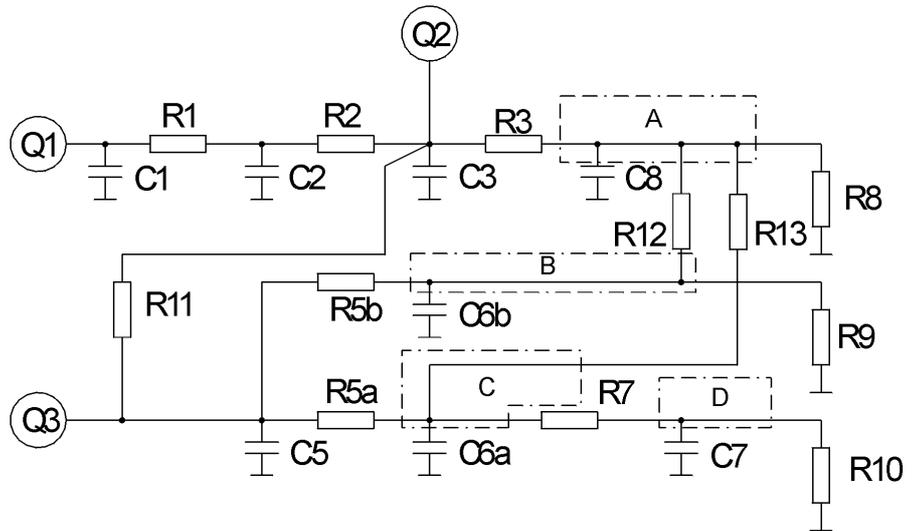


Fig. 2: Thermisches Ersatzschaltbild einer permanent erregten Synchronmaschine  
 Q1 bis Q3 stehen für die Wärmequellen im System  
 R1 bis R13 symbolisieren die thermischen Widerstände  
 C1 bis C8 stellen die thermischen Kapazitäten dar  
 A bis C sind Knoten, deren thermische Verläufe im FEM-Simulator berechnet werden;  
 Thermal equivalent circuit of a permanent magnet synchronous motor  
 Q1 to Q3 symbolize heat sources in the system  
 R1 to R13 are thermal resistances  
 C1 to C8 are thermal capacitances  
 A to D are nodes for which the thermal transient behavior is calculated by means of a FEM simulator.

transient thermal simulation the thermal distribution inside the whole system is calculated for predefined time steps. Through this, transient temperature patterns of selected monitor points can be determined.

A 3-D-FEM Simulator is not made for calculating load cycles. To investigate the thermal behaviour with varying loads, we use thermal equivalent circuits. The parameters of this thermal equivalent circuit (fig.2) are determined out of the temperature rise of the monitor points.

The transient thermal behavior of the system can then be modelled by using circuit simulation tools like PSpice. Due to the direct coupling of thermal and electrical models in one simulator we are able to calculate highest dynamic events like chip temperature rising under short circuit conditions or the thermal behaviour of a complete system

under load cycling conditions.

Contact:

Ernst Schimanek  
 Phone: +49 (0) 9131 761-240  
 Email: ernst.schimanek@iis-b.fhg.de

## Ereignisse

### *Institutsdirektor Prof. Dr. Heiner Ryssel feierte seinen 60. Geburtstag*

Heiner Ryssel wurde am 9. Dezember 1941 geboren. Er studierte Elektrotechnik an der Technischen Universität München und promovierte 1973 auf dem Gebiet der Ionenimplantation, auf dem er seit über 30 Jahren als einer der weltweit führenden Experten gilt. Ausgangspunkt für seine Fraunhofer-Karriere war das Münchner Institut für Festkörpertechnologie, von wo aus er 1985 nach Erlangen wechselte, um dort den Bereich Bauelementetechnologie des neuen Institutes für Integrierte Schaltungen (IIS-B) aufzubauen. Fast zeitgleich wurde er auf den ersten bayerischen Stiftungslehrstuhl, den Lehrstuhl für Elektronische Bauelemente der Universität Erlangen-Nürnberg, berufen.

Heiner Ryssel hat wesentlichen Anteil am Aufbau der deutschen Mikroelektronikforschung. Zielstrebig setzte er sich für die Einrichtung einer leistungsfähigen Reinrauminfrastruktur mit modernster Ausstattung ein, die das Institut zu einem attraktiven Kooperationspartner machen. Er war einer der Architekten des JESSI-Programms, mit dessen Hilfe Europa den Anschluss an die rasante internationale Technologieentwicklung halten konnte.

Forschung und Ausbildung sind ihm gleichermaßen wichtig: Fast drei Dutzend Doktoranden hat Heiner Ryssel erfolgreich zur Promotion geführt. Heiner Ryssels wissenschaftliches Wirken dokumentieren ca. 300 Veröffentlichungen, zahlreiche Patente und acht Fachbücher in mehreren Sprachen. Er ist Mitglied im Herausgeberbeirat dreier Fachzeitschriften und hat zahlreiche Großkonferenzen organisiert. Sein vielfältiges Wirken in der „Scientific Com-



Prof. Heiner Ryssel auf dem Festkolloquium anlässlich seines Geburtstages.  
Prof. Heiner Ryssel at the celebration colloquium at the occasion of his birthday.

munity“ belegen seine Mitgliedschaften im IEEE, in der Böhmischem Physikalischen Gesellschaft, der Informationstechnischen Gesellschaft, in der Gesellschaft für Mikroelektronik und Mikroelektronik als Fachbereichsleiter, der Electrochemical Society und der Material Research Society.

Sein wissenschaftliches Werk wurde durch Verleihung der IEEE Fellowship „For Introduction of Ion Implantation Technology in German Semiconductor Industry“ und der Wilhelm-Exner-Medaille des Österreichischen Gewerbevereins für herausragende Verdienste auf dem Gebiet der Halbleitertechnologie gewürdigt.

Dr. Claus Schneider

*Laudise Preis 2001 der "International Organization of Crystal Growth" für Prof. Dr. Georg Müller*

Der Leiter der Abteilung Kristallzucht, Prof. Dr. Georg Müller, wurde 2001 durch die "International Organi-

zation of Crystal Growth" mit dem Laudise Preis ausgezeichnet. Dieser Preis ist die weltweit höchste Auszeichnung auf dem Gebiet der technologischen Kristallzucht. Der Preis wurde ihm verliehen für seine herausragenden Beiträge zur Entwicklung von methodischen und technologischen Aspekten im Bereich der Kristallzucht sowie für seine führenden Beiträge zur Entwicklung der globalen Computermodellierung von Kristallzuchtprozessen.

Dr. Jochen Friedrich

## Events

*Prof. Dr. Heiner Ryssel, director of Fraunhofer IIS-B, celebrated his 60<sup>th</sup> birthday*

Heiner Ryssel was born on December 9<sup>th</sup> in 1941. He studied electrical engineering at the Technical University of Munich, where he earned his doctorate in the field of ion implantation in 1973. For more than 30 years, he is one of the leading experts worldwide in this domain. Heiner Ryssel started his career at Fraunhofer Institute working at the Munich Institute for Solid State Technology. In 1985, he transferred to Erlangen in order to establish the Device Technology Division of the new Institute of Integrated Circuits (IIS-B). It was almost at the same time that he was offered the Chair of Electron Devices at the University of Erlangen-Nuremberg.

Heiner Ryssel contributed essentially to the establishment of microelectronics research in Germany. He successfully accomplished the setup of an efficient cleanroom infrastructure with most advanced equipment, which makes the Institute an attractive cooperation partner. He participated in creating the program JESSI that enabled Europe to keep up with the rapid international technology development.

Research and education are equally important to him: he successfully advised almost three dozen PhD candidates in their conferral of a doctorate. About 300 publications, numerous patents as well as eight technical books in several languages illustrate his scientific work. He is a member of the editorial committees of three technical journals and organized numerous major conferences. His multifaceted work in the "Scientific Community" is furthermore demonstrated by his membership in the IEEE, the "Böhmische Physikalische



Prof. Georg Müller wurde mit dem Laudise Preis 2001 für seine Arbeiten auf dem Gebiet der technologischen Kristallzüchtung ausgezeichnet;  
Prof. Georg Müller was awarded with the Laudise Prize 2001 in the field of technical crystal growth.

Gesellschaft", the "Informationstechnische Gesellschaft", the "Gesellschaft für Mikroelektronik und Mikrotechnik" as head of department, the Electrochemical Society, and the Material Research Society.

His scientific work has been awarded by the IEEE Fellowship "For Introduction of Ion Implantation Technology in German Semiconductor Industry" and the Wilhelm-Exner-Medal of the "Österreichischer Gewerbeverein" (Austrian Trade Association) for outstanding achievements in the field of semiconductor industry.

Dr. Claus Schneider

*Laudise Prize 2001 by the International Organization of Crystal Growth for Prof. Dr. Georg Mueller*

The Laudise Prize 2001 was awarded to Prof. Dr. Georg Mueller, head of the

department Crystal Growth, by the International Organization of Crystal Growth. This prize is world-wide the highest award in the field of technical crystal growth. It was awarded for his outstanding contributions to the development of methodical and technological aspects of crystal growth and for his leading contributions to the development of global computer modeling of crystal growth processes.

Dr. Jochen Friedrich

**█**  
Gastwissenschaftler  
Guest Scientists

Barsony, Istvan  
06.05 - 16.05.01  
02.09 - 13.09.01  
Ungarn / Hungary  
*Ionenstrahltechnik*  
*Ion Beam Processing*

Boubekeur, Hocine  
23.01 - 26.01.01  
21.03 - 28.03.01  
Algerien / Algeria  
*Kontamination bei ferroelektrischen Schichten*  
*Contamination of Ferroelectric Layers*

Derby, Prof., Jeff J.  
15.05 - 15.06.01  
USA  
*Kopplung von 2D- und 3D-Simulation*  
*Coupling of 2D and 3D Simulation*

Fried, Miklos  
19.11 - 24.11.01  
Ungarn / Hungary  
*Mikroelektronik*  
*Microelectronics*

Gyulai, Prof., Jozsef  
07.09 - 12.09.01  
12.12 - 16.12.01  
Ungarn / Hungary  
*Ionenstrahltechnik*  
*Ion Beam Processing*

Iuga, Maria  
01.11 - 31.12.01  
Rumänien / Romania  
*Entwicklung und Anwendung von CryxVUn*  
*Development and Application of CrysVUn*

Licz, Anton  
01.01 - 15.02.01  
Rumänien / Romania  
*Entwicklung und Anwendung des*

*Hochleistungscomputercodes*  
*STHAMAS3D*  
*Development and Application of the High-performance Computer Code*  
*STHAMAS3D*

Lohner, Dr., Tivadar  
19.11 - 24.11.01  
Ungarn / Hungary  
*Materialforschung, angewandte Physik*  
*Material Science, Applied Physics*

Pandy, Arun  
15.01-15.02.01  
USA  
*Kopplung von 2D- und 3D-Simulation*  
*Coupling of 2D and 3D Simulation*

Petrik, Dr., Peter  
26.04 - 03.05.01  
03.07 - 05.07.01  
19.11 - 24.11.01  
Ungarn / Hungary  
*Spektralellipsometrische Messungen an Polysiliciumschichten*  
*Spectroscopic Ellipsometry for Polysilicon Layers*

Socoliuc, Dr., Vlad  
01.02 - 30.06.01  
Rumänien / Romania  
*Numerische Studie zum Einfluss wechselnder Magnetfelder auf die Auftriebskonvektion*  
*Numerical Study on the Influence of Alternating Magnetic Fields on Buoyant Convection*

Svorcik, Dr., Vaclav  
09.07 - 13.07.01  
Tschechien / Czech Republic  
*Implantation in Polymere*  
*Implantation in Polymeres*

Takai, Prof., Mikio  
06.03 - 11.03.01  
18.03 - 24.03.01  
09.09 - 14.09.01  
30.10 - 02.11.01  
10.12 - 15.12.01

Japan  
*Nachbearbeitung von Vakuum-Feldemittern und Bearbeitung von Speicherbauelementen mittels fokussierten Ionenstrahlen*  
*Postprocessing of Vacuum Field Emitters and Processing of Memory Devices by Means of Focused Ion Beams*

Vizman, Dr., Daniel  
01.02 - 30.04.01  
10.11 - 20.11.01  
Rumänien / Romania  
*Entwicklung und Anwendung des Hochleistungscomputercodes STHAMAS3D*  
*Development and Application of the High-performance Computer Code STHAMAS3D*

Yeckel, Dr., Andrew  
15.01 - 31.01.01  
USA  
*Kopplung von 2D- und 3D-Simulation*  
*Coupling of 2D and 3D Simulation*

Yasenov, Nedyu  
01.04.00 - 31.03.03  
Bulgarien / Bulgaria  
*Entwicklung eines Mikrozerstäubers zur Zerstäubung flüssiger Medien*  
*Development of a Micronebulizer for Nebulizing Liquid Media*

Zhou, Tianhua  
Master of Science  
01.06.97 - 31.07.01  
China  
*Konzipierung von integrierten Meßsystemen in Halbleiterfertigungsgeräten unter Einsatz von Bussystemen*  
*Conception of Integrated Metrology Systems for Semiconductor Manufacturing Equipment Using Sensor Bus Technology*

Patenterteilungen  
Patents

Pfitzner, L., Ryssel, H., Stryzewski, P.,  
Roeder G.  
Japanisches Patent Nr. 31 79 11 3:  
*Verfahren und Vorrichtung zur  
Überführung eines Flüssigkeitsstromes  
in einen Gasstrom*, 13.04.2001

Beim Patentamt eingereicht:

Erdmann, A., Vial, A.  
*Herstellung von optisch abgebildeten  
Strukturen mit einer Phasenverschie-  
bung von transmittierten Lichtanteilen*  
Prio-Tag: 27.03.2001, Amtliches Akten-  
zeichen: 101 48 209

Nölscher, Ch., Erdmann, A., Jahnke, A.,  
Kunkel G.  
*Realisierung und Verfahren zur Nut-  
zung von optischen Pupillenfiltern*  
Prio-Tag: 31.05.2001, Amtliches Akten-  
zeichen: 101 26 590.5

Ryzlewicz, Ch.  
*Auflage für Halbleitersubstrate bei  
Einseiten-Plasma-Prozessen*  
Prio-Tag: 31.01.2001, Amtliches Akten-  
zeichen: 101 04 052.0-33

Trunk, R.  
*Erkennung der kritischen Schichtdicke  
auf Booten von Schichtabscheide-Pro-  
zeßgeräten durch Partikelüberwachung  
im Be- und Entladebereich*  
Prio-Tag: 03.09.01, Amtliches Aktenzei-  
chen: 10143074.4-52

Trunk, R.  
*Schutz für Partikel-Meßgeräte vor Me-  
dien, die zeitweise nicht den Geräte-  
spezifikationen entsprechen*  
Prio-Tag: 03.09.01, Amtliches Aktenzei-  
chen: 10143075.2-52

Mitarbeit in Fachgremien, Fachver-  
bänden und Komitees  
Participation in Committees

Bauer, A.  
- ITG Informationstechnische Gesell-  
schaft im VDE, Fachbereich 8 Mikro-  
elektronik, Fachausschuß 8.1 Fest-  
körpertechnologie, Fachgruppe:  
Heißprozesse

Bügler, J.  
- SEMI: Standards European Equip-  
ment Automation Committee

Frey, L.  
- Mitglied in der Informationstechni-  
schen Gesellschaft (ITG): Fachbereich  
5.6.2 Qualität und Zuverlässigkeit -  
Analysestrategien

Frickinger, J.  
- SEMI Task Force: International Envi-  
ronmental Contamination Control  
Task Force  
- SEMI Europe Equipment Automation  
Committee

Friedrich, J.  
- Member of the Physical Science  
Working Group of the European  
Space Agency (ESA)

Lorenz, J.  
- Mitglied des Programmkomitees der  
„International Conference on Simu-  
lation of Semiconductor Processes  
and Devices“, SISPAD 2001, Athen,  
Griechenland, Sept. 2001  
- Mitglied des Programm-Komitees  
der „30th European Solid-State Devi-  
ce Research Conference“ (ESS-  
DERC'01): Sub-Komitee „Process  
and Device Simulation“, Erlangen,  
Sept. 2001  
- Member of the Electrochemical So-  
ciety  
- Member of Modeling and Simulation  
Working Group (ITWG) der ITRS (In-

ternational Technology Roadmap for  
Semiconductors)

- VDE/VDI-Gesellschaft für Mikroelek-  
tronik, Mikro- und Feinwerktechnik,  
Fachbereich 6 „Halbleitertechnologie  
und Halbleiterfertigung“, Leiter der  
Fachgruppe 6.2.7 „Prozeß- und Ge-  
rätesimulation“

März, M.  
- Mitglied des wissenschaftlich-tech-  
nischen Komitees der CIPS (Confe-  
rence on Integrated Power Systems)  
- Mitinitiator und Mitglied des Steue-  
rungskreises des Unternehmensnetz-  
werks Leistungselektronik (NICE)

Müller, G.  
- President of the German Association  
on Crystal Growth (DGKK)  
- Associate editor of the journal  
„Crystal Growth and Technology“  
- Associate editor of the journal  
„Crystal Growth“  
- Member of the board of the Center  
of Competence for new Materials  
(neue Materialien GmbH)

Öchsner, R.  
- SEMI European Equipment Automa-  
tion Committee  
- SEMI Task Force: Equipment Produc-  
tivity Metric Task Force  
- SEMI Task Force: Cluster Tool RAM  
Task Force  
- GMM-Fachausschuß 6.1  
„Produktionstechniken“,  
Themenleiter  
„Qualitätsmanagement“ und  
„Umwelt- und ressourcen-  
schonende Produktion“  
- Mitglied der Factory Integration  
Working Group (FITWG) der ITRS  
(International Technology Roadmap  
for Semiconductors)  
- ISTM 300 mm Software Certification  
Guideline Development, Test Process  
Subteam  
- EuSIC Network

Pfitzner, L.

- Session Chairman bei der Fachtagung „2001 IEEE International Symposium on Semiconductor Manufacturing Conference“, Sept./Okt. 2001, San Jose, CA, USA
- Mitglied im Programmkomitee der EMRS 2001, Spring Meeting, June 2001, Strasbourg, Frankreich
- Mitglied im Programmkomitee des SPIE International Symposium on Microelectronics and MEMS Technologies, May/June 2001 Edinburgh, Scotland, UK
- Session Chair beim SPIE Symposium on Microelectronics and MIMS Technologies, May/June 2001, Edinburgh, Scotland, UK
- Mitglied im Programmkomitee ISSM 2001 (2001 IEEE „International Symposium on Semiconductor Manufacturing Conference“), Sept./Okt. 2001, San Jose, CA, USA
- VDE/VDI-Gesellschaft für Mikroelektronik, Mikro- und Feinwerktechnik, Fachbereich 6 „Halbleitertechnologie und Halbleiterfertigung“, Leiter des Fachausschusses 6. 1 „Produktion und Fertigungsgeräte“
- VDE/VDI-Gesellschaft für Mikroelektronik, Mikro- und Feinwerktechnik, Fachbereich 6 „Halbleitertechnologie und Halbleiterfertigung“, Leiter der Fachgruppe 6.1.1 „Geräte und Materialien“
- Leiter der SEMI Task Force „Environmental Contamination Control“
- Co-Chair der SEMI Task-Force „E14 Revision“
- Mitglied der SEMI Task Force „Clean Interfaces“
- Mitglied des Standardisierungskomitees „Equipment Automation Standards Committee“ der SEMI
- „Independent Expert“ für die SEA („Semiconductor Equipment Assessment“) - Initiative von ESPRIT

- „Independent Expert“ für die DEA („Semiconductor Equipment Assessment“) - Initiative von ESPRIT
- Mitglied der „Yield Enhancement Working Group“ (ITWG) der ITRS (International Technology Roadmap for Semiconductors)

Roeder, G.

- Leiter der SEMI Integrated Measurement Task Force Europa
- Koordinator der Arbeitsgruppe Abscheidung und Ätzen im GMM Fachausschuß 6.2: „Verfahren“
- Koordinator der EuSIC Network User Group - Integrated Metrology

Ryssel, H.

- International Committee of the Conference „Ion Implantation Technology (IIT)“  
The Conference takes place biannually alternatingly in Europe, the USA, and East Asia
- International Committee of the Conference „Surface Modification of Metals by Ion Beams (SM<sup>2</sup>IB)“  
The Conference takes place biannually alternatingly in Europe, the USA, and East Asia
- Chairman of the Conference „31<sup>th</sup> European Solid State Device Research Conference (ESSDERC '01)“, Nuremberg, Germany, 11. - 13. Sept. 2000
- Mitglied der „Informationstechnischen Gesellschaft (ITG)“: Leiter des Fachausschusses 8.1, „Festkörpertechnologie“
- Mitglied der „VDE/VDI-Gesellschaft für Mikroelektronik, Mikro- und Feinwerktechnik“, Leiter des Fachbereichs 6 „Halbleitertechnologie und -fertigung“, Leiter der Fachgruppe 6.2.2 „Implantation“
- Mitglied des Beirats der Bayerischen Kooperationsinitiative Elektronik/ Mikrotechnologie (Bayerisches

Staatsministerium für Wirtschaft, Verkehr und Technologie)

- Member of the Electrochemical Society
- Member of the Material Research Society
- Member of the „Böhmische Physikalische Gesellschaft“
- Fellow Member of the Institute of Electrical and Electronics Engineers (IEEE)
- Board of Editors of „Vacuum Technique and Technology“, Minsk, Belarus
- Editorial Board of „Radiation Effects and Defects in Solids“ Gordon and Breach Science Publishers
- Geschäftsführender Vorstand des Instituts für Elektrotechnik, Elektronik und Informationstechnik an der Technischen Fakultät der Friedrich-Alexander-Universität Erlangen-Nürnberg sowie Vorsitzender der Studienkommission Elektrotechnik, Elektronik und Informationstechnik (bis 30.09.2001)
- Mitglied des Fachbereichsrats
- Mitglied der Studienkommission Maschinenbau
- Vorsitzender der Studienkommission Mechatronik
- Mitglied des Senats der Friedrich-Alexander-Universität Erlangen-Nürnberg

Schmidt, C.

- SEMI Task Force: Integrated Metrology (Layer Thickness Group)

Schneider, C.

- Mitglied des Wissenschaftlich -Technischen Rates der Fraunhofer-Gesellschaft
- SEMI Equipment Automation Committee
- Member of the SEMI Standardization Task Force "Integrated Measurement"
- Member of the Board of Directors of the Integrated Measurement Association (IMA)

- Steering Committee of the European AEC/APC (Advanced Equipment/ Process Control) Conference, Dresden 2001 und 2002
- Head of the Program Committee of the European AEC/APC Conference, Dresden 2001 und 2002
- Organisation Committee AEC/APC Symposium Banff, Canada 2001
- Member of the Factory Integration Working Group (FITWG) of the ITRS (International Technology Roadmap for Semiconductors)
- Mitglied VDI, VDE/VDI-Gesellschaft für Mikroelektronik, Mikro- und Feinwerktechnik
- GMM-Fachausschuß 6.1: „Produktionstechniken“, Fachgruppe 6.1.1: „Geräte und Materialien“, Themenleiter Advanced Process Control (APC)
- Leitung EuSIC-Netzwerk

Trunk, R.

- SEMI Integrated Metrology Task Force - ISPM Group (Chair)
- SEMI Europe Equipment Automation Committee

Bauelementetechnologie hatten eingeladen. Zahlreiche Teilnehmer aus der Industrie und von Forschungsinstituten sowie von Universitäten nahmen teil. Das Festkolloquium hatte folgendes Programm:

The Chair of Electron Devices of the University of Erlangen-Nuremberg and the Fraunhofer Institute of Integrated Circuits, Device Technology Division invited. Numerous guests of the industry, research institutes and from universities participate. The Celebration Colloquium offered the following program:

- Begrüßung und Einführung  
Welcoming Address and Introduction
- Development of Enhanced Depth-Resolution Technique for Shallow Dopant Profile  
Prof. Dr. Mikio Takai  
University of Osaka

- Herausforderungen bei der Kristallzucht von Halbleitergrundmaterial  
Challenges of Semiconductor Crystal Growth  
Prof. Dr. Georg Müller  
University Erlangen-Nuremberg
- Technologie für zukünftige nicht-flüchtige Halbleiterspeicher  
Technologies for Future Nonvolatile Memories  
Dr. Thomas Mikolajick  
Infineon Technologies
- Entwicklungstrends bei Leistungshalbleitern  
Development Trends in Power Semiconductors  
Dr. Reinhard Ploß  
Infineon Technologies
- Recent Developments on Silicon Integrated Microsystems  
Prof. Dr. Giovanni Soncini  
University of Trento
- Paths of People and of Ion Beams  
Prof. Dr. József Gyulai

## Konferenzen und Workshops Conferences and Workshops

*Festkolloquium und Rahmenveranstaltung anlässlich des 60. Geburtstages von Prof. Dr.-Ing. Heiner Ryssel*

*Celebration Colloquium and Accompanying Event on the occasion of the 60th birthday of Prof. Dr.-Ing. Heiner Ryssel*

*From Ions to Systems:  
Silicon Technologies and Applications  
IIS-B Erlangen, 14. Dezember 2001*

Der Lehrstuhl für Elektronische Bauelemente der Universität Erlangen-Nürnberg und das Fraunhofer-Institut für Integrierte Schaltungen,



Blick in das Auditorium während des Festkolloquiums;  
View into the lecture hall during the celebration colloquium.



Überreichung eines Geschenkes von Dr. Glawischnig an Prof. Ryssel;  
Presentation of a gift by Dr. Glawischnig to Prof. Ryssel.

- |   |   |  |
|---|---|--|
| <ul style="list-style-type: none"> <li>- Hungarian Academy of Science<br/>Budapest</li> </ul>   | <ul style="list-style-type: none"> <li>AEC/APC-Programmkomitee-Sitzung<br/>IIS-B Erlangen, 19. Januar 2001</li> </ul>                               | <ul style="list-style-type: none"> <li>French German Crystal Growth Meeting 2001<br/>Frankfurt, 6. - 7. März 2001</li> </ul>   |
| <ul style="list-style-type: none"> <li>- Grußwort der Universität<br/>Greeting Message from the University<br/>Magnifizenz Prof. Dr. Gotthard Jasper</li> </ul>                             | <ul style="list-style-type: none"> <li>GMM-Projekttreffen APC<br/>IIS-B Erlangen, 14. Januar 2001</li> </ul>  | <ul style="list-style-type: none"> <li>FORTWIHR Conference on High Performance Engineering and Computing,<br/>IIS-B Erlangen, 12. - 14. März 2001</li> </ul>   |
| <ul style="list-style-type: none"> <li>- Schlußworte<br/>Closing Remarks<br/>Prof. Dr. Heiner Ryssel</li> </ul>   | <ul style="list-style-type: none"> <li>Informationstreffen zur ITRS-Roadmap/Factory Integration<br/>IIS-B Erlangen, 14. Februar 2001</li> </ul>     | <ul style="list-style-type: none"> <li>HECTOR Final Review Meeting<br/>IIS-B Erlangen, 30. März 2001</li> </ul>  |
| <ul style="list-style-type: none"> <li>- Gemütliches Beisammensein mit Buffet und musikalischem Unterhaltungsprogramm<br/>Informal Meeting with Buffet and Musical Entertainment</li> </ul> | <ul style="list-style-type: none"> <li>Semi-Task Force Meeting Integrated Metrology<br/>IIS-B Erlangen, 15. Februar 2001</li> </ul>                 | <ul style="list-style-type: none"> <li>„Tag der offenen Tür“ anlässlich des Bayerischen-High-Tech-Tags<br/>IIS-B Erlangen, 31. März 2001</li> </ul>  |
|   | <ul style="list-style-type: none"> <li>Informationstreffen APC-Netzwerk<br/>IIS-B Erlangen, 15. Februar 2001</li> </ul>                             | <ul style="list-style-type: none"> <li>1. BKM Industriekolloquium<br/>Augsburg, 4. April 2001</li> </ul>   |
|   | <ul style="list-style-type: none"> <li>DGKK Workshop „Angewandte Simulation in der Kristallzüchtung“<br/>Aufseß, 14. - 15. Februar 2001</li> </ul>  | <ul style="list-style-type: none"> <li>Gründungsworkshop „NICE Unternehmensnetzwerk Leistungselektronik“<br/>IHK Nürnberg für Mittelfranken,<br/>Nürnberg, 10. April 2001</li> </ul>                                       |
|   | <ul style="list-style-type: none"> <li>SEMI Task Force Integrated Metrology (Layer Thickness Group)<br/>IIS-B Erlangen, 15. Februar 2001</li> </ul> | <ul style="list-style-type: none"> <li>FECLAM Kick-Off meeting 2<sup>nd</sup> European AEC/APC Conference<br/>Dresden, 18. - 20. April 2001</li> </ul>   |
|   | <ul style="list-style-type: none"> <li>EuSIC-Workshop „Standards“<br/>IIS-B Erlangen, 28. Februar 2001</li> </ul>                                   | <ul style="list-style-type: none"> <li>Treffen der SEMI Integrated Measurement Task Force Europe - Layer Thickness Group, SEMI International Standards Program, SEMICON Europa 2001<br/>München, 24. April 2001</li> </ul> |
|   |   | <ul style="list-style-type: none"> <li>„Organic Contamination Workshop“<br/>IIS-B Erlangen, 27. April 2001</li> </ul>  |
|   |   | <ul style="list-style-type: none"> <li>Workshop mit GeMeTec<br/>IIS-B Erlangen, 8. Mai 2001 und 16. Juni 2001</li> </ul>   |
|   |   | <ul style="list-style-type: none"> <li>GMM-Fachausschuß 6.2: Verfahren - Treffen der Arbeitsgruppe Abscheidung und Ätzen<br/>IIS-B Erlangen, 31. Mai 2001</li> </ul>   |
|   |   | <ul style="list-style-type: none"> <li>EuSIC Kick-off Meeting<br/>IIS-B, Erlangen, 16. Juni 2001</li> </ul>  |

Treffen der SEMI Integrated Measurement Task Force Europa - Layer Thickness Group, IIS-B Erlangen, 18. Juni 2001

„Schnupper-Praktikum für Gymnasialisten“, IIS-B Erlangen, 4. Juli 2001

Symposium bei Neue Materialien Fürth GmbH, Fürth, 26. Juli 2001

GMM-Projekttreffen APC  
IIS-B Erlangen, 26. Juli 2001

13<sup>th</sup> International Conference on Crystal Growth  
Kyoto, July 29 to August 3, 2001

„Mädchen und Technik“  
Schnupperpraktikum 2001  
Versuch am LEB: „Untersuchung von Solarzellen - Aus Licht Strom machen“  
Veranstaltet vom IIS-A und der Uni Erlangen  
4. - 8. September 2001

AEC/APC Symposium XIII  
Banff, 6. - 11. Oktober 2001

„Kooperationsforum Leistungselektronik“, Veranstaltung in Kooperation mit Bayern Innovativ, 10. Oktober 2001

Jahrestagung 2001 des IIS-B „Technologiesimulation“  
IIS-B Erlangen, 12. Oktober 2001

Layer Thickness Group, SEMI Europe Standards Fall 2001 Conference & Meetings  
Regensburg, 13. November 2001

Treffen der SEMI Integrated Measurement Task Force Europa - Layer Thickness Seminar on Actual Topics in Crystal Growth  
Morschreuth, 14. - 17. November 2001

EuSIC Network User Group - Integrated Metrology Kick-off Meeting  
IIS-B Erlangen, 20. November 2001.

Regular EuSIC Member Meeting  
IIS-B Erlangen, 20. November 2001

Erster öffentlicher Workshop des IST-Projekts MAGIC\_FEAT (Meshes and

Global Integration for Semiconductor Front-End Simulation)  
IIS-B Erlangen, 22. November 2001

## Messebeteiligungen Fairs and Exhibitions

SEMICON Europa, München, 24. - 26. April 2001

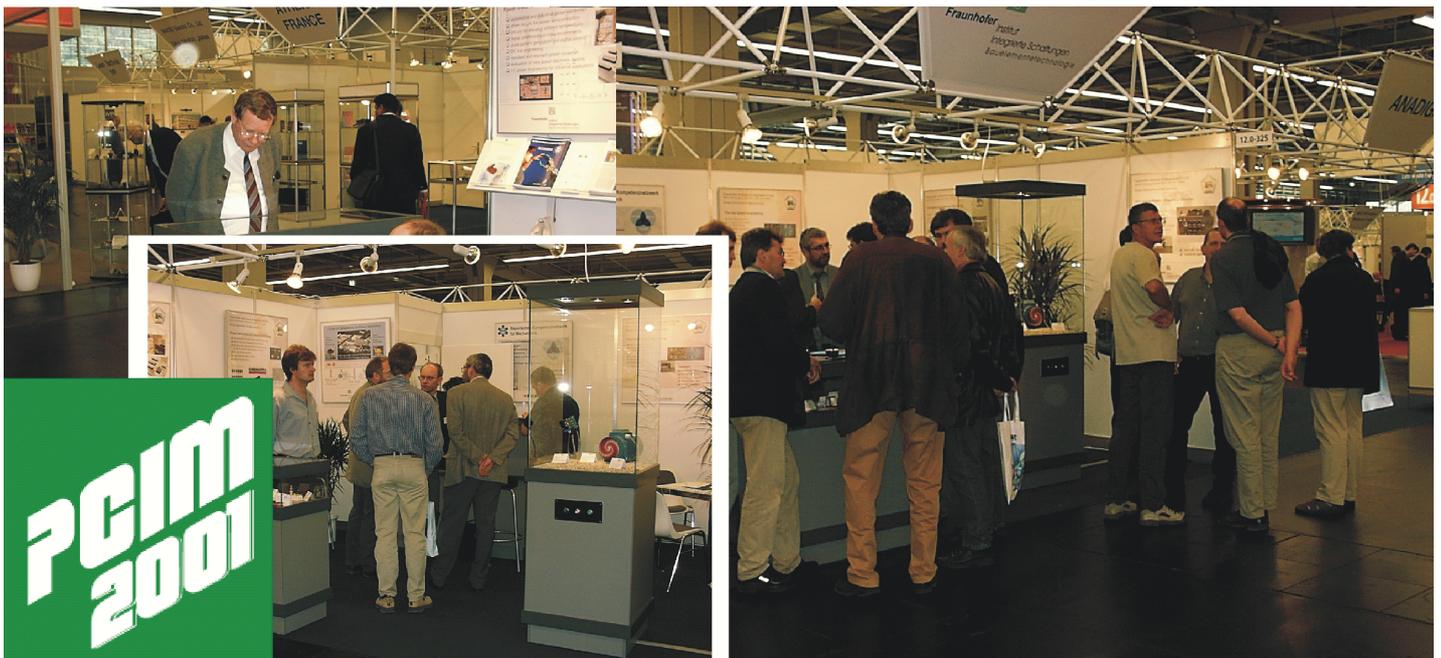
Sensor & Test 2001, Nürnberg, 8. - 10. Mai 2001

NEPCON Shanghai, 14. - 17. Mai 2001

PCIM im Messezentrum Nürnberg, 19. - 21. Juni 2001

SEMICON West, San Francisco/San Jose, 16. - 18. Juli 2001

SPS/IPC/DRIVES im Messezentrum Nürnberg, 27. - 29. November 2001



PCIM 2001 vom 19. - 21. Juni in Nürnberg;  
PCIM 2001 on 19. - 21. June in Nuremberg.

Fischer, Bernd

## *Modellierung zeitabhängiger Magnetfelder in Kristallzuchtungsanordnungen*

Für die Herstellung von elektronischen Bauelementen sind als Ausgangsmaterial Halbleiterkristalle von höchster Qualität erforderlich. Die rasante Entwicklung der Informationstechnologie zwingt die Produzenten von Silicium, Galliumarsenid oder Indiumphosphid zu einer stetigen Steigerung der Quantität und Qualität des gezüchteten Halbleitermaterials. Damit ist aus wirtschaftlichen Gründen auch die Züchtung größerer Kristalle verbunden, insbesondere hinsichtlich des Durchmessers. Da Massivkristalle der genannten Materialien durch kontrollierte Phasenumwandlung aus der Schmelze hergestellt werden, bedeutet dies in gleichem Maße ein Anwachsen des für eine Züchtung nötigen Schmelzvolumens. Dabei haben die thermischen Verhältnisse in der Schmelze, wie zum Beispiel beim Czochralski-Verfahren, oft eine starke Auftriebskonvektion zur Folge, die sich negativ auf die elektronischen Eigenschaften des wachsenden Kristalls auswirkt.

Als effektives Mittel zur Kontrolle der Schmelzkonvektion hat sich die Anwendung magnetischer Felder erwiesen. Über induzierte Lorentzkräfte können bestimmte Strömungsanteile gedämpft oder verstärkt werden. Während stationäre Magnetfelder in der industriellen Produktion teilweise bereits fest etabliert sind, stehen in den letzten Jahren vor allem zeitabhängige Magnetfelder im Mittelpunkt der Innovationen, da sie geringere Magnetfeldstärken und damit weniger Energiebedarf erfordern und vielseitigere Eingriffsmöglichkeiten bieten. Die vorliegende Arbeit beschäftigt sich daher mit dem Einfluß rotierender und alternierender Magnetfel-

der auf die Konvektion in Metall- und Halbleiterschmelzen und ihren Einsatzmöglichkeiten in kristallzuchtungsrelevanten Schmelzkonfigurationen.

Die numerische Simulation hat sich zu einem unverzichtbaren Hilfsmittel bei der Analyse und der Entwicklung von Kristallzuchtungsprozessen entwickelt. Daher werden zunächst theoretische und numerische Modelle zur Beschreibung rotierender und alternierender Magnetfelder vorgestellt, die als integraler Bestandteil in bestehende, speziell für die Kristallzuchtung ausgelegte Simulationsprogramme nach der Finite-Volumen-Methode implementiert wurden.

Für ein grundlegendes Verständnis der Wechselwirkung rotierender Magnetfelder mit Auftriebskonvektion werden zylindrische Modellschmelzen in Rayleigh-Bénard-Konfiguration betrachtet. Die für diese klar definierten Anordnungen gewonnenen Erkenntnisse können mittels dimensionsloser Kennzahlen auf reale Kristallzuchtungsanlagen übertragen werden. Unter systematischer Parametervariation wurden umfangreiche dreidimensionale und zeitabhängige Simulationen der Schmelzkonvektion durchgeführt und mit den Ergebnissen parallel betriebener Experimentserien verglichen. Dabei wird zunächst für ein festes Aspektverhältnis (Höhe/Durchmesser)  $A = 1$  des Zylinders der Einfluß von Magnetfeldstärke und -frequenz sowie der thermischen Randbedingungen untersucht, und anschließend der Parameterraum in Bezug auf das Aspektverhältnis ausgeweitet.

Es wird gezeigt, daß durch die Anwendung von rotierenden Magnetfeldern auftriebsbedingte Temperaturfluktuationen in der Schmelze effektiv gedämpft werden können, und daß der axiale Wärmetransport in der Schmelze stabilisiert werden kann. Eine systema-

tische Amplituden- und Frequenzanalyse experimenteller und numerischer Temperatursignale gibt Aufschluß über die auftretenden Strömungsregime und Stabilitätsbereiche. Die zugehörigen Strömungsmuster werden mit Hilfe der numerischen Simulation visualisiert. Für schwache rotierende Magnetfelder ergeben sich langwellige, regelmäßige Temperaturfluktuationen mit festen Phasenbeziehungen und relativ großen Amplituden, die mit dreidimensionalen Mischzuständen aus hauptsächlich meridionaler Auftriebskonvektion und magnetfeldinduzierter Fluidrotation in Zusammenhang stehen. Diese Strömungsmuster präzedieren um die Zylinderachse. Bei genügend starken Magnetfeldern verschwinden diese und weichen einer fast reinen, nahezu achsensymmetrischen Rotation des Fluids um die Zylinderachse, wie sie für isotherme Schmelzen bekannt ist. Dies geht einher mit einer starken Dämpfung der Fluktuationsamplitude und Erhöhung der Frequenz. Bei einer weiteren Verstärkung des Magnetfeldes beobachtet man das Auftreten von Instabilitäten an der Zylinderwand.

Für rotierende Magnetfelder wurden ergänzend zweidimensionale numerische Untersuchungen zu isothermen Schmelzen mit variablem Aspektverhältnis und zur Wechselwirkung mit Marangoni-Konvektion in einer VGF-Anordnung durchgeführt.

Abschließend werden noch die Funktionalität und die Einsatzmöglichkeiten des Finite-Volumen-Modells für alternierende Magnetfelder zur Beeinflussung der Schmelzkonvektion und zum induktiven Heizen demonstriert.

Fischer, Bernd

*Modeling of Time-dependent Magnetic Fields in Crystal Growth Configurations*

For the production of electronic devices, high-quality semiconductor crystals are required as basic material. The rapid development of information technology forces producers of silicon, gallium arsenide or indium phosphide to realize a steady increase in quality and quantity. For economic reasons, this is also connected to the growth of larger crystals, especially with respect to the diameter. Since bulk crystals of the mentioned materials are produced from the melt by a controlled phase transition, this means that the melt volume necessary for the growth has to increase to the same degree as well. In this, the thermal conditions in the melt, as e. g. in case of the Czochralski method, often result in a strong buoyant convection which has a negative impact on the electronic properties of the growing crystal.

The application of magnetic fields has proven to be an effective measure to control melt convection. Certain flow patterns can be suppressed or enhanced via induced Lorentz forces. While stationary magnetic fields in industrial production are partly established already, during the last years mainly time-dependent magnetic fields are the center of innovation, since they require lower magnetic inductions and thus less energy consumptions, and since they provide more multifaceted possibilities of interference. This work therefore deals with the impact of rotating and alternating magnetic fields on the convection in metal and semiconductor melts as well as their application possibilities in melt configurations that are relevant for crystal growth.

Numerical simulation has become an indispensable tool for analysis and development of crystal growth processes. Therefore, firstly theoretical and numerical models for the description of rotating and alternating magnetic fields will be presented, which were implemented according to the Finite Volume Method as an integral part into existing simulation programs especially designed for crystal growth applications. For a basic understanding of the interaction of rotating magnetic fields with buoyant convection, cylindrical model melts in Rayleigh-Bénard configurations are contemplated. The results obtained for these clearly defined configurations can be applied to real crystal growth facilities via dimension-less parameters. With a systematic parameter variation comprehensive three-dimensional and time-dependent simulations of the melt convection were carried out and compared with the results of experiment series that were performed parallelly.

In this, first the impact of strength and frequency of the magnetic field as well as the impact of the thermal boundary conditions is investigated for a fixed aspect ratio (height/diameter)  $A = 1$  of the cylinder. Subsequently, the parameter space is extended in relation to the aspect ratio.

It is shown that by applying rotating magnetic fields, temperature fluctuations caused by buoyancy in the melt can be decreased effectively and that the axial heat transport in the melt can be stabilized. A systematic analysis of amplitude and frequency of experimental and numerical temperature signals gives information about the occurring flow and stability regimes. The respective flow patterns are visualized by means of the numerical simulation. For weak rotating magnetic fields long-wave, regular temperature fluctuations with defined phase shifts and relatively

high amplitudes are obtained, which are connected with three-dimensional hybrid states mainly from meridional buoyant convection and magnetic field induced fluid rotation. These flow patterns precess around the cylinder axis. Is the magnetic field strong enough, they disappear and give way to an almost pure and axisymmetric rotation of the fluid around the cylinder axis, like it is known in isothermal melts. This is accompanied by a strong decrease of the fluctuation amplitude and an increase of the frequency. In case of a further amplification of the magnetic field, instabilities along the cylinder wall can be observed.

For rotating magnetic fields, additional two-dimensional numerical investigations on isothermal melts with variable aspect ratio and on the interaction with Marangoni convection were performed.

Finally, functionality and application possibilities of the Finite Volume Model for alternating magnetic fields to influence the melt convection and for inductive heating are demonstrated.

■■■■■■■■■■  
Mühe, Andreas

### *Über den Sauerstofftransport bei der industriellen Silicium Kristallzucht nach dem Czochralski Verfahren*

In der vorliegenden Arbeit wurden sowohl Laborexperimente zur Untersuchung der Einzelprozesse des Sauerstofftransports als auch die produktionsnahe Entwicklung und Erprobung geeigneter in-situ Meßtechnik für die schnelle Prozeßoptimierung und die Realisierung eines Sauerstoff-Regelkreises durchgeführt. Dazu wurden im Rahmen einer Kooperation mit der Firma Wacker Siltronic AG zahlreiche Messungen unmittelbar während der industriellen Siliciumkristallproduktion durchgeführt.

Mit Hinblick auf die Bedeutung der Tiegelauflösung durch die Siliciumschmelze als Sauerstoffquelle wurde die Abtragsrate des Quarzglas-Tiegels erstmals in-situ mittels Laser-Interferometrie gemessen.

Durch einen Vergleich der temperaturabhängigen Abtragsrate des Quarzglas-Tiegels mit experimentellen Literaturdaten für die Abdampfrate von SiO von der freien Schmelzoberfläche wird deutlich, daß unter heute üblichen Czochralski-Prozeßbedingungen (niedriger Inertgasdruck, große Strömungsgeschwindigkeit des Inertgases entlang der freien Schmelzoberfläche) die Abdampfrate von SiO durch den Sauerstofftransport in der Schmelze zur freien Schmelzoberfläche hin bestimmt ist.

Mit Hinblick auf das Ziel der Entwicklung eines Sauerstoff-Regelkreises für die Siliciumkristallzucht wurde die Anwendbarkeit elektrochemischer Sauerstoffsonden für die kontinuierliche, quantitative Messung der Sauerstoffkonzentration in der Siliciumschmelze

untersucht. Dabei ergab sich, daß bisher in der Literatur beschriebene Sondenbauten zu einer Verfälschung der gemessenen Sondenspannung führen, weil an Materialübergängen in den Sondenzuleitungen erhebliche Thermospannungen in der Größenordnung einiger 10 mV bis 100 mV auftreten können. Messungen mit einem Sondenbau, bei dem störende Thermospannungen ausgeschlossen waren, ergaben für die freie Lösungsenthalpie von Sauerstoff in Siliciumschmelze einen Wert von -190 kJ/mol, der näher an unabhängigen Literaturdaten liegt als der bisher für die Auswertung von Sondenmessungen verwendete Wert von -132 kJ/mol. Der aus diesem Wert folgende Sauerstoffpartialdruck in einer Siliciumschmelze bei typischen Czochralski-Bedingungen von  $10^{-20}$  bar liegt um zwei Größenordnungen unter der elektronischen Partialeitfähigkeit der verwendeten Festelektrolyten. Deshalb dominiert bei elektrochemischen Sauerstoffsondenmessungen in Siliciumschmelzen die Elektronenleitung des Festelektrolyten und verhindert eine kontinuierliche, quantitative Sauerstoffkonzentrationsmessung.

Um diese Probleme mit Sauerstoffschmelzsonden zu vermeiden, wurde in der vorliegenden Arbeit eine elektrochemische Sauerstoffsonde für den Einsatz im Gasraum von Silicium-Czochralski-Anlagen entwickelt. Dabei kommt erstmalig ein gasförmiges Referenzgemisch zum Einsatz, dessen Sauerstoffpartialdruck geregelt und zum kontinuierlichen Abgleich der Sondenspannung auf Null verwendet wird. Bei verschwindender Sondenspannung ist der zu messende Sauerstoffpartialdruck identisch mit dem quantitativ bekannten Referenz-Sauerstoffpartialdruck. Mit diesem Sondentyp ist eine kalibrierungsunabhängige, quantitative in-situ Messung des Sauerstoffpartialdrucks im Gasraum einer industriellen Zuchtungsanlage gelungen. Die gemessenen Sauerstoff-Partialdrücke lagen im Bereich von  $3 \cdot 10^{-6}$  bis  $2 \cdot 10^{-4}$  bar.

Zur Ergänzung der in dieser Arbeit entwickelten elektrochemischen Sauerstoffsonde wurde eine Mikrocontrollerbasierte Echtzeitauswertungseinheit aufgebaut. Erst durch die Möglichkeit zur schnellen Auswertung und Bereitstellung der Temperatur- und Sauerstoffkonzentrationsdaten über gängige Computerschnittstellen kann das Potenzial der in-situ Meßtechnik zur Verwirklichung eines Sauerstoffregelkreises voll ausgeschöpft werden.

■  
Mühe, Andreas

*On the Oxygen Transport in Industrial Silicon Growth Using the Czochralski Method*

In the present work laboratory experiments for the investigation of single steps of the oxygen transport, as well as the production-oriented development of in-situ measurement equipment for the quick process optimization and the realization of an oxygen controller were carried out. In this context, numerous measurements were performed directly during the industrial silicon Czochralski crystal growth in the framework of a cooperation with Wacker Siltronic AG, Germany.

With respect to the importance of the silica crucible dissolution as an oxygen source, the dissolution rate of a silica crucible was measured in-situ for the first time using laser interferometry.

A comparison of the temperature dependent dissolution rate of the silica crucible with experimental literature data for the evaporation rate of SiO from the free melt surface shows that the evaporation rate of SiO is determined by the transport of oxygen to the free melt surface under commonly used Czochralski process conditions (low inert gas pressure, high flow velocity along the free melt surface).

With respect to the intended development of an oxygen controller for the silicon crystal growth, the applicability of electrochemical oxygen sensors for the continuous, quantitative measurement of the oxygen concentration in the silicon melt was investigated. As a result, measurements with electrochemical oxygen sensor setups as described in the literature so far suffer from the distortion of the sensor voltage by additional thermovoltages in the

range from 10 to 100 mV originating at various material combinations in the sensor wiring. Measurements with a new sensor setup which excluded these disturbing thermovoltages resulted in a value for the free energy of solution of oxygen in silicon melt of -190 kJ/mol, which lies closer to independent literature data than the value of -132 kJ/mol that was used for the evaluation of sensor measurements up to now. The oxygen partial pressure in silicon melts under typical Czochralski conditions resulting from this value lies around 10 bar and is two orders of magnitude lower than the parameter of the electronic partial conductivity of the solid electrolyte used. Therefore, the electronic partial conductivity of the solid electrolyte dominates the electrochemical sensor measurements in silicon melts and foils a continuous, quantitative measurement of the oxygen concentration.

In order to circumvent these problems with oxygen sensors for silicon melts, in the present work, an electrochemical oxygen sensor for the use in the gas atmosphere of a silicon Czochralski puller was developed. In this sensor a reference gas with a controlled oxygen partial pressure is used for the first time to continuously tune the sensor voltage to zero. With vanishing sensor voltage, the oxygen partial pressure on the measurement side of the sensor equals exactly the quantitatively known oxygen partial pressure on the reference side of the sensor. Using this type of an oxygen gas sensor, a quantitative in-situ measurement of the oxygen partial pressure in the gas atmosphere of an industrial Czochralski puller was successfully performed. The measured oxygen partial pressures were in the range of  $3 \cdot 10^{-6}$  to  $2 \cdot 10^{-4}$  bar.

Quast, Fabian

### *Untersuchung von Punktdefekten in Silicium mit Hilfe der Platindiffusion*

Die Herstellung von modernen integrierten Schaltungen stellt immer höhere Anforderungen an das verwendete Siliciumgrundmaterial. Eine wichtige Rolle spielt hier die Präzipitation von Sauerstoff in der Siliciumscheibe. Sauerstoffpräzipitate erhöhen die mechanische Festigkeit und fangen schnell diffundierende metallische Verunreinigungen durch intrinsisches Gettern ein. Jedoch können diese Sauerstoffpräzipitate an der Oberfläche zu Defekten in den dort liegenden Bauelementen führen. Mit der abnehmenden Strukturgröße der Bauelemente nimmt dieses Defektrisiko deutlich zu.

In konventionellen Herstellungsprozessen wird die Verhinderung der Sauerstoffpräzipitation nahe der Oberfläche durch die Ausdiffusion des Sauerstoffs bei hohen Temperaturen gesteuert. Dieser Prozeß ist sehr aufwendig und stark von der Sauerstoffkonzentration im verwendeten Siliciummaterial abhängig. Eine elegantere Methode, die Sauerstoffpräzipitation zu steuern, besteht darin, den Einfluß von im Material erzeugten Gitterleerstellen auf die Sauerstoffpräzipitation auszunutzen. Mit geeigneten Gitterleerstellenprofilen ist es möglich, hohe Sauerstoffpräzipitationskonzentrationen im Volumen und verschwindend geringe an der Oberfläche zu erreichen. Für die Einstellung solcher Gitterleerstellenprofile können kurze Hochtemperaturprozesse in inerter Atmosphäre bei Temperaturen über 1200 °C eingesetzt werden. Die Fig. 1 zeigt Simulationen der Gitterleerstellenkonzentrationen während des Aufheizens bzw. Abkühlens einer Siliciumscheibe. Die Konzentration der Gitterleerstellen ist proportional zur Konzentration der Sauerstoffpräzipitate, d. h. an den

Oberflächen der Scheibe sind nach diesem Hochtemperaturschritt keine Sauerstoffpräzipitate mehr vorhanden. Fig. 2 zeigt deutlich die durch die Simulation des Hochtemperaturschrittes vorhergesagte präzipitatsfreie Zone an der Oberfläche der Siliciumprobe.

In der vorliegenden Arbeit wurde die Methode zur Messung von Gitterleerstellenkonzentrationen verbessert, die die Grundlage zur Untersuchung von Gitterleerstellenprofilen darstellt. Mit Hilfe dieses Meßverfahrens wurde die Bildung von Gitterleerstellen-Verunreinigungs-komplexen sowohl in zonen-(FZ, float-zone) als auch tiegelgezogenem Silicium (CZ, Czochralski) untersucht. Die Weiterentwicklung der Modelle für die Platindiffusion in CZ- und FZ-Silicium ermöglichten eine sehr gute Übereinstimmung der Experimente mit den Simulationen. Die Simulationsmodelle liefern mögliche Erklärungen für die Vorgänge während der Temperung unter inerten Bedingungen von FZ-Silicium und der Platindiffusion in CZ- und FZ-Silicium. Weiterhin wurde die Generation von Gitterleerstellen durch Hochtemperaturprozesse und deren Einfluß auf die Sauerstoffpräzipitation untersucht.

Durch Untersuchungen der Platindiffusion an FZ- und CZ-Silicium konnte nachgewiesen werden, daß Gitterleerstellen in diesen beiden Materialien in unterschiedlichen Komplexen vorliegen. In kommerziell erhältlichem FZ-Silicium wird während des Kristallwachstums meist Stickstoff zugegeben, um die Bildung von Gitterleerstellenagglomeraten (D-Defekten) zu unterdrücken. In dieser Arbeit konnte erstmals gezeigt werden, daß die in FZ-Silicium gefundenen hohen Gitterleerstellenkonzentrationen nur aufgrund der Stickstoffdotierung auftreten. Es wurde in Experimenten beobachtet, daß durch eine thermische Vorbehandlung von FZ-Silicium die gemessene Platinkonzentration

abnimmt. Im Rahmen dieser Arbeit wurde ein Modell zur Beschreibung der Defekt-komplexreaktionen und der Platindiffusion aus einem einfachen Modell weiterentwickelt. Dieses Modell berücksichtigt neben den beim Kristallwachstum gebildeten Gitterleerstellen-Stickstoff-Komplexen eine weitere Defektart, die aus diesen Komplexen bei einer thermischen Behandlung gebildet werden. Diese neu gebildeten Defekte können nicht direkt durch Platin besetzt werden. Lediglich die Defekte, die direkt nach der Kristallzucht vorhanden sind, können über eine dem Frank-Turnbull-Mechanismus ähnliche Reaktion mit Platin besetzt werden. Durch Anpassen der Reaktionsraten für die Bildung und den Zerfall des stabileren Defekts konnten die Simulationen die experimentellen Ergebnisse in FZ-Silicium sehr gut beschreiben.

In CZ-Silicium liegt aufgrund der Kristallherstellungsmethode eine deutlich höhere Sauerstoffkonzentration als in FZ-Silicium vor und es wird bisher in der Regel kein Stickstoff hinzugefügt. Der Sauerstoff bildet mit im Kristall vorhandenen Gitterleerstellen Komplexe, die sich bei Reaktionen mit interstitiellem Platin anders als die Gitterleerstellen-Stickstoff-Komplexe in FZ-Silicium verhalten. Die nach einem Diffusionsprozeß in CZ-Silicium gemessene Platinkonzentration ist in weiten Bereichen von der Diffusionstemperatur und -dauer abhängig. Bei genügend hoher Diffusionstemperatur bzw. ausreichend langer Prozeßdauer werden alle durch den Platindiffusionsschritt auflösbaren Komplexe mit Platin besetzt. Eine weitere Verlängerung der Prozeßdauer führt ebenso wie eine Erhöhung der Prozeßtemperatur zu keinem weiteren Ansteigen der Platinkonzentration. Die Platinkonzentration entspricht nach einem solchen Prozeß der Gitterleerstellenkonzentration.

Quast, Fabian

### *Investigation of Point Defects in Silicon by Platinum Diffusion*

The production of modern integrated circuits requires ever increasing standards of the used silicon material. Here the precipitation of oxygen in the silicon wafers plays an important role. The oxygen precipitates increase the mechanical strength of the wafers and capture fast diffusing metallic impurities by intrinsic gettering. However, oxygen precipitates near the surface can result in defective electronic devices, which are located on or close to the surface. With shrinking device dimensions the risk of defects increases.

In conventional production processes the suppression of the oxygen precipitation near the surface is controlled by the out-diffusion of oxygen during high temperature anneals. This process is costly and depends strongly on the oxygen concentration in the silicon material. A much more elegant way to control the oxygen precipitation is given by the influence of vacancies on the oxygen precipitation. A suitable vacancy profile leads to an oxygen precipitation distribution with high concentrations in the bulk and no precipitates in the near surface region. For the generation of suitable vacancy concentration profiles short high temperature processes in a rapid thermal processor (RTP) at temperatures above 1200 °C can be used. The fig. 1 shows simulations of vacancy concentrations during the heat-up, respectively cool-down of a silicon-wafer. The concentration of vacancies is proportional to the concentration of oxygen precipitates, i. e. after the high temperature step oxygen precipitates are non-existent at the surface of the wafer. Fig. 2 is showing clearly the precipitate-free zone at the silicon sam-

ple surface predicted by the simulation of the high temperature step.

In this work the method to measure vacancy concentrations by platinum diffusion was improved. This method is the basis to investigate vacancy depth profiles in silicon wafers. With this technique it was possible to investigate the formation of vacancy-impurity complexes in float zone (FZ) as well as in crucible grown (CZ, Czochralski) silicon. The improved models for the simulation of the platinum diffusion in CZ- and FZ-silicon facilitated a very good agreement between the simulation results and the experiments. These simulation models provided possible explanations for the processes occurring during thermal treatments under inert conditions of FZ-silicon and of the platinum diffusion in CZ- and FZ-silicon. Furthermore, the generation of vacancies by high temperature processes and their influence on the precipitation of oxygen was investigated.

Due to the investigations of the platinum diffusion in FZ- and CZ-silicon it was shown that the vacancies exist in different complexes in these materials. During the growth of commercially available FZ-silicon, nitrogen is added to suppress the formation of large vacancy agglomerates (D-defects). In this work it was shown for the first time that the high vacancy concentrations observed in FZ-silicon are only due to the nitrogen doping. In experiments it was observed that a thermal pre-treatment of FZ-silicon under inert conditions results in a reduced platinum concentration after the subsequent diffusion process. In this work an existing model was extended to describe the reactions of the vacancy complexes and the platinum diffusion. This model includes the vacancy-nitrogen-complexes formed during crystal growth and a second defect type which is formed during thermal anneals. This second

type of defects is not directly dissolved by platinum. Only the defects, which are present directly after the crystal growth can be occupied by platinum via a Frank-Turnbull-mechanism-like reaction. By fitting the reaction rates for the formation and the dissolution of the more stable defects the results of the simulations agreed very well with those of the experiments in FZ-silicon.

In CZ-silicon much higher oxygen concentrations are found than in FZ-silicon due to the crucible crystal growth method. Until now usually no nitrogen is added during the crystal growth. The oxygen forms complexes with the vacancies in the crystal, which have different reaction rates with interstitial platinum compared to vacancy-nitrogen complexes in FZ-silicon. The platinum concentration measured after a diffusion process in CZ-silicon is in a wide range highly depending on the diffusion time and temperature. If the diffusion temperature is high enough or the process at the chosen temperature long enough all complexes that can be dissolved by this process will be decorated by platinum. A further increase in diffusion temperature or time will not result in an increase in the platinum concentration. The platinum concentration after such a process is equal to the vacancy concentration.

The experiments and simulations carried out in this work have led to an improved understanding of the platinum diffusion in FZ- and CZ-silicon. With this it was possible to improve the knowledge of the interactions of impurities with vacancies and the generation of vacancies by high temperature processes. The parameters for the simulation of the generation and diffusion of point defects were checked and improved. With this fundamental knowledge it is possible to generate vacancy profiles in silicon, which can be used to

Die in dieser Arbeit durchgeführten Experimente und Simulationen haben zu einer Verbesserung des Verständnisses der Platindiffusion in FZ- und CZ-Silizium geführt. Hierdurch war es möglich, neue Erkenntnisse über die Wechselwirkungen von Verunreinigungen und Gitterleerstellen und die Generation von Gitterleerstellen durch Hochtemperaturprozesse zu erlangen. Es konnten die Parameter zur Beschreibung der Bildung und Diffusion der Punktdefekte verbessert und überprüft werden. Durch dieses Grundlagenwissen ist es möglich, gezielt Gitterleerstellenprofile in Silizium zu erzeugen, was zur Steuerung der für die Produktion von mikroelektronischen Schaltungen erwünschten Sauerstoffpräzipitation in CZ-Silizium ausgenutzt werden kann. Es können hierdurch an den Scheibenoberflächen sauerstoffpräzipitationfreie Zonen hergestellt werden, so daß die Gefahr defekter Bauelemente durch Sauerstoffpräzipitate drastisch reduziert wird.

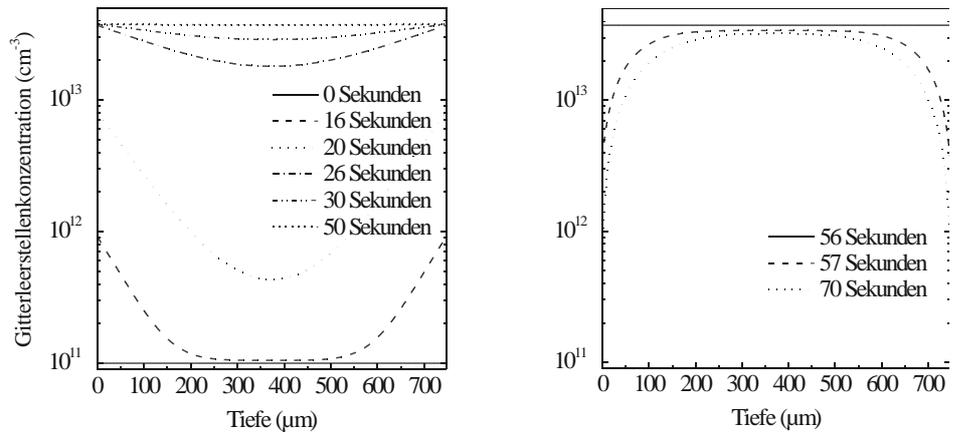


Fig. 1: Simulationen der Gitterleerstellenkonzentration zu verschiedenen Zeitpunkten beim Aufwärmen (links) und beim Abkühlen (rechts) einer Siliziumscheibe. Beginn des Abkühlens nach 56 s Prozeßdauer);

Simulation of vacancy concentration for different times during the heat-up (left) and the cool-down (right) of a silicon wafer. Beginning of cool-down after 56 s process time).

control the oxygen precipitation. The oxygen precipitation is still very important for the reliable production of integrated circuits. With these high temperature processes it is possible to induce an oxygen precipitate free zone near the surface, which drastically reduces the risk of defective device.

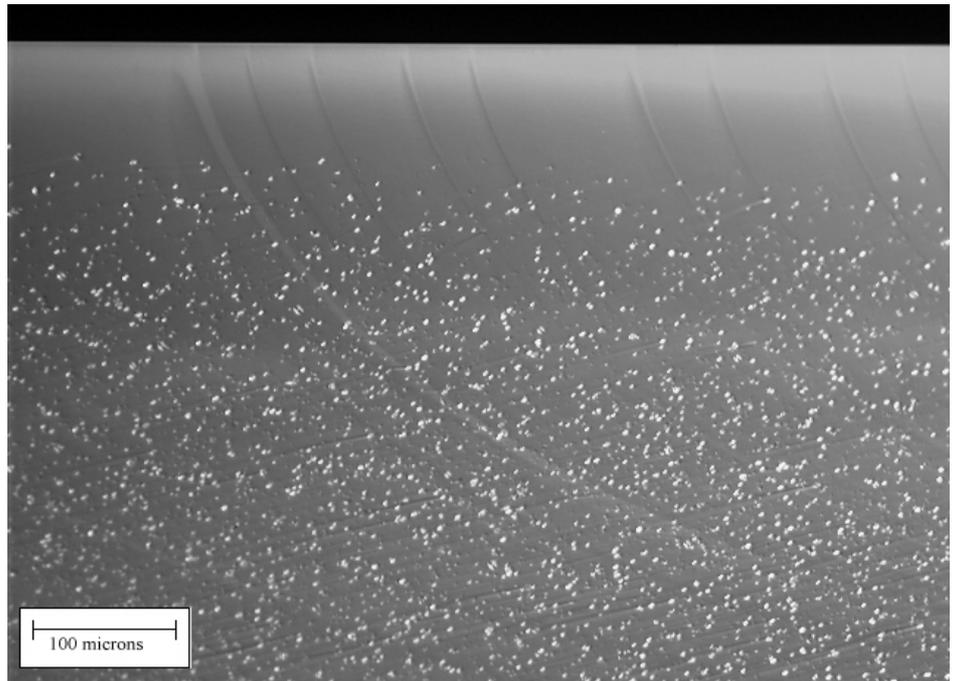


Fig. 2: Foto einer Probe nach der RTP-Behandlung in Argon bei 1250 °C und anschließender Präzipitationsbehandlung. Die Probenoberfläche ist oben im Bild unter dem dunklen Bereich. Darunter kommt ein präzipitatfreier Bereich und dann ein Bereich, in dem die Präzipitatdichte mit der Entfernung von der Oberfläche stark zunimmt. Die präzipitatfreie Zone ist in dieser Probe ca. 70  $\mu\text{m}$  tief; Photography of a sample after a 1250 °C RTP step in argon with a subsequent precipitation treatment. The sample surface is shown in the upper part of the picture underneath the dark region. This zone is free of precipitates followed by a region with increasing precipitate densities with increasing distance to the surface. The depth of the precipitate-free zone is about 70  $\mu\text{m}$ .

# Publikationen Publications

Herausgegebene Bücher / Buchbeiträge

Edited Books / Contributions to Books

Bügler, J., Pfitzner, L., Frickinger, J.:  
*Organic Contamination*  
Workshop Proceedings, Fraunhofer IRB  
Verlag, Stuttgart 2001

Ryssel, H., Wachutka, G., Grünbacher, H.:  
*ESSDERC 2001*  
Proceedings of the 31th European  
Solid-State Device Research Conference,  
Nuremberg Germany, 11 - 13  
September 2001, Frontier Group, 2001

Ryssel, H., Frey, L., Gyulai, J., Glawisch-nig, H.:  
*IIT 2000*  
Proceedings of the 12<sup>th</sup> International  
Conference on Ion Implantation Tech-  
nology, Alpbach, September 2000,  
IEEE Piscataway, NJ, 2000

Quast, F.:  
*Untersuchung von Punktdefekten in  
Silicium mit Hilfe der Platindiffusion*  
Erlanger Berichte Mikroelektronik, Band  
1/2001, Hrsg. H. Ryssel, Shaker Verlag,  
Aachen, 2001

Publikationen  
Publications

Boubekeur, H., Mikolajick, T., Höpfner,  
J., Dehm, C., Pamler, D., Steiner, J.,  
Kilian, G., Kolbesen, B.O., Bauer, A.,  
Frey, L., Ryssel, H.:  
*Barium, Strontium and Bismuth Con-  
tamination in CMOS Processes*  
Solid State Phenomena 76 - 77, 9  
(2001)

Boubekeur, H., Mikolajick, T., Nagel,  
N., Dehm, C., Pamler, W., Bauer, A.,  
Frey, L., Ryssel, H.:  
*Impact of Platinum Contamination on  
Ferroelectric Memories*  
Integrated Ferroelectrics, Proceedings  
of the 13<sup>th</sup> International Symposium on  
Integrated Ferroelectrics ISIF 2001 - Co-  
lorado Springs, CO, USA, 37, 1 - 4, 75  
(2001)

Beichele, M., Bauer, A.J., Ryssel, H.:  
*Reliability of Ultra-thin Nitrided Oxides  
Grown in Low Pressure N<sub>2</sub>O Ambient*  
Microelectronics Reliability 41, 1089  
(2001)

Beichele, M., Bauer, A.J., Herden, M.,  
Ryssel, H.:  
*Reliability of Ultra-thin N<sub>2</sub>O-Nitrided Ox-  
ides Grown by RTP under Low Pressure  
in Different Gas Atmospheres*  
Solid State Electronics 45, 1381 (2001)

Bügler, J., Zielonka, G., Pfitzner, L.,  
Ryssel, H., Schottler, L.:  
*Organic Contamination on Wafer Sur-  
faces: Measurement Techniques and  
Deposition Kinetics*  
Proceedings of DECON 2001, The Elec-  
trochemical Society, Proceedings Series,  
2001-29, 295 (2001)

Bügler, J., Frickinger, J., Zielonka, G.,  
Pfitzner, L., Ryssel, H., Schottler, M.:  
*Control of Organic Contamination in  
Semiconductor Manufacturing*  
Proceedings of SPIE, 4406, 82 (2001)

Burenkov, A., Mu, Y., Ryssel, H.:  
*On the Effect of Local Electronic Stop-  
ping on Ion Implantation Profiles in  
Non-crystalline Target*  
Proc. SISPAD 2001, Eds.: Tsoukalas, D.,  
Tsamis, C., Springer Wien New York,  
70 (2001)

Burenkov, A., Zhou, X.:  
*Compact Modelling of Process Related  
Effects on Electrical Behaviour of CMOS  
Transistors*  
Proc. Electrosoft 2001, Ed.: Brebbia,  
C.A., WIT Press, 47 (2001)

Derby, J., Daoutidis, P., Kwon, Y., Pan-  
dy, A., Sonda, P., Vartak, B., Yeckel, A.,  
Hainke, M., Mueller, G.:  
*High Performance Computing, Multi  
Scale Models for Crystal Growth Sys-  
tems*  
Research Report, University of Minne-  
sota, Supercomputing Institute for Digi-  
tal Simulation and Advanced Computa-  
tion, UMSI, 50 (2001)

Dziomba, T., Danzebrink, H.U., Lehrer,  
C., Frey, L., Sulzbach, T., Ohlsson, O.:  
*High-resolution Constant-height Imag-  
ing with Apertured Silicon Cantilever  
Probes*  
Journal of Microscopy, 202, 22 (2001)

Enger, S., Graebner, O., Mueller, G.,  
Breuer, M., Durst, F.:  
*Comparison of Measurements and Nu-  
merical Simulations of Melt Convection  
in Czochralski Crystal Growth of Silicon*  
Journal of Crystal Growth, 230, 1 - 2,  
135 (2001)

Erdmann, A., Gordon, R., McCallum,  
M., Rosenbusch, A.:  
*ED Electromagnetic Field Simulation for  
Low-K, Lithography Applications*  
Microlithography World, 5 (2001)

Erdmann, A.:  
*Topography Effects and Wave Aberra-  
tions in Advanced PSM-Technology*  
Proc. SPIE 4346, 345 (2001)

- Erdmann, A., Henke, W., Robertson, S., Richter, E., Tollkühn, B., Hoppe, W.: *Comparison of Simulation Approaches for Chemically Amplified Resists* Proc. SPIE 4404, 99 (2001)
- Erdmann, A., Henderson, C., Willson, L.: *The Impact of Exposure Induced Refractive Index Changes of Photoresists on the Photolithographic Process* Journal of Applied Physics 89, 8163 (2001)
- Funk, K., Häublein, V., Chakor, H., Ameen, M., Frey, L., Ryssel, H., Ramirez, A.: *Investigation of Molybdenum Contamination in  $^{11}\text{B}^+$  and  $^{31}\text{P}^+$  Implants* Proceedings of the 12<sup>th</sup> International Conference on Ion Implantation Technology, Alpbach, Eds.: Ryssel, H., Frey, L., Gyulai, J., Glawischnig, H., IEEE Piscataway, NJ, 711, 2000
- Graebner, O., Mueller, G., Virbulis, J., Tomzig, E., Ammon, W. v.: *Effects of Various Magnetic Field Configurations on Temperature Distributions in Czochralski Silicon Melts* Microelectronic Engineering, 56, 1 - 2, 83 (May 2001)
- Häublein, V., Weiß, R., Frey, L., Ryssel, H.: *Monte Carlo Simulation and Modeling of Ion Implantation Induced Contamination Profiles* Proceedings of the 12<sup>th</sup> International Conference on Ion Implantation Technology, Alpbach, Eds.: Ryssel, H., Frey, L., Gyulai, J., Glawischnig, H., IEEE Piscataway, NJ, 691, 2000
- Herden, M., Bauer, A.J., Beichele, M., Ryssel, H.: *Suppression of Boron Penetration through Thin Gate Oxides by Nitrogen Implantation into the Gate Electrode of PMOS Devices* Solid State Electronics 45, 1251 (2001)
- Jank, M.P.M., Lemberger, M., Bauer, A.J., Frey, L., und Ryssel, H.: *Electrical Reliability Aspects of Through the Gate Implanted MOS Structures with Thin Oxides*, Microelectronics Reliability, 41, 7, 987 (2001)
- Jank, M.P.M., Lemberger, M., Frey, L., Ryssel, H.: *Gate Oxide Damage Due to Through the Gate Implantation in MOS-Structures with Ultrathin and Standard Oxides* Proceedings of the 12<sup>th</sup> International Conference on Ion Implantation Technology, Alpbach, Eds.: Ryssel, H., Frey, L., Gyulai, J., Glawischnig, H., IEEE Piscataway, NJ, 103 (2000)
- Kalus, C.K., List, S., Schmöller, T., Erdmann, A., Gordon, R., McCallum, M., Semmler, A.: *Benchmarking of Available Rigorous Electromagnetic Field (EMF) Simulators for Phase-shift Mask Applications* Microelectronic Engineering 57, 79 (2001)
- Kilian, G., Rommel, M., Pamler, W., Unger, E., Höpfner, A., Kolbesen, B.O.: *Some Aspects of the High-temperature Behavior of Bismuth, Strontium and Barium on Silicon Surfaces Studied by Total Reflection X-ray Fluorescence Spectrometry* Spectrochimica Acta - Part B Atomic Spectroscopy, 56, 11, 2313 (2001)
- Kilian, G., Kolbesen, B.O., Rommel, M., Pamler, W., Unger, E., Höpfner, A.: *New Materials in Future Memories: High Temperature Behavior of Sr, Bi and Ir on Silicon Surfaces Monitored by TXRF and ELYMAT* Crystalline Defects and Contamination: Their Impact and Control in Device Manufacturing III (DECON 2001), September 13/14, Proceedings of the Satellite Symposium to ESSDERC 2001, Nuremberg, Germany, Eds.: Kolbesen, B.O.,
- Claeys, C., Stallhofer, P., Tardif, F., Electrochemical Society Proceedings 2001 - 29, 215 (2001)
- Kroener, F., Schork, R., Frey, L., Burenkov, A., Ryssel, H.: *Phosphorus Ion Shower Implantation for Special Power IC Applications* Proceedings of the 12<sup>th</sup> International Conference on Ion Implantation Technology, Alpbach, Eds.: Ryssel, H., Frey, L., Gyulai, J., Glawischnig, H., IEEE Piscataway, 476 (2000)
- Lehrer, C., Frey, L., Petersen, S., Sulzbach, T., Ohlsson, O., Dziomba, T., Danzebrink, H.U., Ryssel, H.: *Fabrication of Silicon Aperture Probes for Scanning Near-field Optical Microscopy by Focused Ion Beam Nano Machining* Microelectronic Engineering 57/58, 721 (2001)
- Lehrer, C., Frey, L., Petersen, S., Ryssel, H.: *Limitations of Focused Ion Beam Nano-machining* Journal of Vacuum Science and Technology, B Microelectronics and Nanometer Structures 19, 6, 2533 (2001)
- Lehrer, C., Frey, L., Petersen, L., Mizutani, M., Takai, M., Ryssel, H.: *Defects and Gallium - Contamination During Focused Ion Beam Micro Machining* Proceedings of the 12<sup>th</sup> International Conference on Ion Implantation Technology, Alpbach, Eds.: Ryssel, H., Frey, L., Gyulai, J., Glawischnig, H., IEEE Piscataway, NJ, 695 (2000)
- Leistner, T., Frey, L., Schmidt, C., Lehm-bacher, K., Härter, P., Herrmann, W., Mesic, E., Kaufmann, P., Kadinski, L., Durst, F.: *Experimental and Numerical Study of the CVD of  $\text{TiO}_2$  Using New Titanium Precursors* Proceedings of the Electrochemical

- Society Spring Meeting 199 - Fundamental Gas-Phase and Surface Chemistry of Vapor Deposition II, Washington DC, 160 (2001)
- März, M.:  
*Energiesparende kostengünstige Kleinantriebe*  
Mechatronik News 2, 3 - 4 (2001)
- Künneht, R., Klier, M., März, M.:  
*Neues Unternehmens-Netzwerk für Leistungselektronik*  
Wirtschaft für Mittelfranken 3, 6 (2001) und 5, 20 (2001)
- Muehe, A., Mueller, G.:  
*Optical In-situ Measurement of the Dissolution Rate of a Silica-Czochralski-Crucible with Silicon Melt and Comparison to Ex-situ Measurements*  
MicroelectronicEngineering, 56, 1 - 2, 147 (2001)
- Mueller, G., Fischer, B.:  
*Optimization of Melt Growth Processes by Experimental Analysis and Computer Modeling*  
Advances in Crystal Growth Research, Eds.: Sato, K., Furukawa, Y., Nakajima, K., Elsevier, Amsterdam, 167 (2001)
- Herden, M., Bauer, A.J., Beichele, M., Ryssel, H.:  
*Suppression of Boron Penetration Through Thin Gate Oxides by Nitrogen Implantation into the Gate Electrode*  
SolidState Electronics 45, 1251 (2001)
- Paetzold, O., Fischer, B., Wunderwald, U., Buhrig, E.:  
*Vapor Phase Doping under Microgravity*  
Proceedings Symposium on Int. Sci. Cooperation onboard MIR, Lyon, France, 301 (2001)
- Pfützner, L., Benesch, N., Öchsner, R., Schmidt, C., Schneider, C., Tschafary, T., Trunk, R., Dudenhausen, H.-M.:  
*Cost Reduction Strategies for Wafer Expenditure*  
Microelectronic Engineering 56, 61 (2001)
- Roeder, G., Andrian-Werburg, M. v., Tschafary, T., Schneider, C., Pfützner, L., Ryssel, H., John, P., Tegeder, V.:  
*Development, Implementation and Test of a Novel Endpoint Detection Method for the Cleaning of Process Chambers in Deposition Systems*  
Proceedings of the 2<sup>nd</sup> European Advanced Equipment Control / Advanced Process Control (AEC/APC) Conference - Dresden, Germany, April 18 - 20 (2001)
- Rommel, M., Zoth, G., Ullrich, M., Ryssel, H.:  
*Recombination Lifetimes of Iron Contaminated Silicon Wafers: Characterization through a Single Set of Capture Cross-sections*  
Proceedings of the 9<sup>th</sup> International Autumn Meeting "Gettering and Defect Engineering in Semiconductor Technology" GADEST 2001, September 30 - October 3, 2001, S. Tecla, Italy, Eds.: Raineri, V., Priolo, F., Kittler, M., Richter, H., 373 (2001)
- Schneider, C., Pfützner, L., Ryssel, H.:  
*Integrated Metrology: An Enabler for Advanced Process Control (APC)*  
In-Line Characterization, Yield, Reliability, and Failure Analysis in Microelectronic Manufacturing II, Eds: Kissinger, G., Weiland, Larg H., Proceedings of SPIE, 4406, 118 (2001)
- Stiebel, D., Burenkov, A., Pichler, P., Cristiano, F., Claverie, A., Ryssel, H.:  
*Modeling the Amorphization of Si Due to the Implantation of As, Ge, and Si*  
Proceedings of the 12<sup>th</sup> International Conference on Ion Implantation Technology, Alpbach, Eds.: Ryssel, H., Frey, L., Gyulai, J., Glawischnig, H., IEEE Piscataway, 251 (2000)
- Stiebel, D., Pichler, P., Cowern, N.E.B.:  
*A Reduced Approach for Modeling the Influence of Nanoclusters and {113} Defects on Transient Enhanced Diffusion*  
Appl. Phys. Lett. 79 (16), 2654 (2001)
- Strobel, S., Bauer, A.J., Beichele, M., Ryssel, H.:  
*Suppression of Boron Penetration through Thin Gate Oxides by Nitrogen Implantation into the Gate Electrode or by Nitridation of the Gate Oxide*  
Microelectronics Reliability 41, 1085, (2001)
- Svorcík, V., Hnatovicz, V., Stopka, P., Bacáková, L., Heitz, J., Öchsner, R., Ryssel, H.:  
*Amino Acids Grafting of Ar<sup>+</sup> Ions Modified PE*  
Radiation Physics and Chemistry 60, 89 (2001)
- Tollkühn, B., Hoepfl, M., Erdmann, A., Majoni, S., Jess, M.:  
*Automatic Resist Parameter Calibration Procedure for Lithography Simulation*  
Proceedings SPIE 4404, 313 (2001)
- Trunk, R.:  
*HandMon – ISPM: „In Situ“ Particle Measurement System in a Loading Station of a Furnace,*  
Proceedings of the 2<sup>nd</sup> AEC/APC Symposium XIII, Banff, Canada October 6 - 1, 2001, 1119 (2001)
- Vizman, D., Friedrich, J., Mueller, G.:  
*Comparison of the Predictions from 3D Numerical Simulation with Temperature Distributions Measured in Si Czochralski Melts under the Influence of Different Magnetic Fields*  
Journal of Crystal Growth, 230, 1, 73 (2001)
- Vizman, D., Graebner, O., Mueller, G.:  
*Three-Dimensional Numerical Simulation of Thermal Convection in an Indus-*

*trial Czochralski Melt: Comparison to Experimental Results*  
Journal of Crystal Growth, 233, 4, 687 (2001)

Waller, R.:  
*Development of Sensors for the Measurement of Chamber Wall Depositions in Semiconductor Manufacturing Equipment*  
Proceedings of the 2<sup>nd</sup> AEC/APC Symposium XIII, Banff, Canada  
October 6 - 1, 2001, 1143 (2001)

Weiland, R., Boit, C., Dawes, N., Dzieciaty, A., Demm, E., Ebersberger, B., Frey, L., Hirsch, A., Lehrer, C., Meis, P., Kamolz, M., Lezec, H., Rettenmaier, H., Tittes, W., Treichler, R., Zimmermann, H.:  
*In-line Failure Analysis on Productive Wafers with Dual Beam SEM/FIB*  
In-Line Characterization, Yield, Reliability, and Failure Analysis in Microelectronic Manufacturing II, Eds.: Kissinger, G., Weiland, L., Proceedings of SPIE 406 (2001)

Weiss, R., Frey, L., Ryssel, H.:  
*Tungsten, Nickel, and Molybdenum Schottky Diodes with Different Edge Termination*  
Applied Surface Science, 7274, 1 (2001)

■■■■■  
Vorträge  
Presentations

Bär E., Lenhart, O., Lorenz, J., Frey, P.:  
*Surface Meshing and Structure Generation*

1. Review Meeting des IST-Projekts MAGIC\_FEAT, Brüssel, 22. Mai 2001

Bär E., Lenhart, O., Lorenz, J., Frey, P.:  
*Requirements and Results on 3D Topology Simulation and Surface Meshing*

1. Workshop des IST-Projekts MAGIC\_FEAT, IIS-B, Erlangen, 22. November 2001

Bär, E.:  
*Overview of Cooperative Projects - IST MULSIC*

1. Workshop des IST Projekts MAGIC\_FEAT, IIS-B, Erlangen, 22. November 2001

Bügler, J.:  
*Assessment of Polymer Materials with Respect to Outgassing*

Organic Contamination Workshop 2001, IIS-B, Erlangen, 27. April 2001

Bügler, J.:  
*Control of Organic Contamination in Semiconductor Manufacturing*  
SPIE Conference on In-line Characterization, Yield, Reliability, and Failure Analysis in Microelectronic Manufacturing II, Edinburgh, 1. Juni 2001

Bügler, J.:  
*Organic Contamination on Wafer Surfaces: Measurement Techniques and Deposition Kinetics*  
DECON 2001, Nürnberg, 14. September 2001

Burenkov, A., Zhou, X.:  
*Compact Modelling of Process Related Effects on Electrical Behavior of CMOS Transistors*  
Electrosoft 2001, Lemnos, Griechenland, 16. - 18. Mai 2001

Burenkov, A., Mu, Y., Ryssel, H.:  
*On the Effect of Local Electronic Stopping on Ion Implantation Profiles in Non-crystalline Targets*  
SISPAD 2001, Athen, 5. - 7. September 2001

Burenkov, A.:  
*Technologieoptimierung für die energiesparende Mikroelektronik*  
Jahrestagung des IIS-B, Erlangen, 12. Oktober 2001

Erdmann, A.:  
*Topography Effects and Wave Aberrations in Advanced PSM-Technology*  
SPIE Symposium on Microlithography, Santa Clara (USA), 1. März 2001

Erdmann, A., Henke, W., Robertson, S., Richter, E., Tollkühn, B., Hoppe, W.:  
*Comparison of Simulation Approaches for Chemically Amplified Resists*  
SPIE Symposium on Microelectronic and MEMS technologies, Edinburgh (GB), 31. Mai 2001

Erdmann, A., Vial, A., Semmler, A., Elsner, A.:  
*Rigorous Simulation der Lichtbeugung und moderne Masken für die Photolithographie*  
102. Jahrestagung der Deutschen Gesellschaft für angewandte Optik, Göttingen, 9. Juni 2001

Erdmann, A.:  
*Simulation von Topographieeffekten in der optischen Lithographie*  
Jahrestagung des IIS-B, Erlangen, 12. Oktober 2001

Erdmann, A., Friedrich, J.:  
*Prozesssimulation für Lithographie und Kristallzucht*  
VDMA-Workshop, Dresden, 15. November 2001

- Frickinger, J.:  
*Joint Carrier Project of International Sematech and Fraunhofer IIS-B FOUP Study Group Meeting*, International SEMATECH, Austin, TX (USA), 15. Mai 2001
- Frickinger, J.:  
*Monitoring of Particulate Contamination from Minienvironments* SEMICON WEST 2001, San Francisco, CA (USA), 18. Juli 2001
- Frickinger, J.:  
*Joint FOUP Lifetime Evaluation by International Sematech and Fraunhofer IIS-B* International SEMATECH, Austin, TX (USA), 3. August 2001
- Frickinger, J.:  
*Development of SEMI Standards on Inorganic, Organic, and Particulate Contamination Control in Minienvironments* SEMI Büro, Tokyo, Japan, 20. August 2001
- Frickinger, J.:  
*Control of Airborne Molecular Contamination in 300 mm Manufacturing* ISSM 2001, San Jose, CA (USA), 7. Oktober 2001
- Frickinger, J.:  
*Cleaning Efficiency of FOUP Cleaners and Cleanability of FOUPs and FOSBs* ISSM 2001, San Jose, CA (USA), 9. Oktober 2001
- Frickinger, J.:  
*History of Standards E45-0301, E45-1101, E46-0301 and E108-0301 for Contamination Control in Minienvironments* SEMICON JAPAN, Makuhari, Japan, 7. Dezember 2001
- Kalus, C.K., Erdmann, A.:  
*Advances in Simulation of Optical Lithography for Topographical Structures* 6<sup>th</sup> International Conference on Solid State and Integrated Circuit Technology, Shanghai, China, 23. Oktober 2001
- Leistner, T., Lehmbacher, K., Härter, P., Bauer, A., Frey, L., Ryssel, H.:  
*Chemische Dampfphasenabscheidung von Materialien mit hoher Dielektrizitätskonstanten am Beispiel Barium-Strontium-Titanat* Konferenz Materials Week 2001, München, 2. Oktober 2001
- Leistner, T., Lehmbacher, K., Härter, P., C. Schmidt, C., Bauer, A.J., Frey, L., Ryssel, H.:  
*MOCVD of Titanium Dioxide on the Basis of New Precursors* E-MRS Spring Meeting 2001, Straßburg, 5. - 8. Juni 2001
- Lorenz, J.:  
*Meshes and Global Integration for Semiconductor Front-End Simulation* EU-Workshop „Project Partnering“, Budapest, 26. - 27. Januar 2001
- Lorenz, J.:  
*Prozeßsimulation für die Mikroelektronik* High-Tech-Tag im Freistaat Bayern – Tag der Offenen Tür am FhG IIS-B, Erlangen, 31. März 2001
- Lorenz, J.:  
*Overview of the MAGIC\_FEAT Project* 1st MAGIC\_FEAT Review Meeting, Brüssel, 22. Mai 2001
- Lorenz, J.:  
*Halbleitertechnologiesimulation: Industrielle Anforderungen, Technologieroadmaps und Angebot des IIS-B* Jahrestagung IIS-B 2001 Technologiesimulation, Erlangen, 12. Oktober 2001
- Lorenz, J.:  
*Semiconductor Technology Simulation: Technology Roadmaps and Activities of FhG IIS-B* Vortrag bei Hitachi, Landshut, 30. Oktober 2001
- Lorenz, J.:  
*Prozeßsimulation - Beispiele aus der Siliciumtechnologie* Vortrag am Ferdinand-Braun-Institut für Höchstfrequenztechnik, Berlin, 15. November 2001
- Lorenz, J.:  
*Requirements on Modeling and Simulation: International Technology Roadmap on Semiconductors and ESPRIT User Group UPPER* 1st MAGIC\_FEAT Workshop, Erlangen, 22. November 2001
- Lorenz, J.:  
*Overview of the MAGIC\_FEAT Project* 1st MAGIC\_FEAT Workshop, Erlangen, 22. November 2001
- Lorenz, J.:  
*Presentation of the UPPER Project* Vortrag UPPER Final Review Meeting, Brüssel, 17. Dezember 2001
- März, M.:  
*Systemintegration in der Leistungselektronik* Ringvorlesung Mechatronik, TU München, 17. Januar 2001
- März, M.:  
*Leistungselektronik – der Schlüssel zu rationellerem Energieeinsatz* Gründungsveranstaltung des Vereins Energieregion Nürnberg, Nürnberg, 21. März 2001
- März, M.:  
*Leistungselektronik – Innovationsmotor im Automobil* Tag der offenen Tür des IIS-B, Bayerischer High-Tech-Tag, Erlangen, 31. März 2001
- Öchsner, R.:  
*Status GMM-Schwerpunkt umwelt- und ressourcenschonende Produktion* Erlangen, 17. Januar 2001

Öchsner, R:  
*Status GMM-Aktivitäten, GMM-Treffen,*  
Erlangen, 24. Januar 2001

Öchsner, R.:  
*Fertigungstechnik für die Mikroelektronik*  
Firmenbesuch INA, Erlangen,  
7. Februar 2001

Öchsner, R.:  
*Advanced Process Control*  
Mitarbeiterinformationstreffen, Erlangen,  
9. Februar 2001

Öchsner, R.:  
*IIS-B ITRS Activities and APC*  
GMM-Treffen APC, Erlangen,  
14. Februar 2001

Öchsner, R.:  
*Kommunikationssoftware für Halbleiterfertigungsgeräte*  
Internes Firmenseminar Carl Süß,  
Vaihingen, 9. März 2001

Öchsner, R:  
*Status GMM-Schwerpunkt*  
*Fabautomatisierung*  
GMM-Treffen, Erlangen, 21. März  
2001

Öchsner, R:  
*Status GMM-Aktivitäten*  
GMM-Treffen, Erlangen, 25. April  
2001

Öchsner, R.:  
*Übersicht über SECS- und GEM-Standards*  
Workshop für GeMeTec, Erlangen, 8.  
Mai 2001

Öchsner, R:  
*Overview of ITRS and Factory Integration*  
Kick-Off Meeting EuSIC-Netzwerk,  
Erlangen, 19. Juni 2001

Öchsner, R:  
*Impact of Advanced Process Control on*  
*Equipment Automation and Host*  
*Communication*  
Symposium der Firma M+M Software,  
Stuttgart, 10. Juli 2001

Öchsner, R:  
*Übersicht zum den Projektschwerpunkten in APC*  
GMM-Projekttreffen APC, Erlangen,  
26. Juli 2001

Öchsner, R:  
*Aktivitäten des IIS-B im Projekt Walpack*  
Projektträger DLR, Berlin, 6. November  
2001

Öchsner, R:  
*Overview of ITRS Factory Integration*  
*and Standardization Activities*  
Meeting of the EuSIC Network,  
Erlangen, 20. November 2001

Öchsner, R:  
*Status GMM-Aktivitäten*  
GMM-Treffen, Infineon Dresden,  
10. Dezember 2001

Pfützner, L:  
*Qualification Procedures for Minienvironments*  
MIM-Symposium (Materials Integrity  
Management), Santa Clara, USA,  
6. Juni 2001

Pfützner, L:  
*Process Development in Polishing and*  
*Cleaning of 300 mm Silicon Wafers*  
Applied Materials, Santa Clara, USA,  
7. Juni 2001

Pfützner, L.:  
*Integrated Metrology*  
IBM/ New York, USA, 23. Juli 2001

Pfützner, L.:  
*Focal Areas of Research in FhG IIS-B*  
*Erlangen*  
IBM, New York, USA, 24. Juli 2001

Pfützner, L.:  
*Focal R&D Areas in the Field of Semiconductor Manufacturing Technology*  
SEMATECH Meeting,  
Erlangen, 26. Juli 2001

Pfützner, L.:  
*Prequalification and Assessment Procedures within SEA Projects and within FhG-IIS-B*  
SEMATECH,  
Austin, USA, 2. Oktober 2001

Pfützner, L.:  
*Research in the Fields of APC/AEC*  
SEMATECH,  
Austin, USA, 3. Oktober 2001

Pfützner, L.:  
*Current Status and R&D towards Integrated Metrology*  
Intel, Hillsboro, OR, USA, 4. Oktober  
2001

Pfützner, L.:  
*Focal Areas of Research in FhG IIS-B*  
*Erlangen*  
Intel, Hillsboro, OR, USA, 5. Oktober  
2001

Pfützner, L.:  
*Automatisierte Prozeßkontrolle in der Halbleiterfertigung*  
VDMA-Jahrestagung, Berlin, 18. Oktober  
2001

Pichler, P.:  
*Current Status of Models for Transient Phenomena in Dopant Diffusion and Activation*  
E-MRS Spring Meeting, Symposium B,  
Strasbourg, Frankreich, 5. - 8. Juni  
2001

Pichler, P.:  
*Transient Diffusion Effects*  
*Symposium Ion Beam Processing of Semiconductors*  
Erlangen, 10. September 2001

- Pichler, P.:  
*Physikalische Modellierung der transienten Diffusion*  
IIS-B Jahrestagung 2001, Erlangen, 12. Oktober 2001
- Quast, F., Pichler, P., Rysse, H., Falste, R.:  
*Modeling Platinum Diffusion in Nitrogen-doped Float-zone Silicon*  
GADEST 2001, Catania, Italien, 30. September - 4. Oktober 2001
- Roeder, G.:  
*Halbleiterfertigungsgeräte und Materialien - High-end Werkzeuge und Werkstoffe*  
Tag der offenen Tür, Fraunhofer IIS-B, High-Tech-Tag Bayern, Erlangen, 31. März 2001
- Roeder, G.:  
*SEMI Integrated Measurement Task Force Europa - Layer Thickness Group: Status Report*  
Equipment Automation Technical Committee Meeting, SEMI International Standards Program, SEMICON Europa 2001, München, 24. April 2001
- Roeder, G.:  
*The EuSIC Network Usergroup - Integrated Metrology*  
EuSIC Network Usergroup - Integrated Metrology Kick-Off Meeting, Fraunhofer IIS-B, Erlangen, 20. November 2001
- Roeder, G.:  
*SEMI Integrated Measurement Task Force Europe - Layer Thickness Group: Status Report*  
Equipment Automation Technical Committee Meeting, SEMI Europe Standards Fall 2001 Conference & Meetings, Regensburg, 13. November 2001
- Schellenberger, M.:  
*Integrated Metrology and Advanced Process Control – An End User's Point of View*  
MEDEA+ DIAMANT, 2. November 2001
- Schellenberger, M., Schmidt, C., Schröder-Heber, A., Schneider, C.:  
*HECTOR 300 - IIS-B Review Report*  
HECTOR 300, 30. März 2001
- Schellenberger, M.:  
*Integrating Metrology into Production Tools using a Modular Control Architecture*  
2nd AEC/APC Conference, Dresden, 19. April 2001
- Schmidt, C.:  
*Thin Film Layer Thickness Measurement*  
SEMI Integrated Metrology Task Force Europe, DERA Malvern, UK, 25. - 27. März 2001
- Schmidt, C.:  
*Examples of Integrated Metrology: Thin Film Layer Thickness Measurement by Ellipsometry*  
Gastvortrag im Rahmen des "Final Meeting" zu IMPROVE, MEDEA-Projekt, DERA Malvern, UK, 25. - 27. März 2001
- Schneider, C.:  
*Integrated Metrology: An Enabler for Advanced Process Control (APC)*  
SPIE Conference on In-line Characterization, Yield, Reliability, and Failure Analysis in Microelectronic Manufacturing II, Edinburgh, UK, 31. Mai 2001 - 1. Juni 2001
- Schneider, C.:  
*Trends bei APC und integrierter Meßtechnik*  
GMM-Treffen APC, Erlangen, 14. Februar 2001
- Schneider, C.:  
*Überblick über die Roadmap- und Standardisierungsaktivitäten im IIS-B*  
Informationstreffen zur ITRS-Roadmap/Factory Integration, Erlangen, 14. Februar 2001
- Schneider, C.:  
*Einführung in die Integrated Measurement Task Force SEMI-Task Force-Meeting*  
Integrated Metrology, Erlangen, 15. Februar 2001
- Schneider, C.:  
*Vorstellung eines APC-Netzwerkes*  
Informationstreffen APC-Netzwerk, Erlangen, 15. Februar 2001
- Schneider, C.:  
*Integrierte Meß- und Regelungstechnik im IIS-B*  
Internes Firmenseminar Carl Süß, Vaihingen, 9. März 2001
- Schneider, C.:  
*Overview of IIS-B's Contributions to the Diamant Project*  
Diamant Kick-off Meeting, Grenoble, 21. März 2001
- Schneider, C.:  
*Achievements of the Hector Project at IIS-B*  
Final Review Meeting of the ESPRIT HECTOR 300 Project, Erlangen, 30. März 2001
- Schneider, C.:  
*APC-Aktivitäten in Medea+*  
GMM-Projektstreffen APC, Erlangen, 25. April 2001
- Schneider, C.:  
*Overview of EuSIC*  
Kick-off Meeting EuSIC-Netzwerk, Erlangen, 19. Juni 2001
- Schneider, C.:  
*APC und integrierte Meßtechnik*  
Internes Seminar Leica, Wetzlar, 2. Juli 2001
- Schneider, C.:  
*Introduction into FeCLAM*  
Kick-off Meeting FECLAM, Erlangen, 4. Juli 2001

Schneider, C.:  
*Produktsicherheit in der Mikroelektronik*  
GMM-Projekttreffen APC, Erlangen,  
26. Juli 2001

Schneider, C.:  
*APC und integrierte Meßtechnik*  
Workshop Prozeßkontrolle, Hitachi,  
Landshut, 30. Oktober 2001

Schneider, C.:  
*Status of EuSIC*  
Meeting the of EuSIC Network,  
Erlangen, 20. November 2001

Stoisiek, M.:  
*Smart-Power IC-Technologien für > ca.*  
*200 V Spannungsfestigkeit,*  
Technische Universität München, Lehr-  
stuhl für Technische Elektrophysik,  
17. Dezember 2001

Tollkühn, B., Hoepfl, M., Erdmann, A.,  
Majoni, S., Jess, M.:  
*Automatic Resist Parameter Calibration*  
*Procedure for Lithography Simulation*  
SPIE Symposium on Microelectronic and  
MEMS Technologies, Edinburgh (GB),  
31. Mai 2001

Trunk, R.:  
*In Situ Particle Measurement in Loading*  
*Stations of Furnaces*  
2<sup>nd</sup> European AEC/APC Conference,  
Dresden, 18. - 20. April 2001

Waller, R.:  
*Development of Sensors for the Mea-*  
*surement of Chamber Wall Depositions*  
*in Semiconductor Manufacturing*  
*Equipment*  
AEC/APC Symposium XIII, Advanced  
Equipment Control and Advanced Pro-  
cess Control, Banff, Canada  
6. - 11. Oktober 2001

Weiss, R., Frey, L., Ryszel, H.:  
*Tungsten, Nickel, and Molybdenum*  
*Schottky Diodes with Different Edge*  
*Termination,*

Konferenz E-MRS 2001 Spring Mee-  
ting, Strasbourg, 2001

■■■■■■■■■■  
Studienarbeiten  
Theses

Hempel, W.:  
*Messung der Sauerstoff-Aktivität im*  
*Gasraum einer Zuchtungsanlage mittels*  
*einer elektrochemischen Gassonde mit*  
*Gasreferenz*  
Betreuer/Supervisor: Andreas Mühe

Hirmke, J.:  
*Optimierung der Impflingszüchtungs-*  
*phase beim industriellen Silicium -*  
*Czochralski - Prozeß*  
Betreuer/Supervisor: Oliver Gräbner

Ullrich, M.:  
*Modellierung der Ladungsträgerrekombi-*  
*nation in bordotiertem Silicium bei*  
*Eisenkontamination*  
Betreuer/Supervisor: Mathias Rommel

■■■■■■■■■■  
Diplomarbeiten  
Diploma Theses

Farangis-Zadeh, H.:  
*Herstellung und Charakterisierung von*  
*BPSG-Schichten für die Mikroelektronik*  
*mit neuartigen Precursoren*  
Betreuer/Supervisors: Anton Bauer, K.  
Fischer

Vogl, A.:  
*Nanostrukturen für nichtflüchtige*  
*Speicher*  
Betreuer/Supervisors: Anton Bauer,  
Lothar Frey

■■■■■■■■■■  
Kontakt und weitere Informationen  
Contact and Further Information

Öffentlichkeitsarbeit  
Public Relations

Dr. Eberhard Bär  
Phone: +49 (0) 9131 761-217  
Fax: +49 (0) 9131 761-212  
Email: baer@iis-b.fhg.de

Dr. Jochen Friedrich  
Phone: +49 (0) 9131 761-344  
Fax: +49 (0) 9131 761-390  
Email: jochen.friedrich@iis-b.fhg.de

Christoph Lehrer  
Phone: +49 (0) 9131 761-146  
Fax: +49 (0) 9131 761-312  
Email: lehrer@iis-b.fhg.de

Dr. Martin März  
Phone: +49 (0) 9131 761-310  
Fax: +49 (0) 9131 761-312  
Email: martin.maerz@iis-b.fhg.de

Dr. Claus Schneider  
Phone: +49 (0) 9131 761-161  
Fax: +49 (0) 9131 761-112  
Email: info@iis-b.fhg.de

Technologiesimulation  
Technology Simulation

Dr. Jürgen Lorenz  
Phone: +49 (0) 9131 761-210  
Fax: +49 (0) 9131 761-212  
Email: lorenz@iis-b.fhg.de

Halbleiter-Fertigungsgeräte und  
Materialien  
Semiconductor Manufacturing  
Equipment and Materials

Dr. Lothar Pfitzner  
Phone: +49 (0) 9131 761-110  
Fax: +49 (0) 9131 761-112  
Email: pfitzner@iis-b.fhg.de

Technologie  
Process Technology

Dr. Lothar Frey  
Phone: +49 (0) 9131 761-320  
Fax: +49 (0) 9131 761-312  
Email: frey@iis-b.fhg.de

Dr. Anton Bauer  
Phone: +49 (0) 9131 761-308  
Fax: +49 (0) 9131 761-312  
Email: anton.bauer@iis-b.fhg.de

Kristallzüchtung  
Crystal Growth

Prof. Georg Müller  
Phone: +49 (0) 9131 852-7636  
Fax: +49 (0) 9131 852-8495  
Email: georg.mueller@iis-b.fhg.de

Dr. Jochen Friedrich  
Phone: +49 (0) 9131 761-344  
Fax: +49 (0) 9131 761-390  
Email: jochen.friedrich@iis-b.fhg.de

Leistungselektronische Systeme  
Power Electronic Systems

Dr. Martin März  
Telefon: +49 (0) 9131 761-310  
Fax: +49 (0) 9131 761-312  
Email: martin.maerz@iis-b.fhg.de