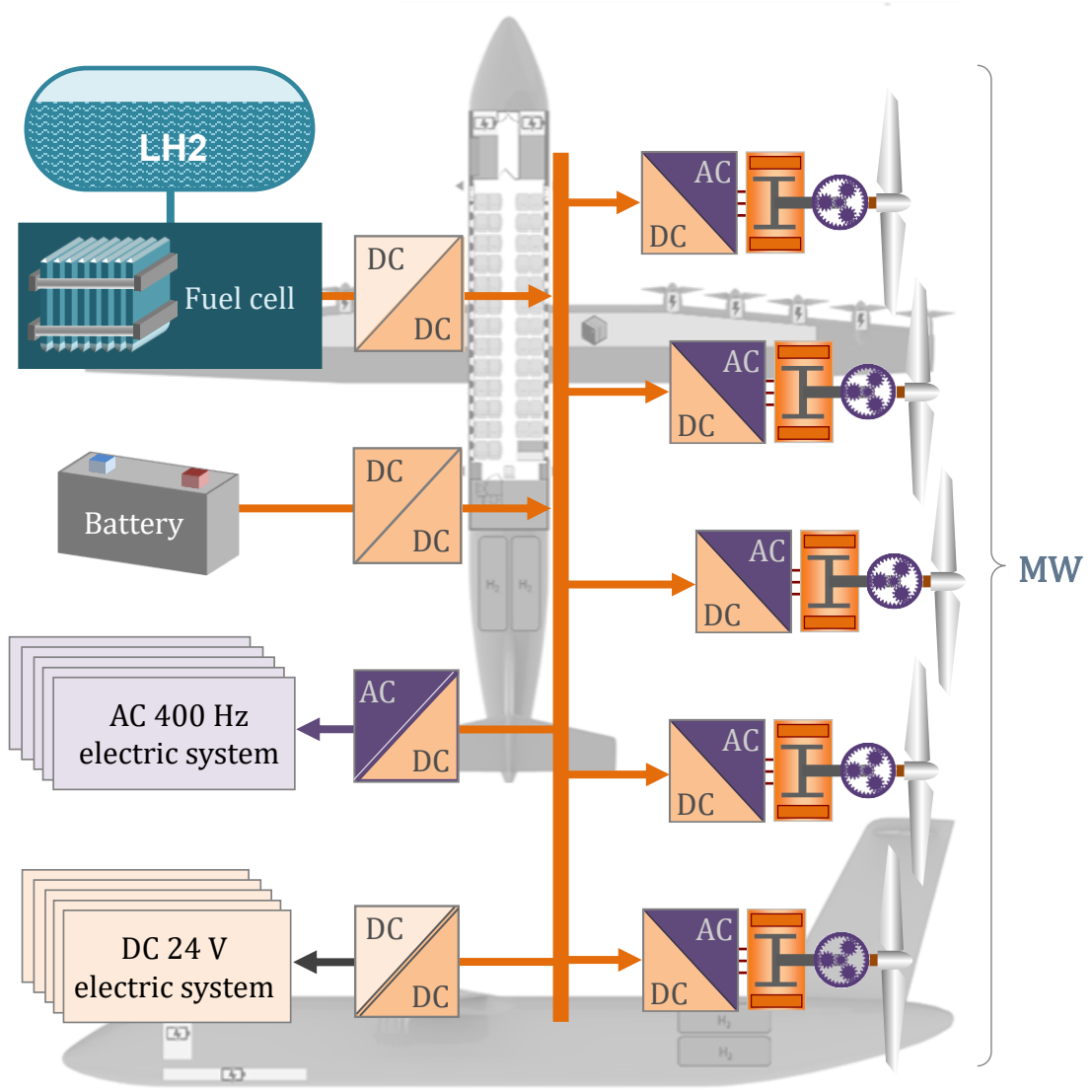
Friedrich-Alexander-Universität
Technische Fakultät

Perspectives in Aircraft Power Electronics

Prof. Dr.-Ing. Martin März
Institute for Power Electronics
www.lee.tf.fau.de

Challenges in Aircraft Power Electronics

- **Gravimetric power density**
- **Efficiency**
- **Fail-operational system design**

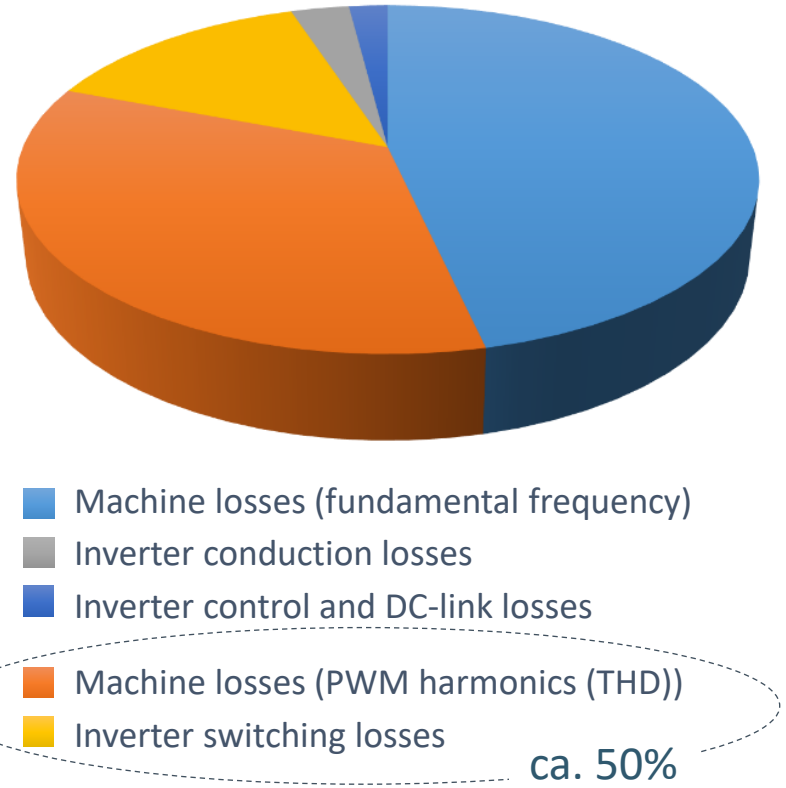


Efficiency

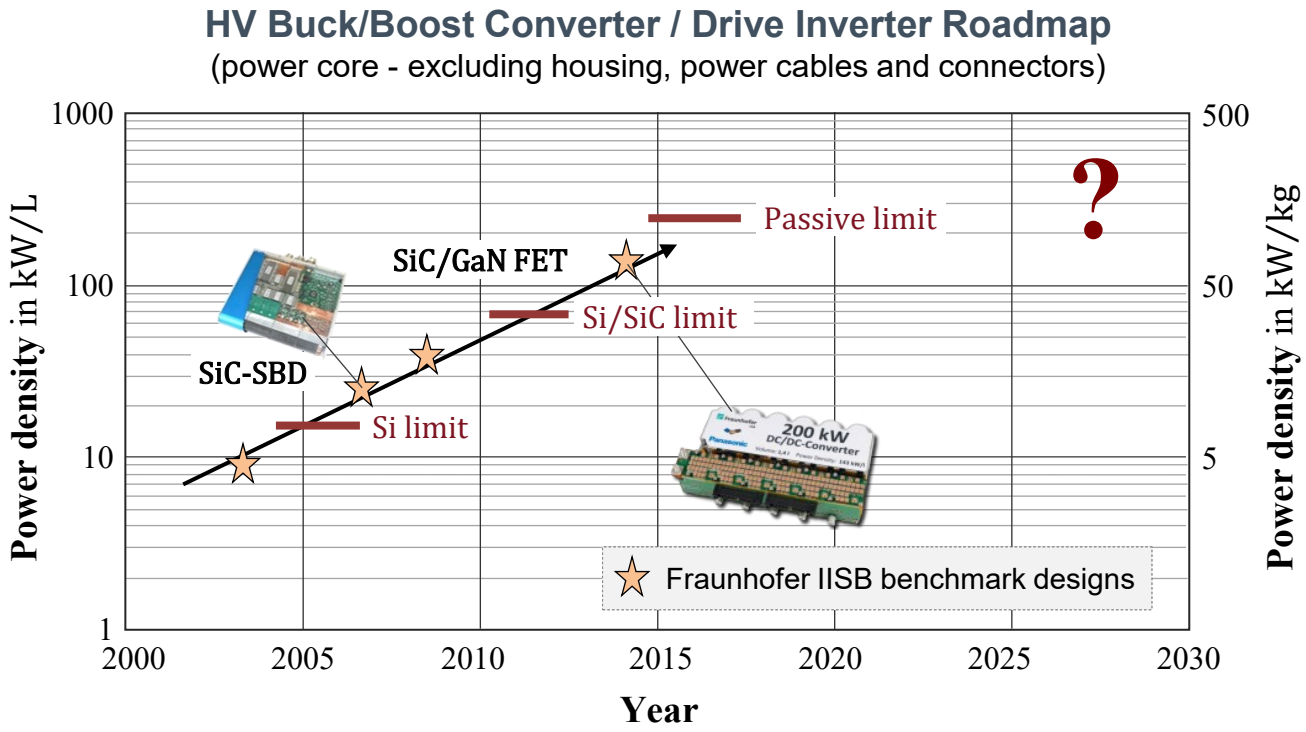
Low losses in power electronics must not come at the expense of system-level problems!

- Low total harmonic distortion (THD)
- Avoidance of high voltage transients (dv/dt)
- No electromagnetic interference (EMI)
- No compromise on power system stability

Typ. loss breakdown of an electric drive system
(800 V, 300 kW, 2-level hard switching inverter)



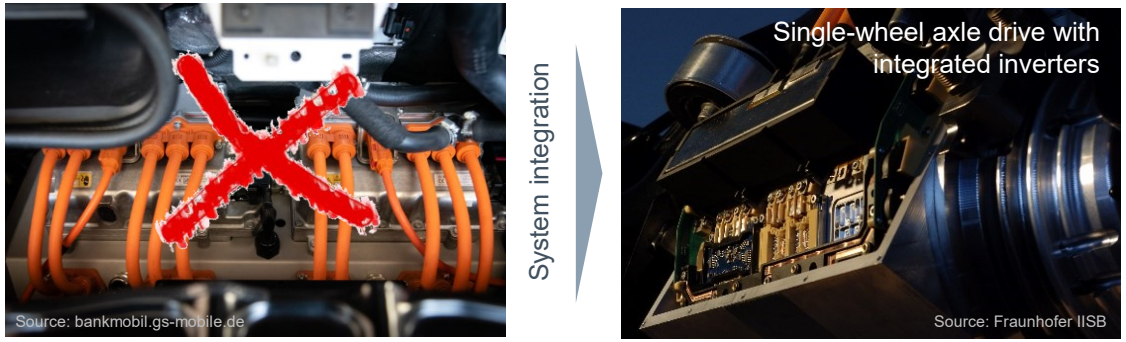
Power Density



»Moore's Law« in Power Electronics

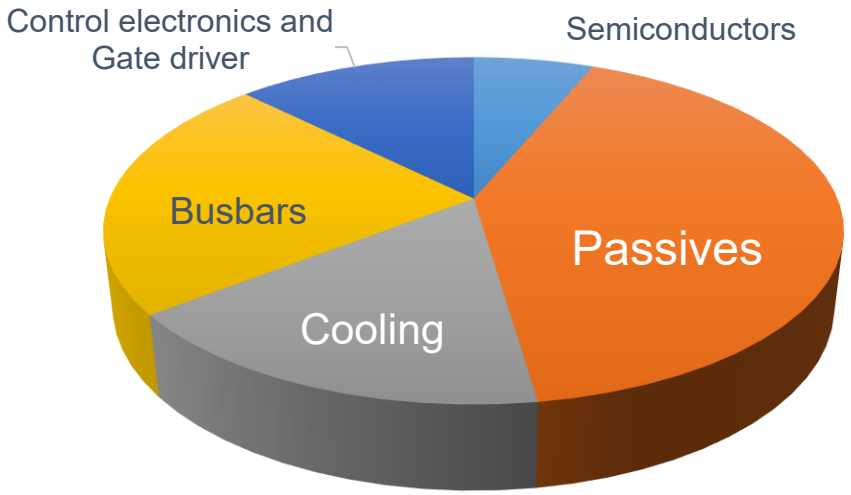
Keys to High Gravimetric Power Density

- Semiconductors-instead-of-passives
- Smart circuit topologies
- System integration



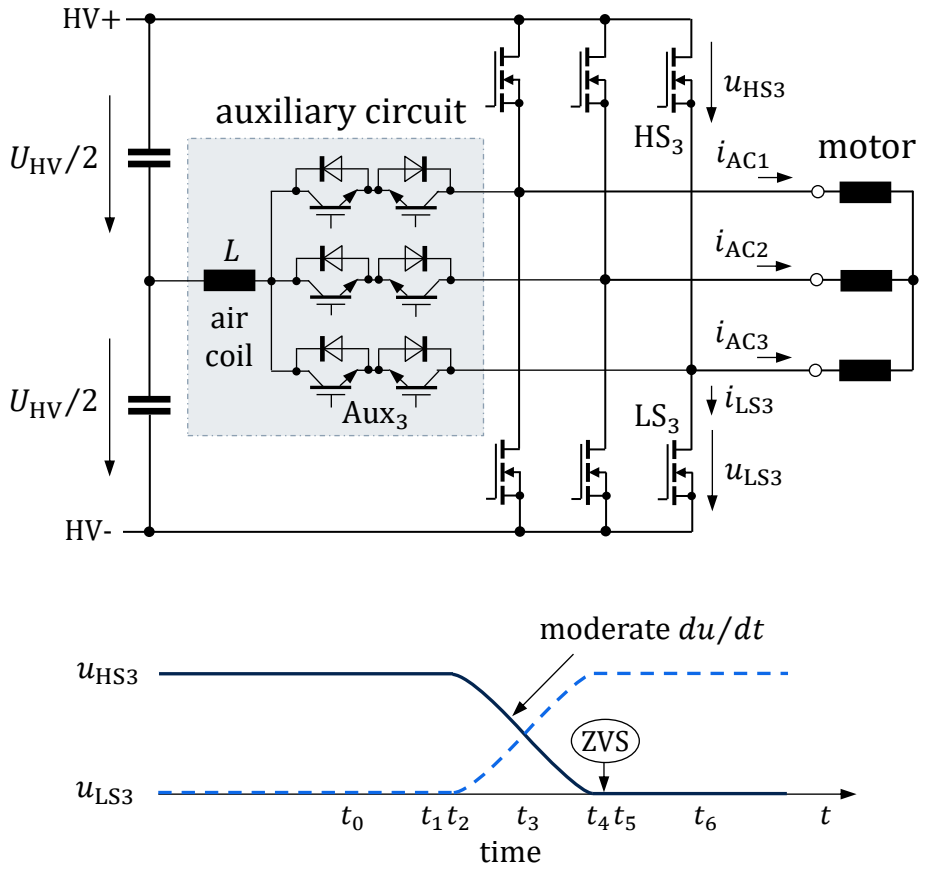
Typical weight distribution of a traction inverter's power core

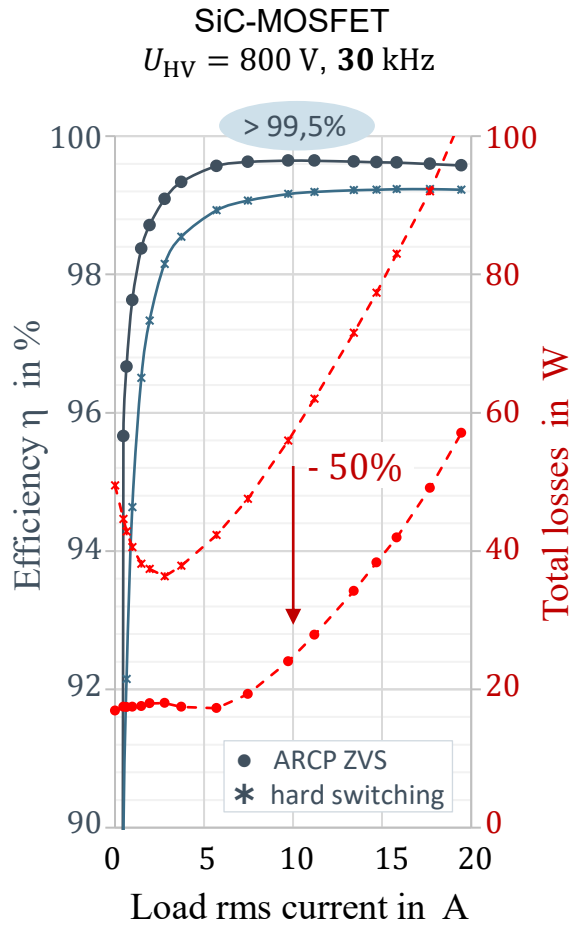
(excluding housing and connectors)



Semiconductors instead of Passives and Cooling

Example: ARCP soft switching





Ending the Trade-Off Between Switching Losses and EMI

- 50% less losses with ARCP soft-switching
- Above 99,5% efficiency at **twice** the typical inverter switching frequency
  - ↳ reduced cooling effort
  - ↳ reduced motor losses
  - ↳ reduced electromagnetic interference
- No AC output filter necessary

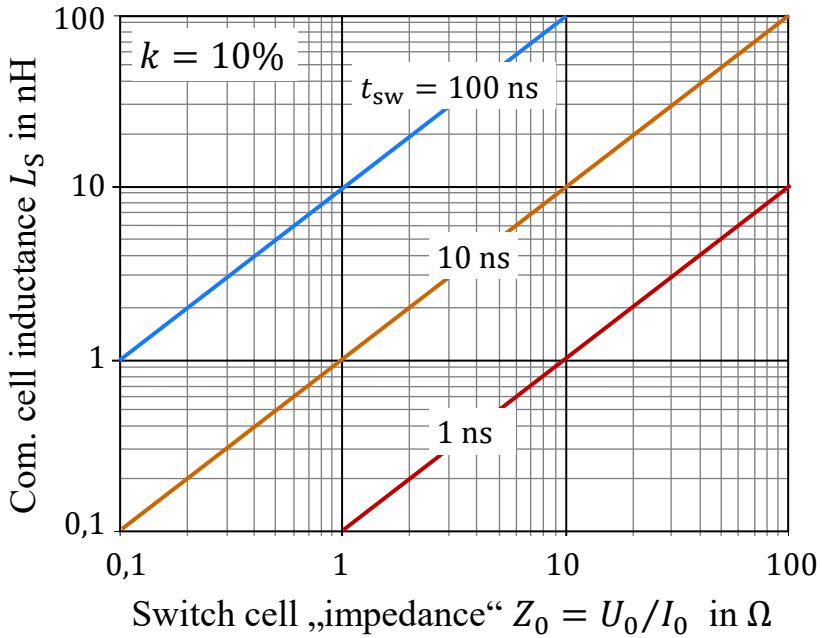
T. Lehmeier, A. Amler, Y. Zhou, and M. März, "Comparative Experimental Evaluation of a Three-Phase ARCP Inverter With a Single Shared Inductor Using SiC MOSFETs and Si IGBTs," in Proc. IEEE APEC 2024, USA, doi: 10.1109/APEC48139.2024.10509084.

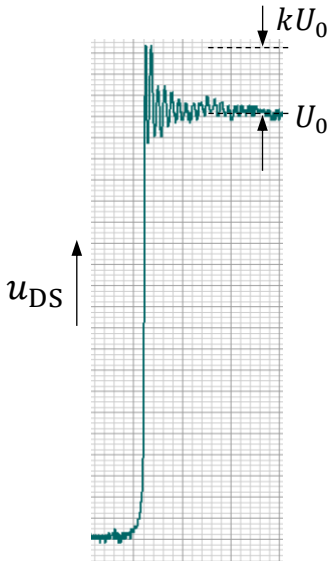
Y. Zhou, T. Lehmeier, M. März and A. P. Pai, "A Novel Three-Level Soft-Switching Inverter Based on Auxiliary Resonant Pole," *ECCE Europe 2025*, doi: 10.1109/ECCE-Europe62795.2025.11238390.

Power Scaling in the MW-Range

The stray inductance limit in hard-switching VSC

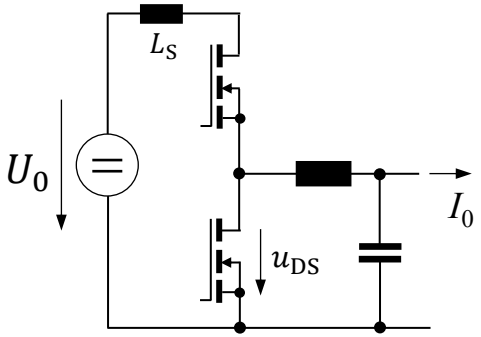
Max. permissible commutation cell inductance: $L_S \overset{!}{\leq} \frac{k\,U_0}{I_0}\,t_{sw}$





Example

Inverter stage with 2000 A output current



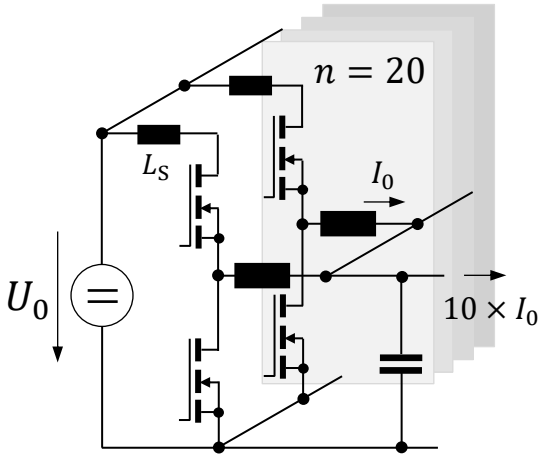
Single cell implementation

$$Z_0 = \frac{U_0}{I_0} = \frac{400\ \text{V}}{2000\ \text{A}} = 0.2\ \Omega$$

Necessary overall stray inductance

$$L_S \leq \mathbf{200\ pH} \text{ @ } t_{sw} = 10\ \text{ns}$$

Why fight a losing battle against physics?



Twenty cell implementation

$$Z_0 = \frac{U_0}{I_0} = \frac{400\ \text{V}}{100\ \text{A}} = 4\ \Omega$$

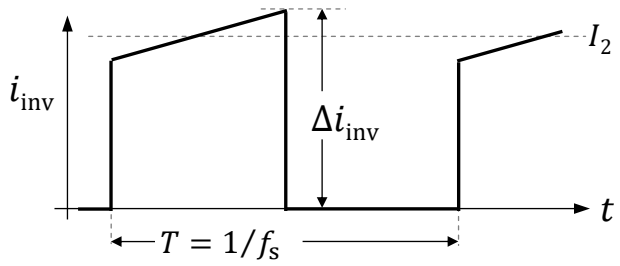
Necessary stray inductance per cell

$$L_S \leq \mathbf{4\ nH} \text{ @ } t_{sw} = 10\ \text{ns}$$

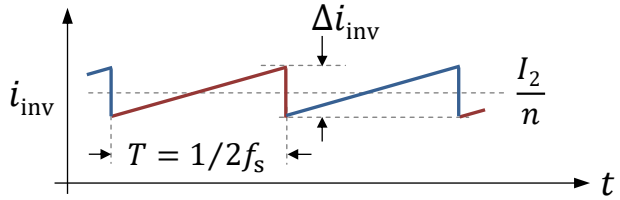
for the same turn-off overvoltage

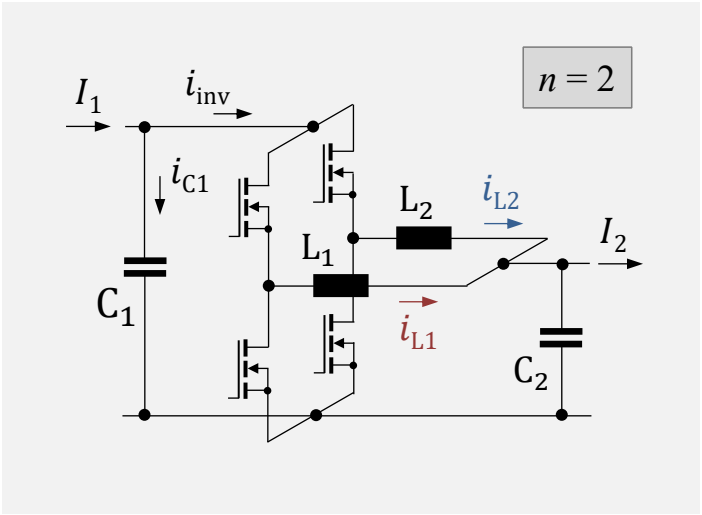
Interleaving – a highly effective method for maximizing power density

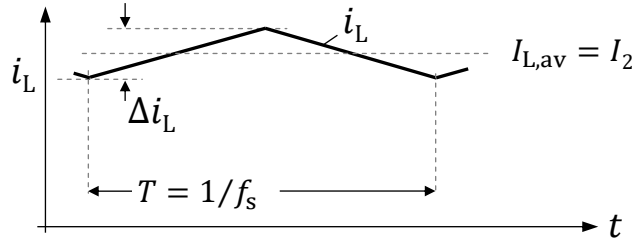
Number of phases: $n = 1$

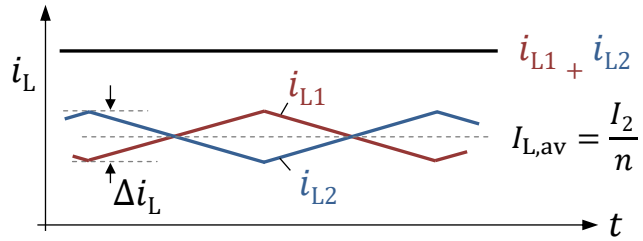


Number of phases: $n = 2$



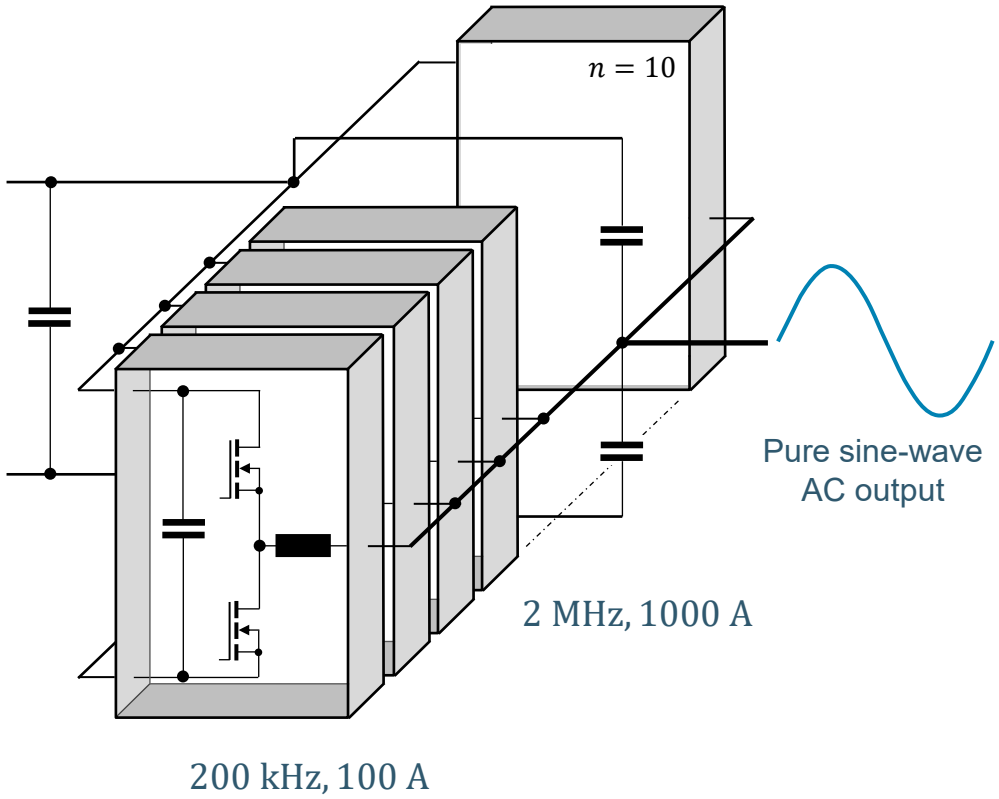






- Superposition of partial inverter currents reduces the RMS load on the capacitors at both terminals.
- The high resulting fundamental frequency at the filter components ($= n \times f_s$) reduces EMI filter size and cost.
- A moderate switching frequency for each inverter cell ensures high efficiency.
- Phase shedding (partial load deactivation of individual phases) enables the optimization of part-load efficiency.
- The total chip area of power semiconductors remains unchanged, while **the overall size of the passives shrinks significantly**!

Interleaved Power-Electronics-Building-Blocks (PEBB)



- Maximum scalability and modularity (LEGO™-like)
- Redundancy
- Simplified service and maintenance

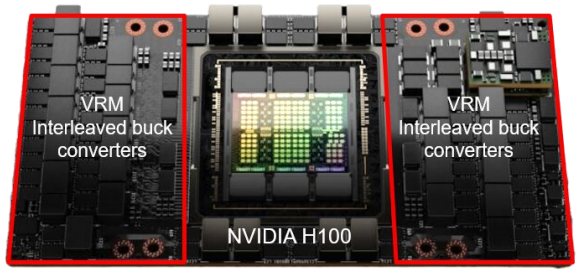
High voltage, high power application

250 kW DC/DC converter
for interfacing a fuel cell

Award 2020

- Voltage: 850 V (max.); current: 400 A (max.)
- Power density: $80\,\mathrm{kW/dm^3}$
- Number of phases: $n = 6$

Low voltage, high current application



- Core voltage: ~ 0.7 ... 0.9 V
- Supply current: ~ 900 A
- Number of phases: $n = 20 \ldots 40$

Future KI chips (NVIDIA Rubin, Rubin Ultra, etc.)

- Supply current: > 2.500 A
- Number of VRM phases: $n = 64 \ldots 256+$
- Intel Power Cell: 320 (!) phases on a single chip VRM

Liquid-Cooled Power Blades

Enabling Lightweight & Ultra-Compact PEBBs

- Direct, immersive double-sided cooling
- Minimal material mix minimizes thermomechanical stress
- Hermetically sealed

↳ Ideal prerequisites for **cryogenic cooling** with LN2

Gefördert durch:

Bundesministerium für Wirtschaft und Energie

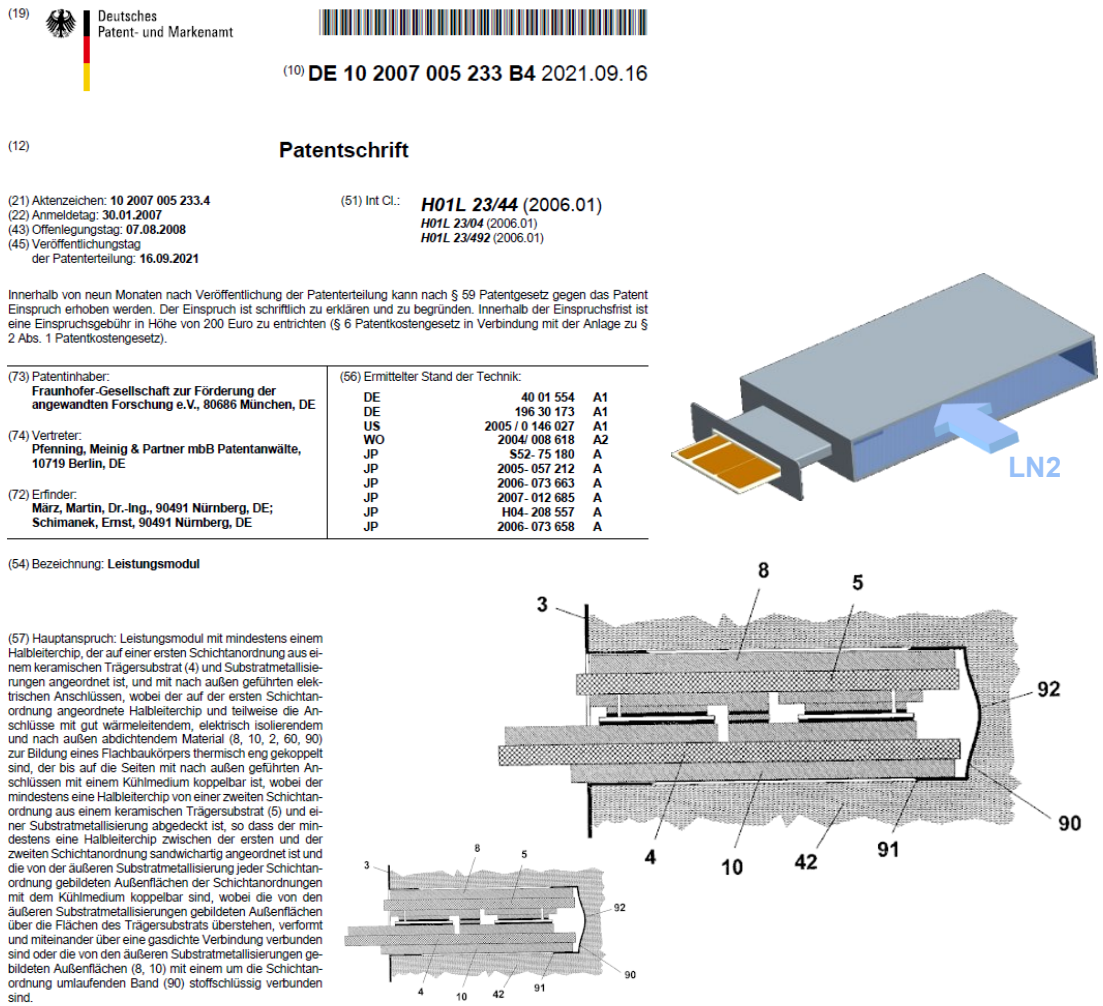
aufgrund eines Beschlusses des Deutschen Bundestages

Förderkennzeichen 20M2440A

Under development for cryo within the project

CryoGaNIC

Highly Reliable **Cryo**genically Cooled Gallium Nitride (**GaN**) Based Integrated Power Circuit (**IC**) for Electric Aircraft Drivetrains



(19) Deutsches Patent- und Markenamt

(10) **DE 10 2007 005 233 B4** 2021.09.16

(12) **Patentschrift**

(21) Aktenzeichen: **10 2007 005 233.4**
(22) Anmeldetag: **30.01.2007**
(43) Offenlegungstag: **07.08.2008**
(45) Veröffentlichungstag der Patenterteilung: **16.09.2021**

(51) Int Cl.: ***H01L 23/44*** (2006.01)
H01L 23/04 (2006.01)
H01L 23/492 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:
Fraunhofer-Gesellschaft zur Förderung der angewandten Forschung e.V., 80686 München, DE

(74) Vertreter:
Pfenning, Meinig & Partner mbB Patentanwälte, 10719 Berlin, DE

(72) Erfinder:
März, Martin, Dr.-Ing., 90491 Nürnberg, DE;
Schimanek, Ernst, 90491 Nürnberg, DE

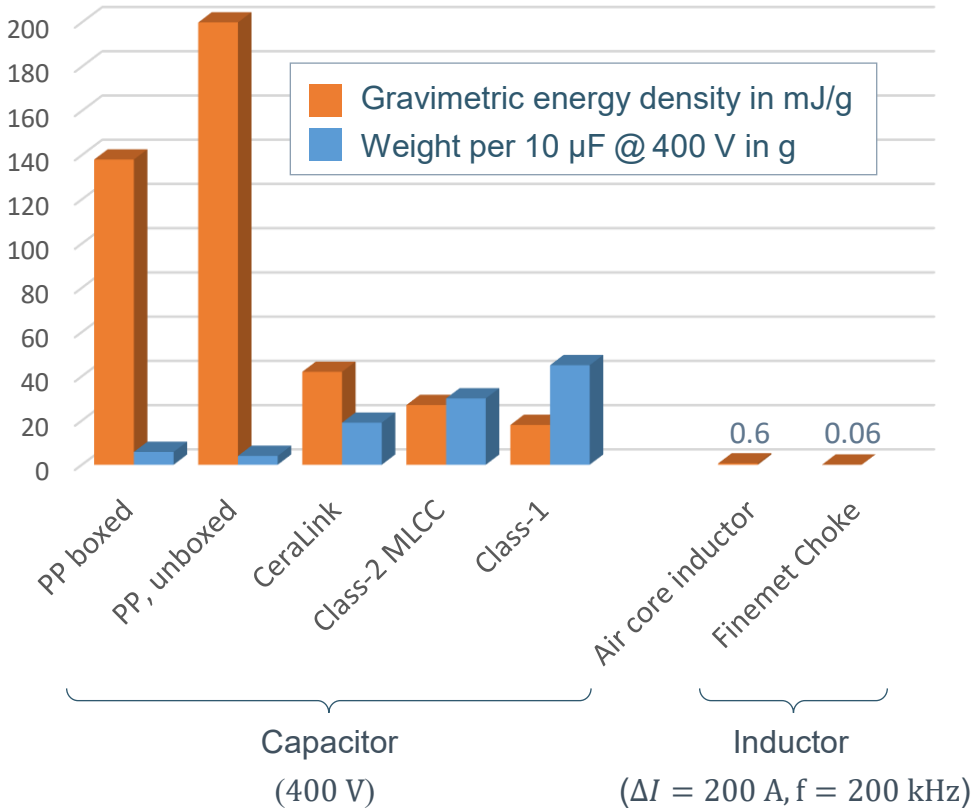
(56) Ermittelter Stand der Technik:

DE	40 01 554	A1
DE	196 30 173	A1
US	2005 / 0 146 027	A1
WO	2004/ 008 618	A2
JP	S52- 75 180	A
JP	2005- 057 212	A
JP	2006- 073 663	A
JP	2007- 012 685	A
JP	H04- 208 557	A
JP	2006- 073 658	A

(54) Bezeichnung: **Leistungsmodul**

(57) Hauptanspruch: Leistungsmodul mit mindestens einem Halbleiterchip, der auf einer ersten Schichtanordnung aus einem keramischen Trägersubstrat (4) und Substratmetallisierungen angeordnet ist, und mit nach außen geführten elektrischen Anschlüssen, wobei der auf der ersten Schichtanordnung angeordnete Halbleiterchip und teilweise die Anschlüsse mit gut wärmeleitendem, elektrisch isolierendem und nach außen abdichtendem Material (8, 10, 2, 60, 90) zur Bildung eines Flachbaukörpers thermisch eng gekoppelt sind, der bis auf die Seiten mit nach außen geführten Anschlüssen mit einem Kühlmedium koppelbar ist, wobei der mindestens eine Halbleiterchip von einer zweiten Schichtanordnung aus einem keramischen Trägersubstrat (5) und einer Substratmetallisierung abgedeckt ist, so dass der mindestens eine Halbleiterchip zwischen der ersten und der zweiten Schichtanordnung sandwichartig angeordnet ist und die von der äußeren Substratmetallisierung jeder Schichtanordnung gebildeten Außenflächen der Schichtanordnungen mit dem Kühlmedium koppelbar sind, wobei die von den äußeren Substratmetallisierungen gebildeten Außenflächen über die Flächen des Trägersubstrats überstehen, verformt und miteinander über eine gasdichte Verbindung verbunden sind oder die von den äußeren Substratmetallisierungen gebildeten Außenflächen (8, 10) mit einem um die Schichtanordnung umlaufenden Band (90) stoffschlüssig verbunden sind.

Volt-seconds Kill Gravimetric Power Density!



Avoid to store energy in magnetics!

How to defeat volt-seconds:

Increase the **number of voltage levels** a/o the **switching frequency**

by using smarter circuit topologies:

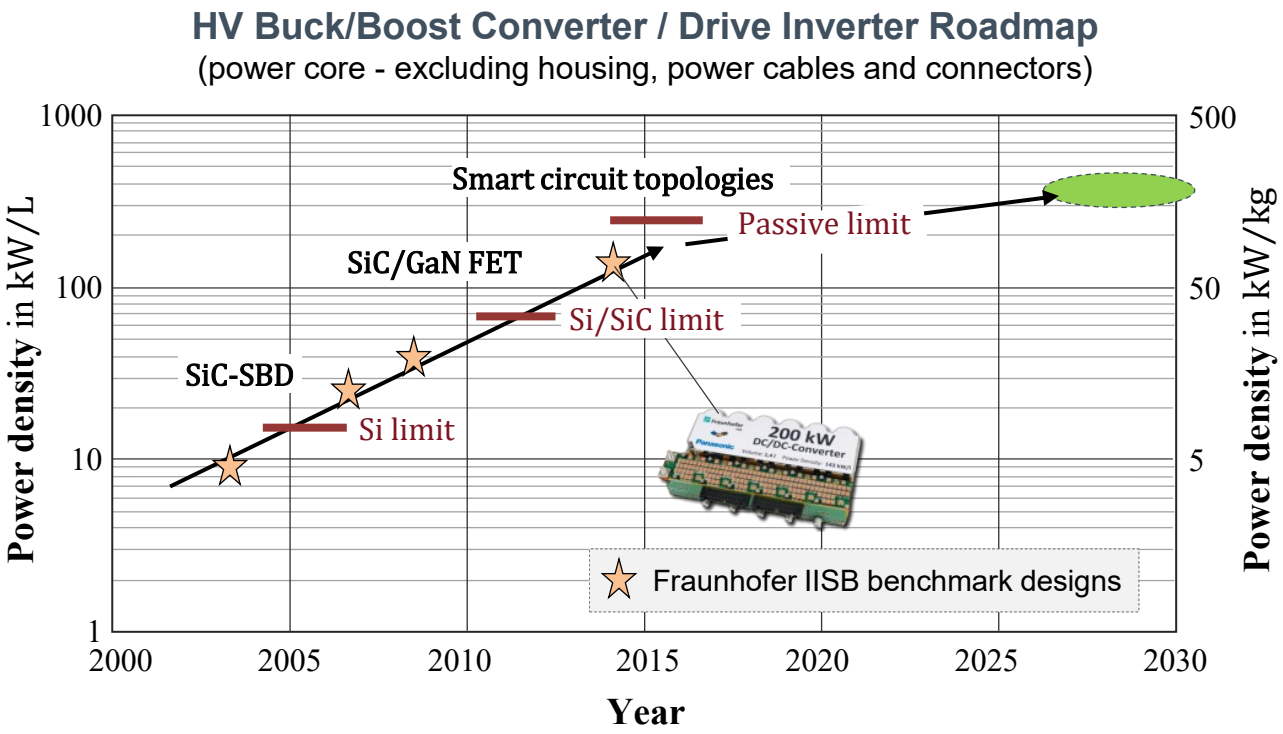
- N-Level topologies (Flying Capacitor, etc.)
- Soft switching (ARCP, TCM, etc.)
- …

Y. Zhou, T. Lehmeier and M. März, "Four-Level TCM-Operated Inverter With Full Soft-Switching Capability Using a Hybrid Si+SiC Configuration," in *IEEE Transactions on Power Electronics*, vol. 41, no. 4, April 2026, doi: 10.1109/TPEL.2025.3632194.

S. Büttner, M. März, "Loss Characterization of Soft Magnetic Core Materials from Room to Cryogenic Temperatures: A Comparative Study for Cryogenic Power Electronic Applications". *Electronics,* 2026, doi: 10.3390/electronics15040872.

Perspectives in Aircraft Power Electronics

Gravimetric Power Density



Power-core power densities beyond 150 kW/kg are now within reach – but they demand **bold steps** rather than incremental optimizations:

- **Smart topologies** (> 500 kHz, multi-level, etc.)
- **Air-core inductors** instead of magnetic cores
- **Active (hybrid) EMI filters**
- **Aluminum** instead of Cu for windings and busbars
- **Crogenic cooling**

Friedrich-Alexander-Universität
Technische Fakultät

Perspectives in Aircraft Power Electronics

Thank you for your attention!

Prof. Dr.-Ing. Martin März
Institute for Power Electronics
www.lee.tf.fau.de